

团 体 标 准

T/CASAS 016—2022

碳化硅金属氧化物半导体场效应晶体管 (SiC MOSFET) 结壳热阻瞬态双界面测试方法

Transient dual test method for the measurement of the thermal
resistance junction to case of silicon carbide metal-oxide-
semiconductor field-effect-transistor (SiC MOSFET)

版本: V01.00

2022-07-18 发布

2022-07-18 实施

第三代半导体产业技术创新战略联盟 发布

目 次

前言.....	I
引言.....	II
1 范围.....	1
2 规范性引用文件.....	1
3 术语和定义.....	1
4 仪器设备.....	2
5 一般要求.....	2
5.1 检测环境要求.....	2
5.2 检测人员要求.....	2
6 测试步骤.....	3
6.1 测试原理.....	3
6.2 偏置电压测试.....	3
6.3 K 线测试与标定.....	3
6.4 结壳热阻测试.....	4
6.5 测试数据处理.....	5
7 热阻结果确定.....	6
参考文献.....	7

前 言

本文件按照 GB/T1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由第三代半导体产业技术创新战略联盟（CASA）制定发布，版权归 CASA 所有，未经 CASA 许可不得随意复制；其他机构采用本文件的技术内容制定标准需经 CASA 允许；任何单位或个人引用本文件的内容需指明本文件的标准号。

本文件起草单位：工业和信息化部电子第五研究所、中国电子科技集团第五十五研究所、南方电网科学研究院有限责任公司、国网智能电网研究院有限公司、西安交通大学、东南大学、山东大学、南京航空航天大学、深圳基本半导体有限公司、东莞南方半导体科技有限公司、北京第三代半导体产业技术创新战略联盟。

本文件起草人：付志伟、侯波、周斌、陈思、杨晓锋、陈义强、陈媛、来萍、黄云、路国光、刘奥、郭怀新、李巍巍、李金元、李尧圣、王来利、刘斯扬、杨家跃、崔益军、唐宏浩、乔良、徐瑞鹏。

引 言

碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET）因具有禁带宽度宽、临界击穿电场强、耐高温性能好等优点，逐渐在雷达探测、医疗通讯、交通运输以及新能源等领域广泛应用。结壳热阻作为表征热量在导热路径传输能力的重要参数，是直接反映器件热性能的关键技术指标之一，可以为器件的热设计与优化改进提供参考。因而，准确的热阻测试对于 SiC MOSFET 的鉴定、评价及其应用具有重要意义。

碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET）

结壳热阻瞬态双界面测试方法

1 范围

本文件规定了碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET）结壳热阻瞬态双界面测试方法。

本文件仅适用于 SiC MOSFET 分立器件以源极和漏极之间的电压 V_{sd} 作为测试温敏参数的结壳热阻测试。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

T/CASAS 006—2020 碳化硅金属氧化物半导体场效应晶体管通用技术规范

JESD 51—14 瞬态双界面测试方法 用于测量通过单通道热流的半导体器件的结到外壳的热阻 (Transient dual interface test method for the measurement of the thermal resistance junction to case of semiconductor devices with heat flow through a single path)

3 术语和定义

T/CASAS 006—2020界定的以及下列术语和定义适用于本文件。

3.1

碳化硅金属氧化物半导体场效应管 silicon carbide metal-oxide-semiconductor field-effect transistor

SiC MOSFET

具有金属氧化物半导体结构，以栅极隔着氧化层利用电场效应来控制半导体沟道的SiC场效应晶体管。

注：按导电沟道可分为P沟道和N沟道，按栅极电压幅值可分为耗尽型和增强型。当栅极电压为零时漏源极之间就存在导电沟道的为耗尽型，当栅极电压大于零时才存在导电沟道的增强型，SiC MOSFET主要是N沟道增强型。

[来源：T/CASA 002—2021，3.3.2.5]

3.2

栅源电压 gate-source voltage

V_{gs}

场效应晶体管栅极和源极之间的电势差。

注：本文件中指SiC MOSFET器件栅极和源极间加载的偏置电压。

3.3

源漏电压 source - drain voltage

V_{sd}

场效应晶体管源极和漏极之间的电势差。

注：本文件中指SiC MOSFET器件源极和漏极之间的电压，结壳热阻测试中选用的温敏参数。

3.4

结温 junction temperature

T_j

本文件中指SiC MOSFET器件主要热量产生区域的半导体结温度。

[来源：GB/T 14113—1993，5.34，有修改]

3.5

加热功率 heating power

P_D

施加在器件上以产生结到参考点温度差的功率。

3.6

温敏参数 temperature sensitive parameter

T_{SP}

与被测半导体结温相关的电特性参数，与结温呈一定的函数曲线（又称K线）关系，因而可用以表征测量结温。

3.7

结壳热阻 junction-to-case thermal resistance

R_{jc}

器件半导体结至封装体外壳的温差与热耗功率 P_D 之比，单位为 $^{\circ}\text{C}/\text{W}$ 。

4 仪器设备

热阻测试仪：满足JESD 51—14双界面法测试标准的测试设备要求，电压分辨率宜不低于0.5mV，温度可控装置精度宜不低于 $\pm 1^{\circ}\text{C}$ 。

5 一般要求

5.1 检测环境要求

- 除本文件特殊规定外，测试环境温度一般要求 $25 \pm 2^{\circ}\text{C}$ ，环境气压 $86\text{kPa} \sim 106\text{kPa}$ ；
- 测试过程应尽可能避免外界的强热辐射、强电磁辐射、对流以及强光辐射的干扰。

5.2 检测人员要求

- a) 检测人员应通过设备操作和实验室安全管理的培训考核，了解设备的具体工作原理、测试适用范围、技术参数等；
- b) 检测人员应具有电子元器件的现场热测试经验，并具有一定的热检测技术基础知识。

6 测试步骤

6.1 测试原理

本文件采用SiC MOSFET器件源极和漏极之间的电压 V_{sd} 作为结壳热阻测试的温敏参数，通过测试不同栅源电压 V_{gs} 条件下源-漏二极管的电流-电压（I-V）特性曲线，确定SiC MOSFET器件沟道完全关断时的负偏置电压。最后，在该负压偏置条件下采用源漏之间加载大电流进行体二极管加热的方式进行双界面法结壳热阻测试。

6.2 偏置电压测试

选择SiC MOSFET器件源极和漏极之间的电压 V_{sd} 作为温度敏感参数。建议参考如图1所示的SiC MOSFET源-漏二极管IV特性测试电路进行I-V特性曲线测试，具体步骤如下：

- a) 将SiC MOSFET安装在夹具上，漏极和源极采用四线法连接；
- b) 在SiC MOSFET的栅极施加固定栅-源电压 V_{gs} ($V_g > V_g$)，源极和漏极之间施加电压 V_{ds} ($V_s > V_d$)；
- c) 记录栅-源电压 V_{gs} ，漏极电流 I_{ds} 以及漏-源电压 V_{ds} ，绘制不同 V_{gs} 下的 V_{ds} - I_{ds} 曲线，记录多条曲线重合时的最小的 V_{gs} ，记为 $V_{gs(off)}$ 。

注：源极和漏极之间施加电压 V_{ds} 应不使器件产生明显的温升，测试条件允许时应采用脉冲方式加载电压 V_{ds} 。

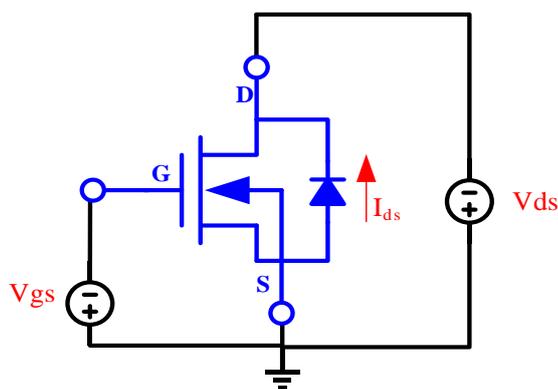


图1 SiC MOSFET 源-漏二极管 I-V 特性测试电路

6.3 K 线测试与标定

基于6.2节的偏置电压测试，确定器件栅极和源极的负压偏置 $V_{gs(off)}$ ，参考如图2所示电路图搭建K线测试电路。

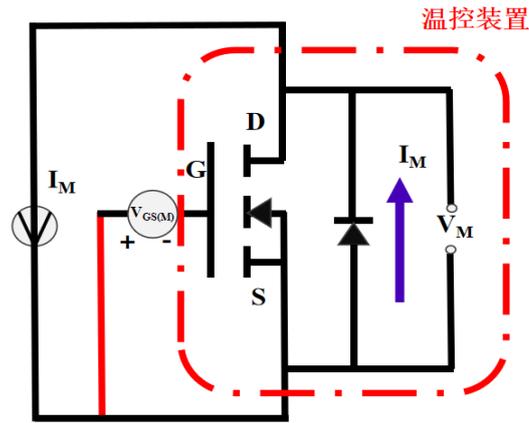


图2 SiC MOSFET 器件温敏参数 K 线测试电路

- SiC MOSFET 器件栅极和源极外接恒定电压源提供负压偏置 $V_{gs(off)}$;
- 漏极和源极之间通过恒定电流源提供测试电流 I_M (I_{sd} 电流从源极 S 流向漏极 D)，电压测试设备采集并记录温敏参数源漏电压 V_{sd} ;
- 待测试器件放置于温控装置环境，温度控制精度宜不低于 $\pm 1^\circ\text{C}$;
- 设定温度控制参数，包括初始数据采集点的温度、温度步长，以及为达到温度平衡所需的停留时间等。建议初始采集点的温度范围为 $20^\circ\text{C} \sim 30^\circ\text{C}$ ，温度步长 $10^\circ\text{C} \sim 30^\circ\text{C}$ ，停留时间建议不低于 90 s。一般应在不低于 4 个温度点进行源漏电压 V_{sd} 的采集，而针对工艺成熟、温敏特性曲线线性度较高的 SiC MOSFET 器件，一般应在不低于 3 个温度点进行源漏电压 V_{sd} 的采集;
- 将不同温度点采集的温度、 V_{sd} 电压数据进行记录，并进行线性拟合，获取拟合的线性函数和拟合优度等参数。

注：测试电流所产生的功率应不使器件产生明显温升，即 K 线可准确表征结温与温敏参数的关系。

6.4 结壳热阻测试

6.4.1 热阻测试电路

完成 K 线测试后，进行 SiC MOSFET 器件的结壳热阻测试，具体测试电路原理如图 3 所示：

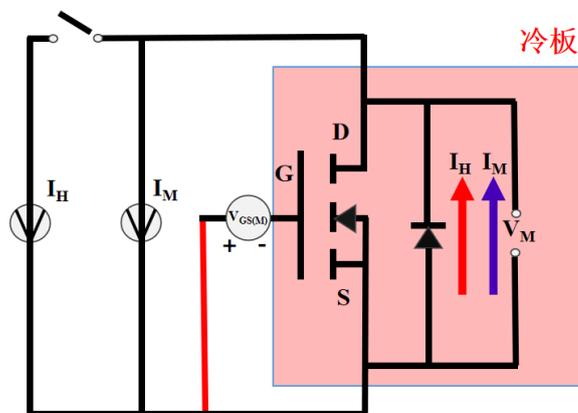


图3 SiC MOSFET 器件热阻测试电路原理图

待测试器件固定于散热性能良好的冷板，栅极和源极外接恒定电压源提供负压偏置 $V_{gs(off)}$ ，漏极和源极之间通过热阻测试设备提供加热电流 I_H 和测试电流 I_M （电流方向从源极S流向漏极D，且测试电流 I_M 应与K线标定过程保持一致），加热电流通过热阻测试系统程序实现电流切换和大小的控制，测试系统应具有采集和记录温敏参数源漏电压 V_{sd} 的功能。

6.4.2 双界面法测试

待测试器件通过夹具固定至图3原理图中所示冷板，固定夹具应尽可能具有良好的绝热性能，必要时可采用循环冷却水控制冷板的温度，具体如图4所示例：

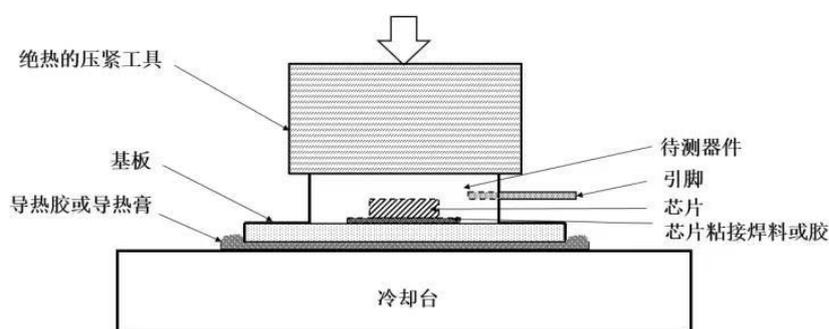


图4 测试器件安装示例

参考器件的数据手册或进行试验摸索，确定热阻测试过程中的器件加热电流 I_H ，加热电流应使器件结温温升 $\geq 50^\circ\text{C}$ ，且不超过器件所允许的最大工作结温 $T_{j(max)}$ 。

基于图3所示测试原理和所确定的测试条件，参考JESD51-14中瞬态双界面法流程，分别在干法（直接接触）和湿法接触（器件底部均匀涂敷导热膏）条件下测试SiC MOSFET器件的电压变化曲线。具体方法如下：

- 闭合图3中所示开关，加热电流 I_H 使待测试器件产生温升并达到温度平衡状态；
- 程序自动切断开关提供测试电流 I_M ，器件结温开始下降，直至温度不再发生明显变化；
- 热阻测试系统记录并保存降温过程的电压变化曲线。

6.5 测试数据处理

分别将干法和湿法接触（双界面法）测试得到了电压变化曲线和K线进行分析计算，获取器件的结温下降曲线。最后基于结构函数和瞬态热阻抗曲线的分离位置确定SiC MOSFET器件的结-壳热阻，具体步骤如下所示：

- 基于温敏参数源漏电压 V_{sd} 与温度的关系，分别对干法和湿法接触测试的电压变化曲线进行换算，获取器件测试过程的结温下降曲线；
- 对开关切断时刻的电气干扰进行修正。加热电流切换至测试电流瞬间，器件温度变化 ΔT_j 与时间的平方根近似成线性关系，如公式（1）、公式（2）所示：

$$\Delta T(t) = \frac{P_D}{A} k_{\text{therm}} \sqrt{t} \dots\dots\dots(1)$$

$$k_{\text{therm}} = \frac{2}{\sqrt{\pi c \rho \lambda}} \dots\dots\dots(2)$$

式中：

- c —— 金属冷却台材料比热；
- ρ —— 金属冷却台材料密度；
- λ —— 金属冷却台材料热导率。

在信号切换的短时间内，温度改变量与时间的平方根 \sqrt{t} 成线性关系，从而通过图形线性外推出 $t=0$ 时的结温 T_{j0} 。

- c) 完成对干法和湿法接触测试中结温下降曲线的修正后，通过结构函数的算法得到双界面测试条件下的微分和积分结构函数曲线，通过以下公式（3），获取双界面测试条件下瞬态热阻抗曲线：

$$Z_{\theta\text{JC}}(t) = \frac{(T_{j0} - T_{j0}(t))}{\Delta P_D} \quad t > t_{\text{cut}} \dots\dots\dots(3)$$

式中：

- $T_{j0}(t)$ —— 器件实时结温；
- t_{cut} —— 加热电流切换至测试电流的时间；
- T_{j0} —— 器件加热后达到平衡是的结温；
- ΔP_D —— 加热时热功耗。

7 热阻结果确定

参考JESD51-14标准，SiC MOSFET器件的结壳热阻结果确定准则如下：

- a) 针对于采用高热导率粘接层（例如，金属焊接材料）的SiC MOSFET器件，根据瞬态热阻抗 $Z_{\theta\text{JC}}$ 曲线的分离点确定器件的结壳热阻，具体分离点的计算方法可参考JESD51-14第5.2节。
- b) 针对于采用低热导率粘接层（例如，胶层材料）的SiC MOSFET器件，根据微分或积分结构函数曲线的分离点确定器件的结壳热阻，具体分离点的计算方法可参考JESD51-14第5.3节。
- c) 针对于粘接层材料未知的SiC MOSFET器件，选择判定准则a)和b)中较高的热阻值作为器件的结壳热阻。

参 考 文 献

- [1] GJB 548B—2005 微电子器件试验方法和程序
 - [2] GJB 128A—97 半导体分立器件试验方法
 - [3] GB/T 14113—1993 半导体集成电路封装术语
 - [4] GB/T 14862—1993 半导体集成电路封装结到外壳热阻测试方法
 - [5] T/CASA 002—2021 宽禁带半导体术语
 - [6] JESD 51—1 Integrated circuits thermal measurement method—Electrical test method (Single semiconductor device)
-

