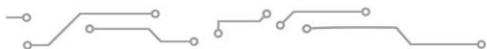




**CASA**  
第三代半导体产业技术创新战略联盟  
China advanced semiconductor industry  
innovation alliance



# 第三代半导体 电力电子技术路线图2018

Technology Roadmap for Wide Band Gap Power Electronics 2018



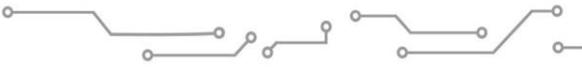
第三代半导体产业技术创新战略联盟

2018年·7月



## 第三代半导体电力电子技术路线图 2018

### 编委会名单



#### 顾问:

甘子钊、郑有焘、王立军、郝跃、刘明、Braham Ferreira

#### 指导专家 (按笔画排序):

史训清、刘国友、江风益、李晋闽、邱宇峰、沈波、张国旗、张波、张荣、柏松、徐现刚、徐科、蔡树军、刘胜

#### 统稿人:

盛况、王新强、于坤山

#### 分报告主笔人:

衬底/外延/器件组: 张韵、李锡光、王荣华

封装/模块组: 谢斌、梅云辉

SiC 应用组: 茹永刚、戴朝波、李诚瞻

GaN 应用组: 李顺峰、叶怀宇

#### 编委会成员 (按笔画排序):

王文博、王方方、王刚、王来利、王利强、王建峰、王海涛、牛萍娟、申占伟、宁圃奇、吉兵、曲韩宾、任天令、刘亚东、刘坤、刘学超、刘建平、刘建利、刘棋奇、许恒宇、阮新波、孙伟锋、孙国胜、孙耀峰、李诚瞻、李建华、李海燕、杨兰芳、杨旭、杨昆、杨树、肖红领、吴海平、邹仕和、宋辉淇、张进成、张峰、张靖、张新河、张滨、陆海、陈平、陈丽霞、陈鹏、周琦、郑柳、赵博韬、赵璐冰、茹永刚、柯灏韬、贾利芳、钱钦松、徐莎、徐晓晖、徐菊、高子阳、陶绪堂、黄以明、梅云辉、盛俊逸、常桂钦、梁琳、韩永杰、程凯、谢峰、谢斌、蔚永强、裴轶、戴小平、戴朝波、魏跃远

# 序 言

第三代半导体是支撑国防军备、5G 移动通信、能源互联网、新能源汽车、轨道交通等产业创新发展和转型升级的重点核心材料和电子元器件，因其在国防安全、智能制造、产业升级、节能减排等国家重大战略需求方面的重要作用，正成为世界各国竞争的技术制高点。未来 5-10 年是全球第三代半导体产业的加速发展期，也是我国能否实现产业自主可控的关键期。

联盟 2016 年就展开了与 IEEE ITRW 的合作，并委派联盟国际分委会参与 ITRW 的工作。2017 年，联盟组织国内大学、科研院所、优势企业的知名院士、学者和专家，成立与 ITRW 对应的中国工作组（包括：衬底/外延/器件、封装模块、碳化硅应用、氮化镓应用等四个工作组），并启动编写中国版《第三代半导体电力电子技术路线图》的编制工作。

一年多来，中国工作组克服了资料缺乏、工作压力大、工作协调繁杂等多方面的困难，通过采取远程会议、专项会议讨论、专家咨询等多种方式，对初稿进行反复修改，在全体工作组成员的共同努力下，中国版《第三代半导体电力电子技术路线图》第一版（2018），终于要正式发布，这是我国第三代半导体领域专家学者、企业家关注的一件大事，也是相关学术和产业界具有里程碑意义的幸事。

本次发布的路线图，主要聚焦电力电子领域，这个领域涉及能源互联网、新能源汽车、消费类电子等产业方向，涉及面非常广，由于时间和编写组成员所属专业领域的限制，肯定存在遗漏和谬误之处，在此，权当抛砖引玉，希望各位读者批评指正，我们将在后续的版本中不断修订。继电力电子之后，我们还将陆续组织光电、微波射频等其他应用领域的技术路线图。

我们希望技术路线图能帮助企业把握技术研发和新产品推出的最佳时

间，帮助政府更好的明确技术研发战略、重点任务、发展方向和未来市场，集中有限的优势资源为产学研的结合构建平台，能使利益相关方在技术活动中步调一致，减少科研盲目性和重复性，将市场、技术和产品有机结合，为不同创新主体提供合适的技术关联“着力点”。

技术路线图的编写是一项纯公益事业，非有情怀之人不能为之。在此郑重对所有积极参与路线图编写的顾问、编委及组织团队所做的非常繁杂和艰辛的工作表示衷心的感谢！

感谢甘子钊院士、郑有料院士、王立军院士、郝跃院士、刘明院士及Braham Ferreira 给予指导与宝贵建议！感谢专家团队的大力支持！感谢张韵、李锡光、王荣华、谢斌、梅云辉、茹永刚、戴朝波、李诚瞻、李顺峰、叶怀宇等代表4个工作组执笔报告！感谢盛况、王新强、于坤山统稿！特别是感谢香港应用科技研究院有限公司、联盟国际分委会主任史训清博士和荷兰代尔伏特理工大学教授、IEEE ITRW 秘书长张国旗老师，多次代表联盟赴欧洲参与国际第三代半导体路线图的讨论，将中国业界的声音传递到国际上，又组织国内工作组起草路线图。这个过程全部是自愿自发！

感谢大家的辛勤付出！感谢大家为了行业发展而自愿背负的压力及责任！

我深信在国家的支持和推动下，在第三代半导体的同仁们的同心协办和共同奋斗下，我国第三代半导体技术及产业一定会实现快速发展，我们的努力一定会为中国从制造大国到强国的转变增添动力！

吴玲

第三代半导体产业技术创新战略联盟理事长

2018年7月

# 目录

1 衬底、外延、器件技术路线图.....	1
1.1 背景介绍 .....	2
1.2 技术/产品发展驱动力综述.....	3
1.3 关键指标/参数发展趋势 .....	4
1.3.1 SiC 衬底与外延.....	4
1.3.2 SiC 功率器件.....	10
1.3.3 Si 基 GaN 外延与功率器件.....	27
1.3.4 GaN 单晶衬底及垂直型功率器件.....	34
1.3.5 金刚石材料与器件 .....	45
1.3.6 Ga <sub>2</sub> O <sub>3</sub> 外延与器件 .....	50
1.4 小结 .....	58
2 封装模块技术路线图 .....	60
2.1 背景介绍 .....	61
2.2 产品定义 .....	61
2.3 技术/产品发展驱动力综述.....	62
2.4 关键指标/参数发展趋势 .....	63
2.4.1 结构与尺寸 .....	63
2.4.2 电气性能 .....	65
2.4.3 功率与散热 .....	71
2.4.4 材料与工艺 .....	73
2.4.5 可靠性 .....	79
2.5 小结 .....	81
3 SiC 应用技术路线图 .....	83
3.1 SiC 器件的现状.....	84
3.2 SiC 器件的发展趋势.....	84
3.3 SiC 器件应用的整体技术路线.....	85
3.3.1 SiC 器件和 Si 器件的竞争分析.....	85
3.3.2 应用驱动力 .....	85
3.3.3 差异化发展 .....	86
3.3.4 共性弱项 .....	87
3.4 SiC 器件在电网应用的技术路线.....	87
3.4.1 直流输电 .....	87
3.4.2 柔性变电站 .....	88
3.4.3 灵活交流输电 .....	90
3.4.4 光伏 .....	91
3.4.5 固态开关 .....	93
3.5 SiC 器件在电力牵引应用的技术路线.....	94
3.5.1 简介 .....	94
3.5.2 驱动力 .....	94
3.5.3 对器件要求 .....	95
3.5.4 发展预测 .....	95

3.6 SiC 器件在电动汽车应用的技术路线.....	97
3.6.1 简介 .....	97
3.6.2 技术/产品发展驱动力.....	98
3.6.3 对器件要求 .....	101
3.6.4 关键指标/参数发展趋势.....	101
3.6.5 发展预测 .....	103
3.7 SiC 器件在家用电器和消费类电子应用的技术路线.....	104
3.7.1 简介 .....	104
3.7.2 家电消费类产品 SiC 应用驱动力综述.....	104
3.7.3 家电消费类产品 SiC 应用发展趋势.....	106
3.8 小结 .....	109
<b>4 GaN 应用技术路线图.....</b>	<b>110</b>
4.1 简介 .....	111
4.1.1 Cascode GaN 晶体管 .....	111
4.1.2 p 型栅 GaN 晶体管 .....	112
4.1.3 绝缘栅结构 GaN 晶体管.....	113
4.2 应用领域 .....	114
4.2.1 GaN 应用概述 .....	114
4.2.1 服务器电源应用 .....	115
4.2.2 电源适配器 .....	117
4.2.3 电源 PFC 应用 .....	118
4.2.4 高频激光雷达应用 .....	120
4.2.5 信号包络跟踪 .....	121
4.2.6 无线充电 .....	123
4.2.7 车载充电 .....	123
4.3 应用实现的一些必要条件讨论与对策.....	123
4.3.1 新应用对于 GaN 器件的新要求.....	123
4.3.2 配套元器件的问题 .....	125
4.3.3 热管理 .....	126
4.3.4 拓扑结构演变 .....	127
4.4 主要性能参数演变的预测 .....	127
4.4.1 效率 .....	127
4.4.2 电源尺寸与功率密度演变.....	128
4.4.3 成本 .....	129
4.5 风险与相关课题 .....	130
4.5.1 市场与价格 .....	130
4.5.2 面临的难题 .....	131
4.5.3 风险控制建议 .....	133



# 衬底、外延、器件技术路线图



CASH

## 1.1 背景介绍

第三代半导体具有宽禁带、击穿电场高、热导率高、电子饱和速率高、抗辐射能力强等优越性能，在高压、大功率、高效节能等方面扮演着极其重要的角色，可以满足未来电力系统对电力电子器件耐高压、低功耗的需求。发挥第三代半导体的自身优势，首先离不开上、中游的衬底、外延与器件的发展。近年来，在衬底、外延快速发展的形势下，器件也取得了令人瞩目的成就，部分性能指标远超当前的硅基器件，促进了以 SiC、GaN 为代表的器件的应用和产业化，从而在一些重要的能源领域开始逐步取代硅基器件，展现出巨大的市场潜力。

SiC 衬底处于行业上游，自上世纪 70 年代末 SiC 单晶生长方法取得突破后，尤其是上世纪 90 年代 SiC 衬底实现产业化后，SiC 衬底制备技术一直处于高速发展状态，衬底缺陷密度控制及表面加工质量均迅速提高。但是，SiC 外延材料质量及 SiC 基电力电子器件性能及其可靠性仍然受到衬底结晶缺陷、表面加工质量的制约。尤其是近年来以 SiC 基 MOSFET 为代表的单极性器件制备技术的快速发展，衬底缺陷对器件性能及可靠性影响愈发显著。除衬底材料品质外，衬底在 SiC 基电力电子器件成本中仍占比较高，限制了 SiC 基电力电子器件的快速应用。随着下游产业快速发展的带动及单晶制备技术的不断进步，预期 SiC 衬底在未来 20~30 年将会向着大尺寸、低结晶缺陷密度、低单位面积成本方向快速发展。目前 SiC 基电力电子器件已经广泛应用于光伏、功率因子校正/电源、汽车、风电及牵引机车行业；SiC 电力电子器件市场规模也一直迅速发展，2017 年 Yole 调研 SiC 基电力电子器件市场规模达到了 2.5 亿美元，预计 2021 年市场规模可以达到 8 亿美元。

在保持更高转换效率的同时，利用 GaN 电力电子器件的系统可以工作在更高的开关频率，电路中的电感、变压器、散热片、驱动电路、EMC 电路等元件的尺寸和间接成本可以得到有效控制，在提高系统集成度的同时可以提高性价比。由于 GaN 外延所需的同质 GaN 衬底或 SiC 衬底价格昂贵，而 Si 衬底具有大尺寸、低成本的优势，因此在 Si 衬底上实现 GaN 功率器件产业化成为业界的共识。

超宽禁带半导体材料金刚石具有击穿场强高、饱和速度大、化学稳定性好、耐辐照、热导率极高等优点，可以满足未来大功率、强电场、极端强辐射等方面的应用需求。但是目前金刚石除了作为热沉和探测器应用以外，其他方面的产品尚处于研究的阶段。金刚石材料外延处于产业最上游，低成本、大尺寸、高质量的衬底是实现产业化的基础。进入 20 世纪，金刚石人工外延技术发展迅速。基于同质外延技术已经实现了两英寸的单晶金刚石，缺陷密度小于  $1000 \text{ cm}^{-2}$ ，基于异质外延也实现了 4 英寸的面积。但是同质外延依赖于衬底的质量和大小，异质外延则成核和缺陷控制较难，这都严重限制了金刚石的发展。金刚石半导体掺杂非常困难，室温下难以形成高电导，目前在室温下具有 P 型表面电导的氢终端金刚石器件已经在高压、高温高频等器件应用领域崭露头角。但

是氢终端金刚石表面电导有载流子迁移率低、器件的稳定性较差等缺点。总体上，预期金刚石衬底在未来 20~30 年将会向着大尺寸、低结晶缺陷密度、低单位面积成本方向快速发展。随着外延材料质量和载流子迁移率的提高，以及新的掺杂技术等关键问题的突破，金刚石电子器件的特性有望超越现有的 GaN、SiC 基的电子器件，金刚石基电力电子器件将在电源、汽车、风电及牵引机车行业等领域将实现一定的市场占有率。

作为新型的超宽禁带半导体材料，氧化镓 ( $\text{Ga}_2\text{O}_3$ ) 受到广泛的关注。相比 SiC 和 GaN,  $\text{Ga}_2\text{O}_3$  具有约 4.9eV 的禁带宽度，其临界击穿电场高达 8MV/cm，适合应制作大电压、大功率场电子器件；且由于耐电场击穿能力的增加， $\text{Ga}_2\text{O}_3$  基功率电子器件可以通过降低导通电阻，实现低的热损耗。虽然  $\text{Ga}_2\text{O}_3$  电子迁移率低于 SiC 和 GaN，但由于其具有更高的击穿电场，材料本身可以承受达到饱和电子速率所需的高电场；其功率频率乘积高，Johnson 品质因子高于 SiC 和 GaN。因此  $\text{Ga}_2\text{O}_3$  基电子器件不仅适用于功率开关器件，还适合射频器件方面的应用。此外， $\text{Ga}_2\text{O}_3$  材料最受关注的优点，是其单晶易于制备，提拉法、浮区法、垂直布里奇曼法、导模法均能实现  $\text{Ga}_2\text{O}_3$  单晶材料的生长，这一优势使得低成本的薄膜同质外延成为可能，从而有利于实现廉价、高性能的电子器件。由于  $\text{Ga}_2\text{O}_3$  材料器件主要针对大功率、高耐压的应用场合，对结晶质量有较高的要求，相应的，针对  $\text{Ga}_2\text{O}_3$  的器件研究多数采用  $\beta\text{-Ga}_2\text{O}_3$  单晶。目前对其材料和器件的制备仍处于起步阶段，制约  $\text{Ga}_2\text{O}_3$  器件，尤其是 MOSFET 器件的因素，包括较大的器件串联电阻和较低电子迁移率。要充分发挥  $\text{Ga}_2\text{O}_3$  的超宽禁带优势，还需要继续对单晶和外延的质量、器件结构、工艺流程进行优化和改善。

本路线图阐述了未来 30 年 (2018~2048) SiC 衬底与外延、SiC 功率器件、GaN 外延与功率器件、金刚石材材料与器件和  $\text{Ga}_2\text{O}_3$  外延与器件几个大方向的发展趋势，分别从衬底直径、结晶缺陷密度、单位面积成本三个关键方面以及 SiC、GaN、金刚石器件、 $\text{Ga}_2\text{O}_3$  的电学性能、封装与散热、可靠性、成本等关键指标展开论述。

## 1.2 技术/产品发展驱动力综述

- 市场：随着下游市场电力系统对电力电子器件耐高压、低功耗的需求的不断驱动，以 SiC、GaN 为代表的第三代功率器件在某些领域将逐步取代 Si 功率器件，市场份额将逐年增加，从而也带动衬底与外延的增长；金刚石电子器件出现商业化产品；
- 成本：作为替代型产品，SiC、GaN 器件在其市场化的过程中均受到 Si 器件在成本方面的挑战，不断降低成本是自身发展趋势与市场需求；人造金刚石晶圆尺寸的增加将大大降低其材料和器件成本；
- 材料缺陷密度：由于系统可靠性的需求，对器件性能及可靠性要求会日益严苛，因此对衬底材料与外延材料的缺陷密度提出更高要求；

- 电压/电流等级：随着系统高功率、高效的需求，对 SiC 功率器件、GaN 功率器件的电压/电流等级需求不断增加；金刚石功率器件自身技术的发展也在推动器件电压/电流等级的提高；
- 封装散热：SiC 功率器件、GaN 功率器件损耗小，工作结温要比 Si 器件高，因此可以减小冷却装置体积。这些优良特性共同推动功率器件向集成化、小型化、高效率的方向发展；
- 频率要求：SiC 功率器件与 GaN 功率器件的电子饱和漂移速率很高，电容小，因此器件工作频率可达到 MHz 以上，从而减小被动器件以及系统整体的尺寸；
- 转换效率：大规模用电中电源转换效率的提升不仅节约能源消耗，还能减小对散热的需求；金刚石的极高热导率非常有利于降低功耗、提高转换效率；
- 可靠性：SiC 功率器件与 GaN 功率器件的高温、高频、高功率、抗辐照等优越特性，使得其在未来高端工业领域、极端环境等领域使用的可能性会逐渐增大，可靠性的提高推动第三代半导体功率器件的市场推广。

## 1.3 关键指标/参数发展趋势

### 1.3.1 SiC 衬底与外延

#### 1.3.1.1 SiC 衬底

##### ■ 衬底直径

- 发展趋势：（如图 1.1 所示）
  - 当前所使用的衬底直径以 100mm 为主，随着 SiC 基电力电子器件的逐步推广应用，对器件成本越来越敏感。大直径衬底能够有效降低器件制备成本，以直径 150mm 衬底为例，使用直径 150mm 衬底相对直径 100mm 衬底能够节省大约 30% 的器件制备成本。因此预计在未来 30 年，大尺寸衬底的比例将不断增加；
  - 目前，主流厂商已经完成 150mm 直径 SiC 衬底的研发工作，已经进入量产阶段，因此从 2018 年开始，100mm 直径 SiC 衬底占比将开始逐年下降；
  - 部分厂商已经完成 200mm 直径 SiC 衬底研发工作，能够提供少量样品，预估 2020 前，直径 200mm 衬底会进入市场；
- 问题和挑战：
  - 温度场设计及实现：
    - 适宜的溫度场是制备 SiC 单晶的基础，单晶质量与溫度场直接相关，不适宜

的温度场极易导致单晶开裂，结晶缺陷增殖等问题。伴随单晶直径的增加，热区尺寸迅速增加，导致适宜温度场的设计及实现难度急剧增加；

- 低缺陷密度籽晶：

气相生长方法单晶扩径较为困难，通过使用小直径籽晶扩径获取低缺陷密度籽晶存在较大难度；

- 大尺寸单晶与结晶缺陷的综合控制：

单晶尺寸的增加往往会伴随结晶质量的下降，如何在增加尺寸的同时兼顾结晶缺陷密度的控制是衬底尺寸不断增加需要解决的另一关键问题。

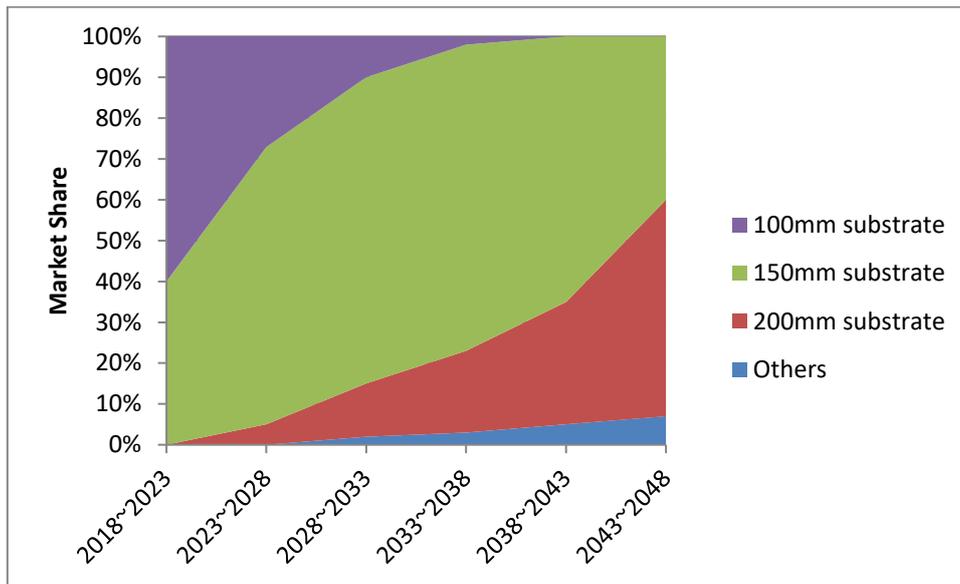


图 1.1 SiC 衬底尺寸发展趋势

➤ 潜在解决方案：

采用数值模拟计算指导设计大尺寸单晶生长热场，实现不同生长阶段温度场的控制。

■ **结晶缺陷密度**

➤ 发展趋势：（如图 1.2 所示）

- 伴随 SiC 基电力电子器件的快速应用，对器件性能及可靠性要求越来越高。而衬底中结晶缺陷（如：微管、穿透性螺位错（TSD）、基平面位错（BPD））会对器件造成负面影响。随着多样化的单晶结晶缺陷消除及转化技术快速发展，预期衬底中结晶缺陷密度将不断下降；
- 目前主流厂商均有能力制备低微管密度衬底 ( $<1/\text{cm}^2$ )，TSD、BPD 密度的降

低将会成为衬底厂商研发工作的重点，因此预计衬底中的 TSD 及 BPD 密度将会不断下降；

➤ 问题和挑战：

• 成本：

为降低结晶缺陷密度，传统的工艺条件已经不能满足低结晶缺陷密度单晶的生长，势必需要导入新工艺，增加工艺复杂性，这会推高单晶成本。

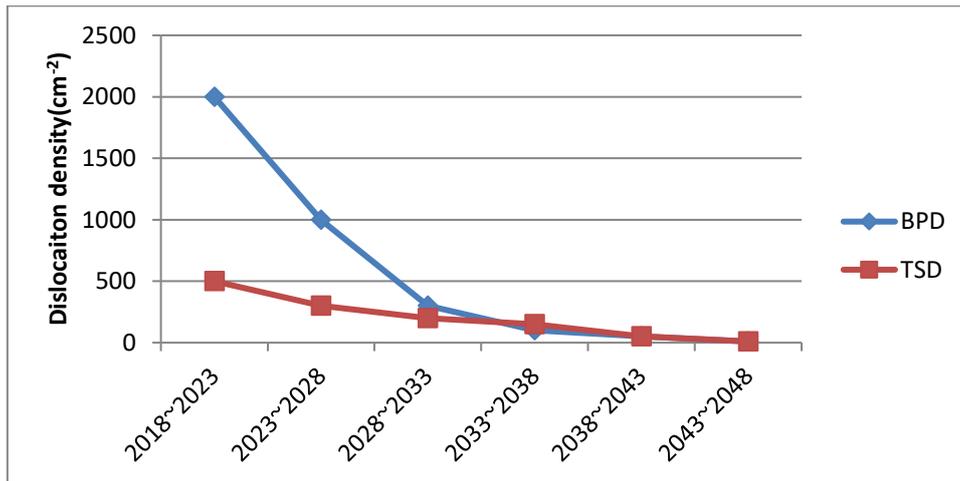


图 1.2 SiC 衬底晶体缺陷（TSD、BPD）发展趋势

■ 衬底单位面积价格

➤ 发展趋势：（如图 1.3 所示）

- 伴随大直径衬底占比不断提高，衬底单位面积生长成本下降。以直径 150mm 单晶与直径 100mm 单晶为例作比较，150mm 生长成本大约为 100mm 的 1.5-2 倍，可用面积却是 100mm 的 2.25 倍；
- 单晶可用厚度在不断增加。以直径 100mm 单晶为例，2015 年前大部分单晶厂商制备单晶平均可用厚度在 15mm 左右，2017 年底已经达到 20mm 左右，预期单晶的平均可用厚度仍会持续增加，这将不断降低单位面积衬底成本；
- 伴随衬底结晶缺陷密度下降的同时，工艺复杂程度增加，成品率短时间内会出现下降，这将推高衬底价格；
- 综合以上几点，在近期 5 年内，衬底单位面积价格会伴随直径 150mm 衬底的快速推广，小幅度下调，在大部分衬底提供商完成低缺陷密度单晶生长工艺及厚单晶生长工艺研发后，衬底单位面积价格会迎来相对快速的降低；

➤ 问题和挑战：

- 低结晶缺陷密度单晶工艺研发周期：  
由于 SiC 较高的生长温度，传统降低材料缺陷的方法（如：掩膜法）不再适用，因此需要投入较长的时间及较大的物料成本研发新工艺，较长的研发周期可能会阻碍衬底单位面积成本的下降；
- 伴随单晶生长厚度的增加，单晶残余内应力迅速增加，会导致单晶结晶质量下降甚至导致单晶开裂等问题，如何有效兼顾单晶可用厚度及单晶结晶质量存在较大难度。

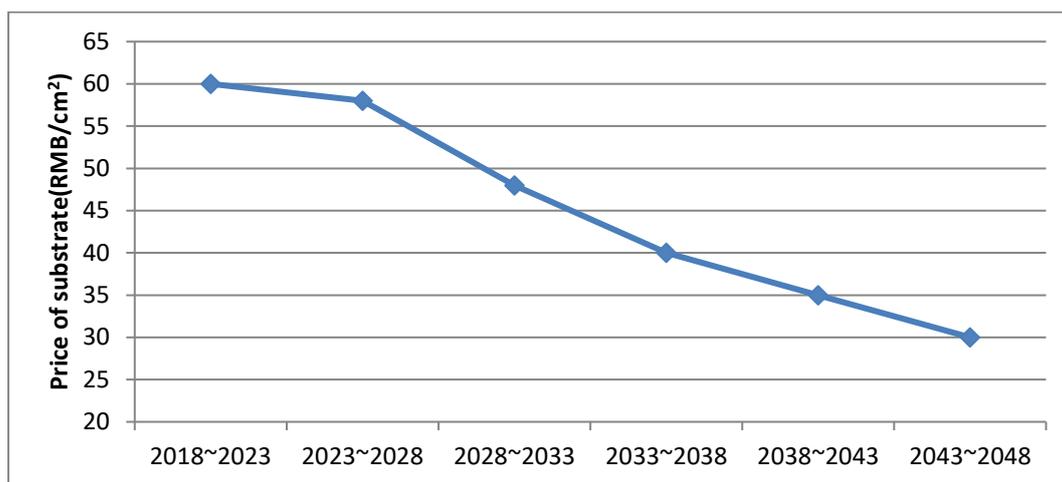


图 1.3 SiC 衬底价格 (RMB/cm<sup>2</sup>) 发展趋势

### 1.3.1.2 SiC 外延

#### ■ 尺寸

#### ➤ 发展趋势：

- 100mm 和 150mm 直径 SiC 是目前 SiC 外延片的主流尺寸，随着 SiC 器件的广泛使用，对 SiC 器件成本要求也越来越严苛，而大直径的 SiC 外延能够有效降低后续器件制备成本；因此在未来 30 年内，大尺寸 SiC 外延片占比会逐年递增；
- 目前国内外的主流衬底供应商已经在售 150mm 直径 SiC 衬底或已经完成 150mm 衬底制备技术储备，100mm 直径衬底从今年开始市场占比应逐年下降；
- 目前国内 SiC 器件主要制造商仍广泛使用 100mm SiC 外延晶片，在 150mm SiC 衬底供货量不能大幅度提升的情况下，预期在今后 3 年内仍以 100mm SiC 外延片为主；

- 国际上主流 SiC 器件制造商已基本完成向 150mm SiC 晶片技术转移，未来 5-10 年内，需求量将保持快速增长趋势。一些公司的原工艺线也保留了 100mm 技术；
- 虽然 200mm SiC 衬底和外延均已演示，但是进入 SiC 功率器件制造市场将是一个漫长的过程。5 年后 200mm SiC 外延技术会成熟起来，10 年后可能会出现 200mm SiC 功率器件生产线；

➤ 问题和挑战：

- 成本：100mm SiC 外延晶片目前已接近其最低价，未来降价空间有限；150mm SiC 外延晶片价格目前因其衬底供货量不足还比较高。随着衬底质量和晶片供货量的提高与增大，以及外延晶片成品率的提高，将带动外延片价格快速降低；
- 外延晶片均匀性的控制：外延片尺寸的增大往往会伴随外延晶片均匀性的下降，如何控制大尺寸外延晶片均匀性是提高器件良率和可靠性、进而降低成本需要解决的一个关键问题；
- 外延缺陷控制：大尺寸器件是未来应用市场的主流需求，缺陷密度是制约大尺寸芯片成品率的关键，因此包括结晶缺陷和表面形貌缺陷在内的外延缺陷控制是一个重大挑战；

➤ 潜在解决方案：

- 改善大尺寸外延生长热场分布与流场分布，控制外延初期界面形貌。

■ **BPD位错密度**

➤ 发展趋势：（如图 1.4 所示）

- 基晶面位错(BPD)是影响 SiC 双极型功率器件稳定性的一个重要结晶缺陷，不断降低 BPD 密度是外延生长技术发展的主要方向，随着衬底质量的提高，预期 SiC 外延层 BPD 密度将从目前的  $1/\text{cm}^2$  降低到  $0.1/\text{cm}^2$ ；
- SiC 晶体最成熟的制备技术是物理气相传输方法 (PVT)，目前 PVT 法生长的 SiC 晶体，其 BPD 密度还比较高，而外延层中对器件有害的 BPD 多来自于衬底中的 BPD 向外延层的贯穿。提高衬底结晶质量，可有效降低外延层 BPD 位错密度；
- 随着 SiC 器件的不断应用，器件尺寸及通流能力不断增加，对结晶缺陷密度

要求不断增加，SiC 外延片结晶缺陷密度会随之不断下降。

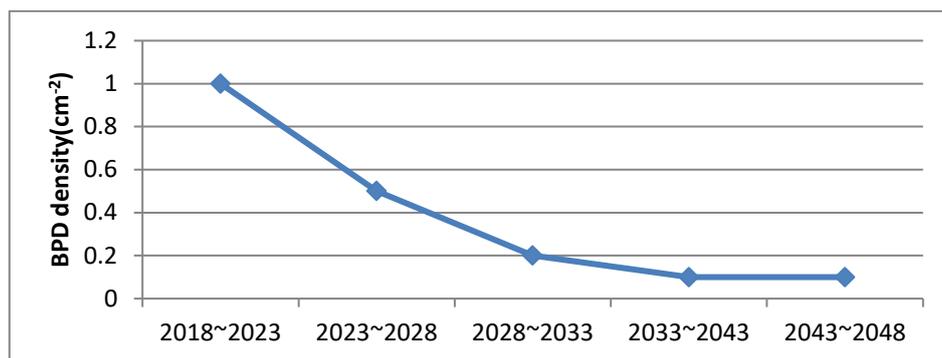


图 1.4 SiC 外延片中 BPD 缺陷密度变化

## ■ 外延层厚度

### ➤ 发展趋势:

- SiC 的应用优势在于高压、超高压器件，目前 600V、1200V、1700V SiC 器件已实现商业化，预期未来 3300V 和 6500V 级，甚至万伏级以上的应用需求将快速提升，进而对 SiC 厚外延晶片产生重大需求；
- 为了获得厚外延晶片，快速外延生长技术将成为技术发展的主流；

### ➤ 问题和挑战:

- 器件稳定性：特别是双极型 SiC 功率器件的稳定性，由于外延层中仍存在 BPD 位错，在正向偏置条件下，以其为核心引发的层错缺陷会不断扩展长大，进而导致载流子寿命降低，正向电压出现漂移现象；
- 载流子寿命：目前 100 微米厚 SiC 外延层载流子寿命平均为 1-2 微秒，还不能完全满足高性能 SiC 功率器件制造需求，需要进一步改善载流子寿命；

### ➤ 潜在解决方案:

- 优化生长工艺，提高外延生长中 BPD 位错向 TED 位错的转化效率；
- 提高外延层的载流子寿命，如高温氧化与退火工艺。

## ■ 外延单位面积价格

### ➤ 发展趋势: (如图 1.5、1.6 所示)

- 在外延价格中，衬底占据了 50% 以上的成本，随着衬底的价格降低，外延价格会随之降低，而设备、厂务和人工成本也会随着设备的改进降低；随着客

户对外延质量要求的提高，研发和良率损失部分成本也将保持在 7%左右；

- 在近期 5 年内，外延单位面积价格会伴随直径 150 mm 衬底的快速推广而小幅度下调，随着设备、厂务和人工成本的降低，外延单位面积价格会迎来相对快速的降低。

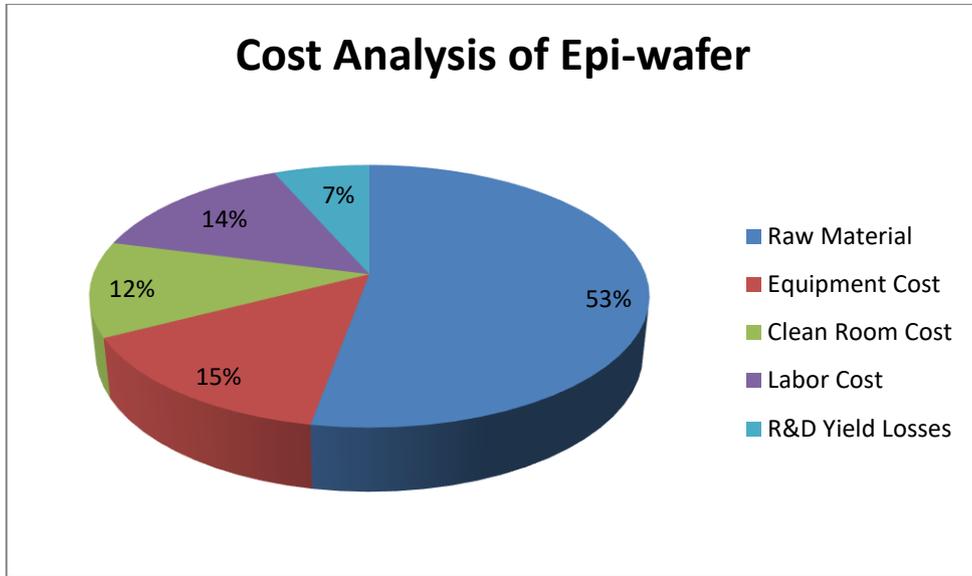


图 1.5 SiC 外延片成本分析图

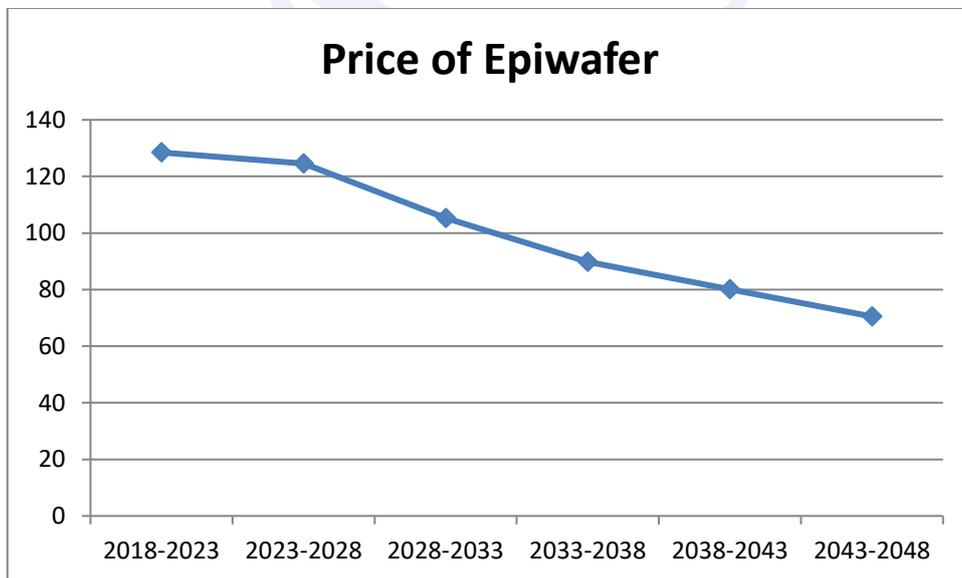


图 1.6 SiC 外延价格 (RMB/ cm<sup>2</sup>) 发展趋势

## 1.3.2 SiC 功率器件

### 1.3.2.1 结构与尺寸

- SiC肖特基器件

➤ 发展趋势：（如图 1.7[1]、1.8[2]所示）

- SiC 肖特基器件在功率因素校正电路（PFC）中应用较广，是 SiC 器件最主要的应用领域，份额占比超过 50%。当前的 SiC 器件主要包括纯肖特基接触的 SBD 器件和带有 p 型注入的结势垒型 JBS 器件，其中前者在低压领域应用较多，后者在高压领域应用较多应用，为了满足一定的抗浪涌特性需求，功率转换电路多选用 JBS 型 SiC 肖特基器件；
- SiC 肖特基器件的反向恢复损耗不随温度和正向电流而变化，所以不管何种环境下，都能够稳定地实现快速恢复，结电容是影响其充放电损耗的主要指标，因此下一步应尽可能研发低电容的 SiC 肖特基器件；
- SiC 肖特基器件的比导通电阻已经降低至  $1\text{m}\Omega\cdot\text{cm}^2$ ，因而正向压降已有很大的提升。为了获得更低导通压降的 SiC 肖特基器件，可以采用沟槽型结构增大有效肖特基接触面积或者减小载流子导通路径（减薄衬底）等方法；
- 具有在高温下的可靠性封装是提高 SiC 肖特基器件高效工作的重要途径。SiC 肖特基器件的一部分失效是由于封装材料热膨胀系数不匹配导致器件的提前损坏。因此优化器件电流均流能力，完善封装技术是未来发展趋势；

➤ 问题和挑战：

- 成本：随着 SiC 肖特基器件芯片面积的不断降低，进一步减小器件研发过程的成本是一个重要挑战；
- 低正向压降肖特基器件：随着静态工作能力的提升，必须不断降低器件的导通电阻，因此必须能够获得低压降肖特基接触并且晶圆一致性良好的 SiC 器件；
- 低反向漏电肖特基器件，边缘终端能有效提升击穿特性，降低反向漏电流，使得器件击穿电压为理想平面结击穿电压的 80% 以上；
- 高温工作：提高器件的载流子驱动能力，优化元胞内部散热平衡，提高器件散热能力，优化器件欧姆接触可靠性设计，提升器件的耐高温属性。

➤ 潜在解决方案：

- 采用新型终端结构设计，优化器件内部元胞布局结构；
- 采用低压降肖特基接触设计，或者沟槽结构设计，优化器件正向导通电阻和反向击穿的平衡折中性；

- 提高器件欧姆接触的高温可靠性。

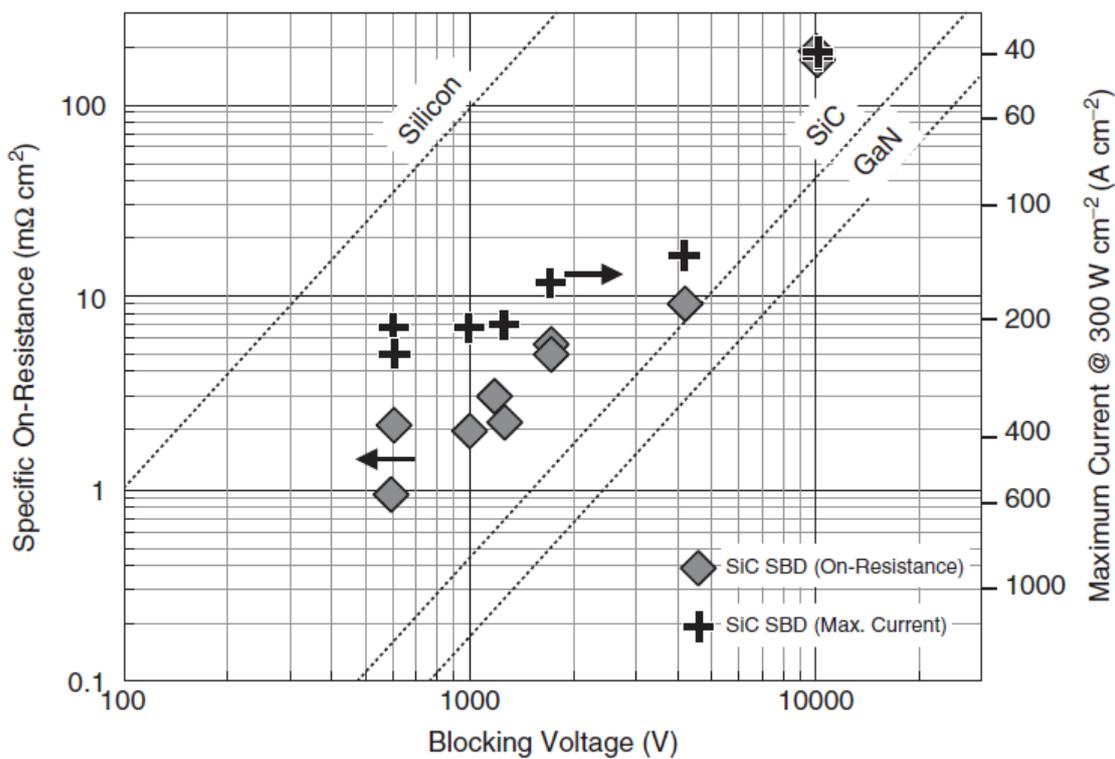


图 1.7 SiC 肖特基器件的发展

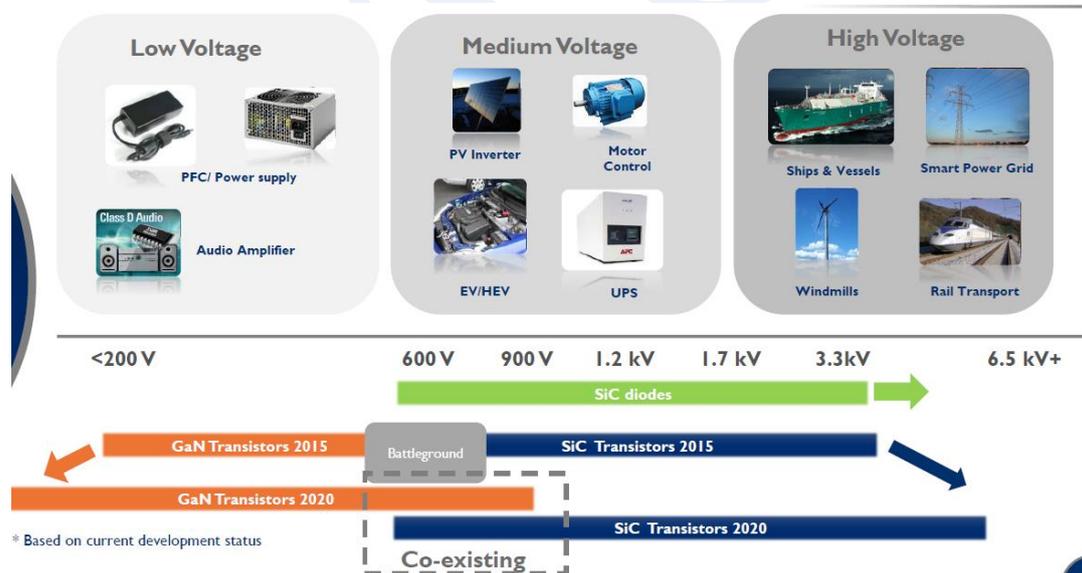


图 1.8 SiC 肖特基器件耐压分布

### ■ SiC MOSFET器件

➤ 发展趋势：（如图 1.9[3]、1.10 所示）

- 当前主流的 SiC 三端器件是 MOSFET 器件, MOSFET 基于栅极端子的控制,

实现开关器件导通和关断，满足高频、高功率需求，在某些领域可以取代传统的 Si 基 IGBT 器件，并且器件性能不随工作温度改变发生严重漂移现象，MOSFET 的导通电阻具有正的温度系数，器件性能不随工作温度改变而发生严重的漂移现象，因此适合并联工作；

- SiC MOSFET 的比通态电阻也可以降到  $1\text{m}\Omega\cdot\text{cm}^2$ ，耐压主要分布在中压领域，10kV 以上的多采用 SiC DMOSFET 器件，芯片面积超过  $8\times 8\text{mm}^2$ ，并向 6 英寸发展；
- SiC UMOSFET 相对于 DMOSFET 具有更低的比通态电阻，性能更优越，SiC 非极性面的沟道迁移率较高，沟槽结构 MOSFET 元胞集成度更高，因此，目前在中压领域 SiC UMOSFET 成为研发和应用推进的重点；
- 集成肖特基器件的 SiC MOSFET 器件可以提高器件的第三象限工作能力，同时减小芯片总体面积，提高器件集成度并降低成本；
- 采用积累型沟道的 SiC MOSFET 器件，提升器件的正向导通能力，并向寸晶面的方向发展；
- SiC MOSFET 器件具有高温、高频工作的特性，但由于 SiC 芯片引线材料与 SiC 材料本身的热膨胀系数不匹配，以及受限于封装材料和技术等问题，SiC MOSFET 器件的高温潜能远远没有得以发挥。选择具有优异的绝缘性能和较高热导率的材料作为器件封装，有效避免温度变化产生的热应力，这是未来 SiC 功率器件封装技术的重要支撑点；

➤ 问题和挑战：

- SiC 材料能够通过原位氧化形成热氧化层来作为栅介质层，和 Si 的栅氧工艺具有高度的兼容性。但是 SiC 氧化的过程比 Si 氧化的过程要复杂很多。高密度的界面缺陷和界面陷阱电荷，对 SiC 基 MOSFET 界面沟道中的载流子输运和复合有重要的影响，造成载流子的损耗和器件迁移率的退化；
- SiC MOSFET 的栅介质在高温情况下会发生一定的改变，导致器件阈值电压不稳定，同时界面缺陷引起器件栅极漏电流的升高；
- SiC MOSFET 的栅压驱动与 Si 器件不同，前者具有非对称性，通常为  $+20\text{V}/-10\text{V}$ ，因此对 SiC MOSFET 器件的驱动电路设计要格外引起注意；
- SiC 的临界击穿电场较高，使得反向工作时栅介质  $\text{SiO}_2$  中的电场也提高，特别是沟槽型 MOSFET 结构中，槽角的二维电场集中降低了器件稳定性工作；

- SiC MOSFET 的晶圆良率的控制，提高器件片内、片间的一致性，才能扩大产能，降低器件的成本；
- 提高器件欧姆接触的高温、高频可靠性。

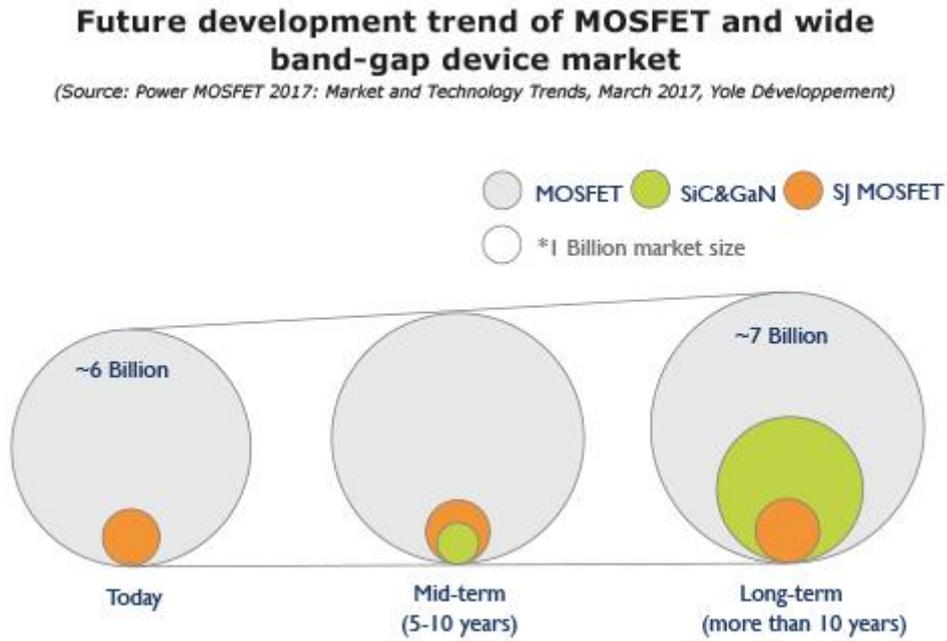


图 1.9 SiC MOSFET 器件未来市场份额分析

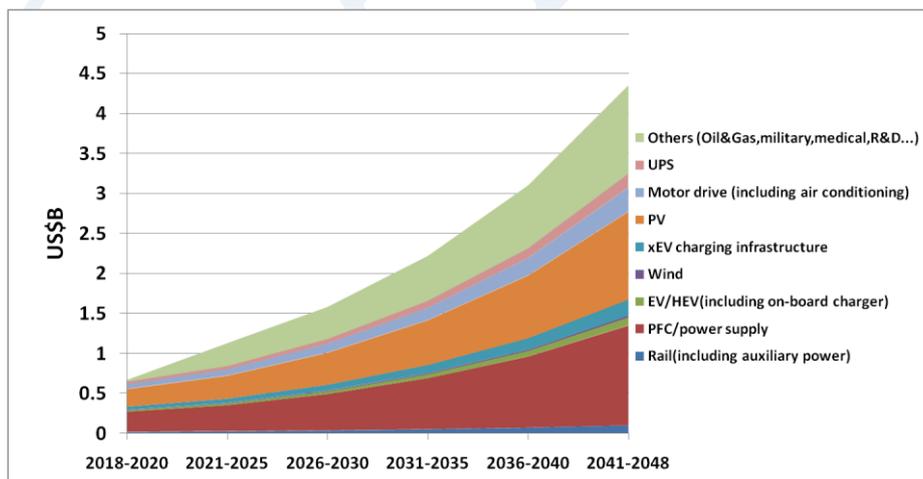


图 1.10 SiC MOSFET 器件未来市场分布

### 1.3.2.2 电学性能

#### ■ SiC肖特基器件

➤ 器件发展趋势：（如图 1.11 所示）

- 采用具有 p 型注入的 SiC 结势垒型肖特基器件的结构会越来越多，满足高功率需求，提高器件的抗浪涌特性；
- 元胞布局设计：包括集成元胞对芯片电流密度、热分布均匀性、击穿点一致性、芯片电容的影响。常见的 SiC 肖特基二极管元胞拓扑布局包括条形分布、方型格点分布、球型格点分布等形式，其中条形元胞设计是较为成熟的技术手段；
- 采用结终端扩展（JTE）、场板（FP）、刻蚀台面以及它们的组合等特殊设计方案，降低器件的反向漏电流特性；

➤ 问题和挑战：

- 功率器件的阻断电压和导通电阻是一个顾此失彼的矛盾体，通过结构上的在优化，设计同时满足高阻断电压和低正向压降的 SiC 肖特基二极管；

➤ 潜在解决方案：

- 可采用沟槽型的结构、双势垒金属接触等结构，结合工艺实现难度和工艺重复性的因素，通过仿真优化设计获得最低导通压降和良好反向阻断特性的 SiC 肖特基器件。

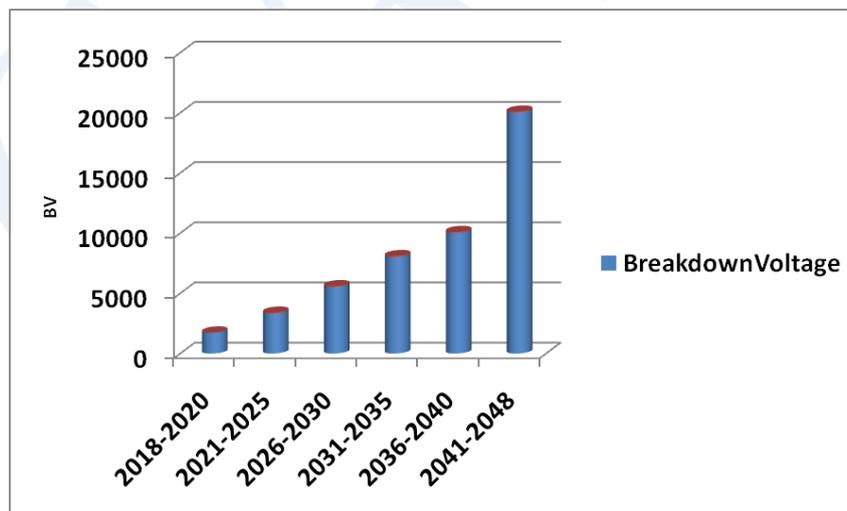


图 1.11 SiC 肖特基器件的阻断电压发展

➤ 可靠性发展趋势：

- 对于 SiC 肖特基器件来说，一个重要的可靠性问题是器件的反偏漏电流；
- SiC SBD 器件和 JBS 器件在经受反复的浪涌电流冲击后的导通特性和可靠性

能够得到较好的保证；

- 高温、高频工作后，器件的电学性质并没有发生严重的漂移；

➤ 问题和挑战：

- 如何优化获得较高性能的 SiC 肖特基器件，提升 SiC 肖特基器件的正向导通能力和反向阻断能力，并能保证器件的高温、高频可靠性；

➤ 潜在解决方案：

- JBS 二极管受热感应电压浪涌现象的影响较小，具有更高的热感应浪涌电压可靠性；
- 对于 SiC SBD 器件和 JBS 器件来说，降低器件的自热效应及其对高电压可靠性的影响是重要的研究和发展方向；
- 优化器件结构和封装形式来降低热阻，同时尽可能使器件在较低环境温度下工作以此对其进行保护。

■ **SiC MOSFET 器件**

➤ 器件发展趋势：（如图 1.12[4]、1.13 所示）

- SiC MOSFET 器件结构的发展经历与 Si 器件类似的历程，DMOSFET 器件是目前最为成熟的 SiC MOS 器件，器件的电学性能更为稳定，通过阱区屏蔽层有效保护栅氧。SiC DMOSFET 器件的元胞尺寸典型值为 10 $\mu\text{m}$ ，器件元胞结构多为条形元胞，其他元胞布局如矩形元胞、方形元胞、菱形元胞等；
- 优化器件结构，降低 JFET 电阻、漂移区电阻、沟道电阻、衬底电阻等，从而能够提升器件的通态特性；
- 优化器件终端结构，采用结终端扩展（JTE）、浮空场限环（GR）、场板（FP）、刻蚀台面以及它们的组合等特殊设计方案，提升器件的击穿特性；
- 优化器件元胞布局及层间结构，降低器件的栅电容有效值，从而提升器件的动态特性；
- 采用沟槽栅结构，即 SiC UMOSFET，可以进一步提升器件的元胞集成度，SiC UMOSFET 的元胞间距典型值为 5 $\mu\text{m}$ ；
- 采用新型保护沟槽底部栅介质的结构，降低 SiC UMOSFET 的栅介质电场，提升器件的反向阻断可靠性；

- 优化 SiC MOS 器件的栅介质结构设计，减小器件栅漏电容、栅源电容等，能够有效提升器件的动态开关性能；

➤ 问题和挑战：

- 如何优化获得高质量的 SiC MOS 栅介质结构，提升 SiC MOSFET 器件的正向开启栅偏置和反向关断栅偏置能力，是一重大问题和挑战；
- 如何优化器件沟道布局，提升器件沟道迁移率，从而降低沟道电阻；
- 如何降低器件的栅电容，是进一步提升 SiC MOSFET 器件栅高频开关工作能力的重要挑战；
- 如何有效保护 SiC UMOSFET 的沟槽栅介质，是一个难点，也是不容忽视的问题和技术；

➤ 潜在解决方案：

- SiC MOS 栅介质可以采用传统的 SiO<sub>2</sub> 介质，也可以采用高 k 介质，但必须降低器件的栅泄露电流，提升器件的栅控能力；
- 采用沟道对准技术，形成非极性面沟道，获得高迁移率非极性面的 SiC MOSFET 器件；
- 对于 DMOSFET 结构，可以采用 split-gate 结构，减小器件 JFET 区域的栅极接触面积，从而能够有效降低器件的栅漏电容，器件栅电荷大大降低，因而 SiC MOSFET 器件的动态开关性能大大提升；
- 对于 UMOSFET 结构，可以采用底部加厚的栅介质结构，降低米勒电容及米勒电荷，从而减小 SiC MOSFET 器件的动态开关损耗；
- 保护沟槽栅介质的结构，较为普遍的做法是对沟槽底部进行 p 型屏蔽层的注入。目前较为领先的技术是罗姆的双沟槽结构，其通过源极底部注入深 p 层保护栅极底部的氧化物；以及英飞凌的单沟道屏蔽型 UMOSFET 结构，其优化 p 型屏蔽层之间的间距，获得低导通电阻、高栅氧可靠性的 SiC UMOSFET 器件。我们认为，未来 SiC MOSFET 的器件会推出更多的 SiC UMOSFET 结构器件，其栅极构造将采用更精密的三维立体结构、栅槽底部的氧化层将得到充分保护，从而器件的静态导通特性和反向阻断特性均能得到很大的提升。同时，随着 SiC UMOSFET 沟道电阻的降低，同等电流的 SiC UMOSFET 器件的面积将大大降低，因而有效的栅电容也成比例降低，器件的动态性能将得到显著增强。未来 SiC MOSFET 器件的整体市场份额将保持 30% 左右的速

率稳步增加，而 MOSFET 器件中 UMOSFET 结构也会逐步的扩大其市场占有率。

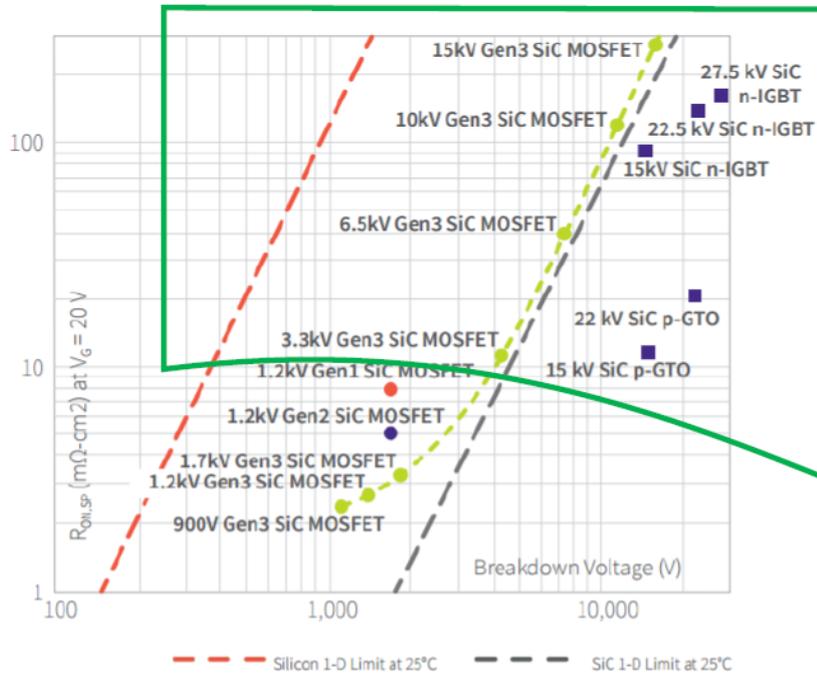


图 1.12 当前 SiC MOSFET 电流电压等级

表 1.1: 对未来功率器件发展的预测

	2020	2025	2030	2035	2040	2048
肖特基二极管 V/I	600V~1700V/~150A	600V~6500V/~200A	600V~10kV/~400A			
PiN 二极管	10kv~18kV/~10A	10kv~25kV/~50A	10kv~30kV/~100A	10kv~30kV/~200A	10kv~30kV/~300A	10kv~30kV/~400A
MOSFET V/Ω	600V~1700V/~150A	600V~6500V/~200A	600V~10kV/~400A			

<b>GTO</b>		<b>10kv~30kV</b> <b>/~50A</b>	<b>10kv~30k</b> <b>V/~150A</b>	<b>10kv~30k</b> <b>V/~300A</b>	<b>10kv~30k</b> <b>V/~500A</b>	<b>10kv~30kV</b> <b>/~1000A</b>
<b>V/I</b>						
<b>IGBT</b>	<b>10kv~18k</b> <b>V/~10A</b>	<b>10kv~25kV</b> <b>/~50A</b>	<b>10kv~30k</b> <b>V/~100A</b>	<b>10kv~30k</b> <b>V/~200A</b>	<b>10kv~30k</b> <b>V/~300A</b>	<b>10kv~30kV</b> <b>/~400A</b>
<b>V/I</b>						

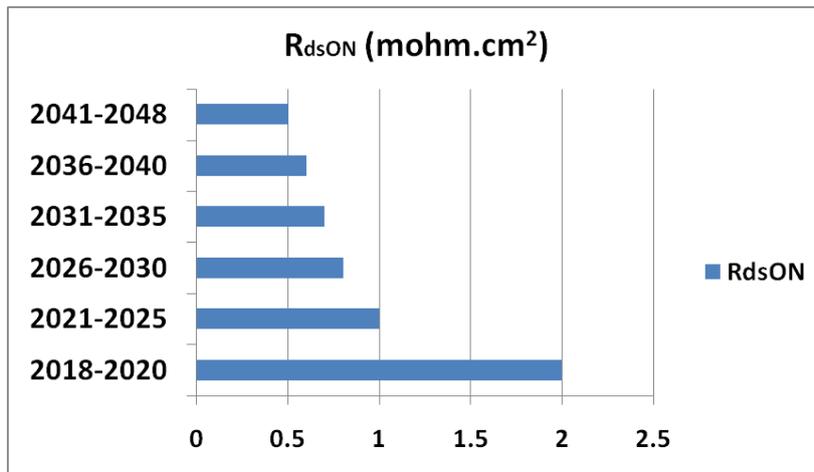


图 1.13 未来 SiC MOSFET 比导通电阻可能发展

➤ SiC MOSFET 集成器件发展：（如图 1.14[5]所示）

- 基于 SiC MOSFET 的电路若干应用，包括开关电源、可调速驱动器等，在器件的运行周期的内过量的电流会流经功率 MOSFET 器件内部寄生的 PN 结二极管。当用作电源转换器的前级开关时，功率 MOSFET 的体二极管作为一个续流二极管，流过电源转换周期内的一半电流。SiC PN 二极管的存储电荷使得功率 MOSFET 产生额外的反向恢复电流，因此寄生的 SiC PN 结体二极管限制了器件的安全工作区（SOA）、关断损耗及开关速度；
- 由于 SiC 芯片电学性能的不不断提升，人们对器件的集成制造的需求越来越多。所谓的 SiC MOSFET 集成器件指的是将 SiC MOSFET 与 SiC SBD 集成在一个元胞进行芯片布局与优化的技术。器件在第一象限的高频工作仍由 SiC MOSFET 的栅极控制，而在第三象限的工作，主要由内部肖特基器件进行续流工作。这在一定程度上省去了外围的并联二极管，总体缩小芯片面积集成，还可以加速器件体二极管的反向恢复，降低器件的导通电阻，提高器件的优值，总体降低了 SiC MOSFET 器件和肖特基器件的制作成本；

- 基于器件导通电阻和击穿电压的优化结构设计，通过集成肖特基器件来提高器件的性能。包括 SiC 肖特基接触面积和 MOSFET 有源区面积的合理布局、载流子在漂移区导电路径的均流设计、阻断时泄漏电流的屏蔽设计等。通过对器件微型化和集成化的设计，增强半导体器件单个元胞的功能性和高效性。

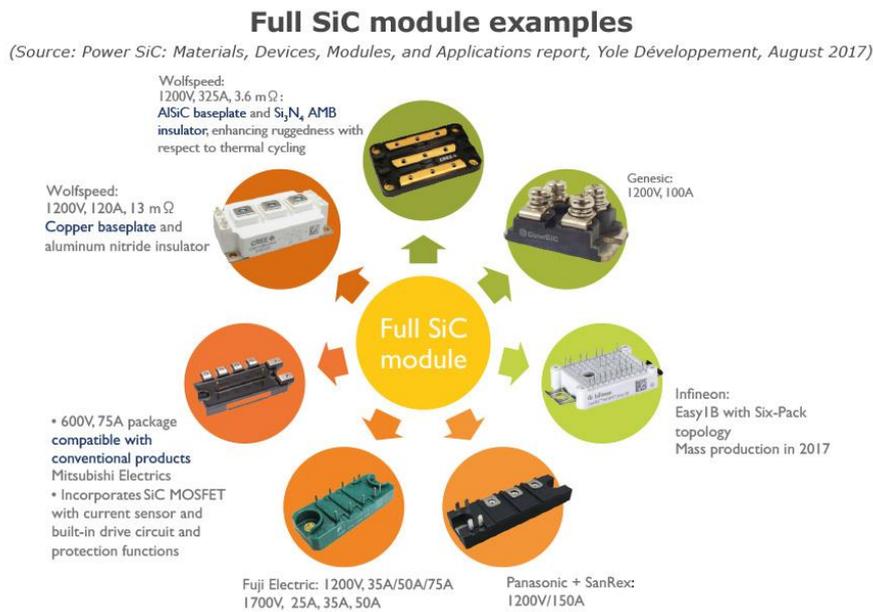


图 1.14 集成 SiC MOSFET 和 SBD 器件的 SiC 模块性能

### 1.3.2.3 材料与工艺

#### ■ SiC肖特基器件

##### ➤ 工艺发展趋势:

- 金属和 SiC 半导体接触是 SiC 肖特基器件最基本也是最核心的结构，它是负责器件能量输入/输出的枢纽，与欧姆接触相对应的是肖特基接触。SiC 肖特基器件工作在高频、高温环境，SiC 二极管的电性能将受到显著的影响。用于极端恶劣的军事或空间环境中，辐照后引起 SiC 器件肖特基势垒的降低，导致反偏工作时，器件的泄漏电流增大。SiC 肖特基器件的制备过程，肖特基接触的调控是重要工艺技术。保证器件横向肖特基势垒的均匀一致性，才能提高 SiC 肖特基器件的可重复制造性；

##### ➤ 问题和挑战:

- 其难点一是如何形成接触良好的具有整流作用的肖特基接触；难点二是如何调控界面态及势垒高度，使得 SiC 肖特基器件反向漏电减小；难点三是如何

保证势垒高度的均匀一致性，从而提高晶圆的量产能力；

➤ 潜在解决方案：

- 根据不同表面掺杂浓度对 SiC 肖特基整流特性的调控机理，建立 SiC 肖特基二极管的正向电流输运模型。研究不同工艺条件的 SiC 表面电子输运机制；
- 开发新型表面处理技术，调控金属/SiC 接触的势垒高度及其表面态。目前 Ti 是作为 SiC 肖特基接触的常用金属，作为选择，Al 基金属与 SiC 界面的接触工艺需得到更多的开发；
- SiC 肖特基器件的势垒高度与温度场、辐射场的关系，研究其理想因子  $n$  对温度的依赖关系，完善肖特基接触不均匀性理论，包括表面掺杂浓度的不均匀性、界面发生的化学反应等对肖特基势垒的调控机理，以及不同分布范围的表面态对肖特基接触造成的不均匀性问题。

■ **SiC MOSFET 器件**

➤ 工艺发展趋势：（如图 1.15 所示）

- SiC 功率 MOSFET 的制备工艺相较于 SiC 肖特基器件要复杂的多，包括基于离子注入的 n、p 型欧姆接触工艺技术，得到接近于外延工艺的 n、p 型欧姆接触。目前主流的 SiC MOSFET 器件中，n 型比接触电阻率  $\leq 5E-5 \Omega \cdot \text{cm}^2$ ，p 型比接触电阻率  $\leq 10^{-5} \Omega \cdot \text{cm}^2$ ，但在高温老化过程中，性能退化明显。那么我们认为，未来碳化硅欧姆接触工艺：n 型比接触电阻率  $\leq 5 \times 10^{-7} \Omega \cdot \text{cm}^2$ ，p 型比接触电阻率  $\leq 10^{-6} \Omega \cdot \text{cm}^2$ ，600°C 老化试验 100 小时欧姆接触电阻率和力学连接强度无明显退化；
- 高激活率的表面平整的离子注入掺杂工艺技术。SiC 不同于传统的 Si 基器件，后者可通过扩散方法形成掺杂。而 SiC 中的杂质扩散系数非常小，达到扩散条件的温度非常高，高温使得 SiC 材料本身发生变性，通常采用高温离子注入工艺，目前 SiC MOSFET 器件的有源区掺杂，包括 n 阱、p 阱、终端、源区、基区等都要通过离子注入工艺；
- SiC MOSFET 的栅氧化与氮化技术。热氧化生长栅  $\text{SiO}_2$  是硅上最成熟的技术， $\text{SiO}_2$  层具有最好的致密性和耐压能力，但是 SiC 中存在着 C 原子，C 原子在表面的聚集及空位等使 MOS 界面存在更多的界面态，相比于硅约高 2-3 个数量级。这也是 SiC MOS 的技术难点。高温（1300 °C）以上进行热氧化可以有效减少深能级陷阱，而在 NO、 $\text{N}_2\text{O}$  等气氛中进行氧化或热氧化后退火可以有效的钝化界面悬挂键，从而改善界面态；

- 宽禁带半导体刻蚀物理化学机理与形貌控制技术。沟槽型 SiC MOSFET 器件要求刻蚀过程能将掩膜的侧壁形貌以一定的比例复制下来，同时保证表面光滑，侧壁底部不出现过刻蚀微沟槽。尤其对于高压器件，这些形貌参数会直接影响器件的耐压性能，任何一点没做到都会导致局部过早击穿。保证上述关键指标的基础上，还要通过工艺窗口优化，控制好晶圆片内的刻蚀均匀性；

➤ 问题和挑战：

- 控制 SiC 栅氧热生长工艺和退火工艺技术，减少 SiC MOS 界面态，提高沟道迁移率，是增强 SiC MOSFET 器件性能的重大挑战；
- 高剂量高能量的离子注入造成的晶格损伤和高温下的激活效率及晶格缺陷修复，是 SiC MOSFET 器件制备过程的关键工艺；
- SiC 沟槽刻蚀技术及刻蚀后的界面修复技术，是提升沟槽型 SiC MOSFET 器件的重要手段；

➤ 潜在解决方案：

- 采用 N 原子钝化技术、P 原子钝化技术、Sb 原子钝化技术和高温氧化退火工艺，降低界面陷阱态。提高沟道的迁移率和增加栅介质的可靠性。采用高 k 材料 Al<sub>2</sub>O<sub>3</sub>、AlON 作为 SiC MOS 栅介质，或者高 k/SiO<sub>2</sub> 复合材料作为 SiC MOS 栅介质。开发 SiC 非极性面的氧化物退火新工艺也是增强 SiC MOSFET 正向导通性能的另一种途径。目前常规的 SiC MOSFET 其 SiO<sub>2</sub>/SiC 界面的界面态密度大致在 10<sup>12</sup>eV<sup>-1</sup>cm<sup>-2</sup> 量级，沟道场效迁移率为 30-50cm<sup>2</sup>/V.s，未来希望通过新的 SiC 氧化工艺，将界面态降低至 5×10<sup>11</sup>eV<sup>-1</sup>cm<sup>-2</sup> 以下，沟道场效迁移率提升到 100cm<sup>2</sup>/V.s 以上；
- 结合器件制备过程，系统地研究高温退火过程中温度、时间、升降温速率及氛围等工艺参数对杂质激活和晶格恢复过程的影响，将杂质激活过程和晶格恢复过程进行统筹考虑，分析各种因素所起的不同作用。研究离子注入和退火激活工艺对 SiC 器件的阻断能力、通态电阻及开关速度等特性的影响机理。目前用于 SiC MOSFET 器件的离子注入的常规能量为 700keV 的极限，我们认为未来 SiC 离子注入可以朝着 MeV 能量的范围推进，注入能量的提高可以获得特殊结构的 SiC MOSFET 器件，如超结结构，这对器件的总体性能有很大的提升。同时碳化硅高温高能离子注入工艺的目标为：表面粗糙度≤5nm，注入激活率不低于 90%，退火活化载流子浓度片内均匀性偏差≤10%；
- 栅槽刻蚀需要形成粗糙度较小的良好侧壁，以减小 SiC MOSFET 器件的反向

漏电特性；栅槽需要形成准直度较好、无微槽（sub-trenching）的结构，提高器件的反向击穿可靠性；刻蚀掩膜的选择比及 SiC 刻蚀速率的精确控制，通过调整刻蚀气体，如氟基气体、氧气等的比例，调整刻蚀功率及腔室压强控制刻蚀 SiC 的形貌和速率。碳化硅缓坡刻蚀工艺：4 英寸碳化硅缓坡斜度  $\leq 30^\circ$ ，无微沟槽，刻蚀深度片内均匀性偏差  $\leq 5\%$ ，表面粗糙度  $\leq 5\text{nm}$ 。

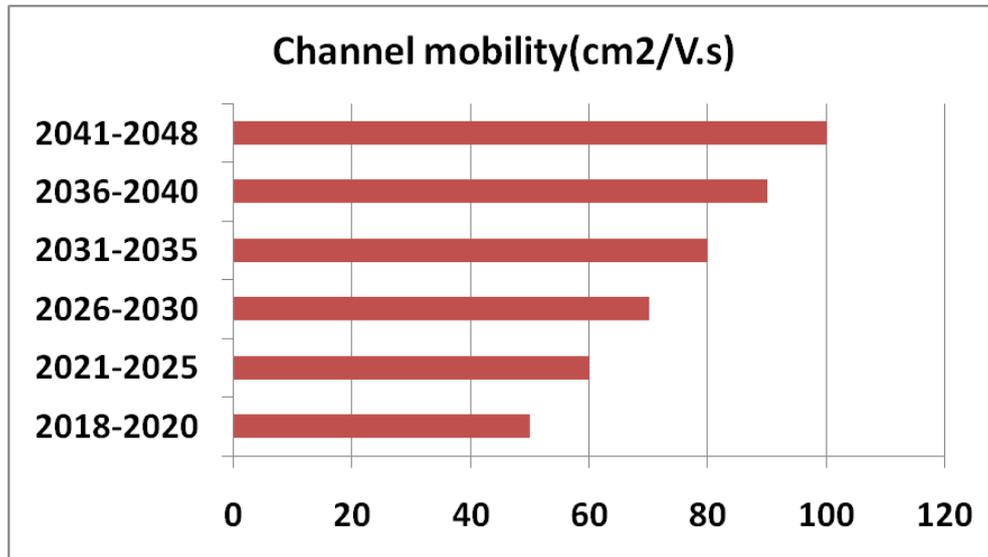


图 1.15 SiC MOSFET 沟道迁移率发展

### 1.3.2.4 封装与散热

#### ■ SiC 肖特基器件

##### ➤ 封装发展趋势：

- SiC 是一种使用于电力电子领域的革命性半导体材料，与 Si 肖特基器件相比，其关键特性包括优越的开关性能、没有反向恢复电流、温度几乎不会影响开关行为和宽标准的工作温度范围  $-55^\circ\text{C}$ - $175^\circ\text{C}$ 。然而，随着 SiC 肖特基器件通态电阻的不断降低，人们对 SiC 肖特基器件的封装要求越来越高，这是由于肖特基二极管工作在大电流条件下，发热显著，会影响其可靠性。随着大功率 SiC 肖特基二极管应用的不断深入，降低热阻、保持良好散热能力有关的器件封装越来越受到关注；

##### ➤ 问题和挑战：

- 在提高器件微型化的同时，如何降低内部芯片到管脚的热阻，有效提升器件内部散热面积，弥补内部隔离层的散热缺陷是 SiC 肖特基器件封装与散热所面临的重要挑战；

➤ 潜在解决方案:

- 改善器件的封装设计，包括封装材料、结构的改善；
- 选择具有优异的绝缘性能和较高热导率的材料作为器件封装的基板材料，可以较好地传递芯片的功耗热源，常用的基本材料如氮化铝、氧化铝等，应尽可能选择与 SiC 热膨胀系数接近的材料，可以有效避免温度变化产生的热应力；
- 选择较为可靠的贴片材料将碳化硅芯片与基板粘合在一起，常用的材料如 Ag/Ag 纳米颗粒/Ag 玻璃、Ag-Au 合金材料等；
- 选择熔点大于 600 °C 的键合金属材料，例如 Al、Au、Pt 等材料，通常情况下，键合金属材料应当与 SiC 肖特基器件的电极金属材料相一致，使得金属之间不会发生互扩散且结构稳定。

■ **SiC MOSFET 器件**

➤ 封装发展趋势: (如图 1.16[6]所示)

- 随着芯片外观尺寸不断缩小，SiC MOSFET 器件的功率密度也越来越高，这就对封装所带来寄生电感和电容要求更为苛刻。由于 SiC MOSFET 工作在高频环境下，而器件本身的栅介质容易受到电学应力的影响而发生退化和失效，因此，SiC MOSFET 的器件封装应区别于传统 Si 基 MOSFET 的封装技术；
- 封装材料同样带来引线电阻，降低 SiC MOSFET 栅电阻，最大限度减小开关能耗，提高器件最大开关频率、稳定性和短路耐受性等；
- SiC MOSFET 功率密度未来会不断大幅提升，得益于封装散热能力的提升，SiC 耐高温工作的特性和耐高温封装技术不断发展。集成 SiC SBD 器件和 SiC MOSFET 器件的一体化封装，可极大降低内部二极管的正向压降，实现更低损耗的同时还可以减少部件个数，从而实现芯片尺寸小型化；

➤ 问题和挑战:

- SiC MOSFET 器件封装除了面临 SiC 肖特基器件同样的问题，还必须重视栅氧化物薄膜容易出现故障的挑战；

➤ 潜在解决方案:

- 改善器件的内部封装栅接触电阻，提升器件开关控制的一致性和高频性；
- 减小寄生电感，提高功率循环能力及  $dI/dt$ 、 $dV/dt$  电学震荡抗干扰性。目前

大多数 SiC MOSFET 较高电学震荡引起栅介质工作电压超过额定的+20/-10 范围，从而使器件失效；

- 高热导率且高热膨胀匹配的高温封装技术，封装材料要具有高温、高电场的工作特性；
- SiC MOSFET 器件封装集成一体化，提升 EMI 能力和自热管理性能；
- SiC MOSFET 4 引脚封装技术，即提供额外的发射极端子，从而降低源极杂散电感，提升器件的开关频率，降低对 SiC MOSFET 器件的栅介质冲击。

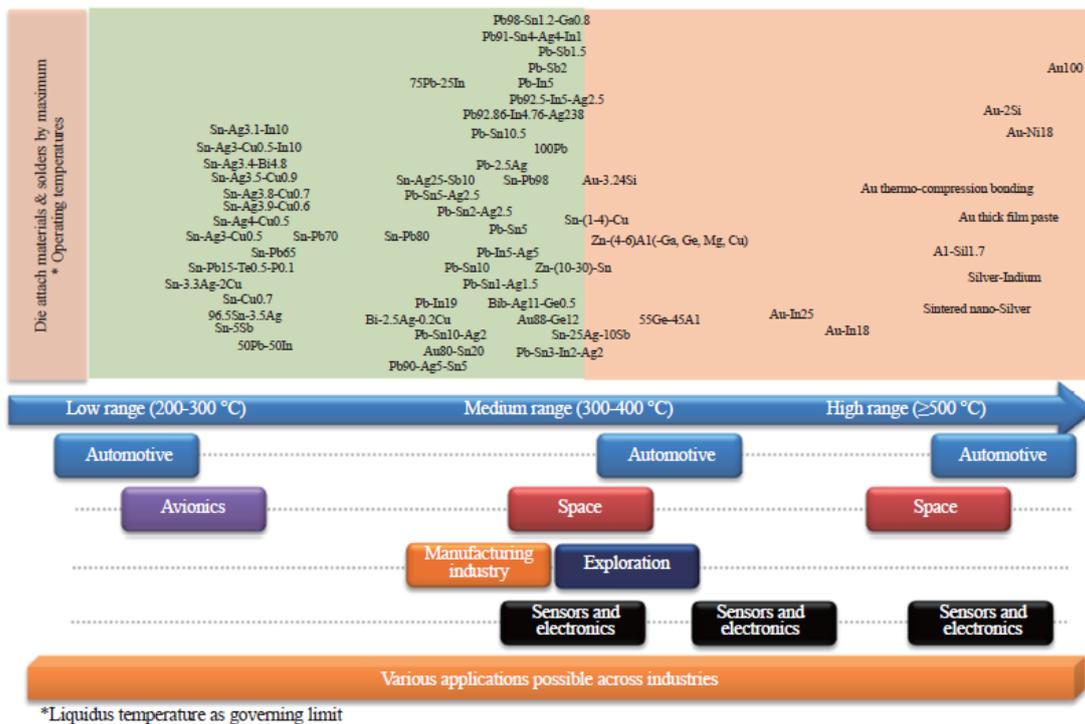


图 1.16 未来可用于 SiC 功率器件封装的材料

### 1.3.2.5 可靠性

#### ■ SiC肖特基器件

##### ➤ 可靠性趋势：

- SiC 材料由于其高热导率、高禁带宽度，在高温条件下具有较强的应用潜力，然而由于目前 SiC 材料质量以及工艺等仍存在各种问题，SiC 肖特基器件仍然面临各类可靠性问题；
- SiC 肖特基器件处于反向偏压时，从金属到半导体的电子发射占主导地位，理想情况下的反向电流是一个恒定值，但是实际情况中的器件其漏泄电流较

大。并且随着温度的升高以及开关次数的增多，这种漏电会导致电路功耗增大，同时容易引起器件的热失控；

- SiC JBS 型肖特基器件在 300 °C 的高温下，关断损失提高较多，而 SBD 型肖特基器件的关断损失变化不大。但 JBS 肖特基器件拥有更好的浪涌电压可靠性，而 SiC SBD 型器件经受反复的浪涌电流冲击后，器件对浪涌电压的承受能力下降，器件的导通压降上升；
- 封装类型对 SiC 肖特基器件可靠性有重要的影响，TO220–Green A 封装的 SiC 肖特基器件在经过 1000 小时高温反偏老化实验后的导通压降和反偏漏电变化不是很大。而 TO220–STD 封装的 SiC 肖特基器件在经过 100 小时高温反偏老化实验后的导通压降和反偏漏电变化巨大，器件发生失效。

## ■ SiC MOSFET 器件

### ➤ 可靠性趋势：

- 尽管针对 SiC MOSFET 器件的研究接近 20 年，但由于氧化层中隧穿电流的存在，使得高可靠性 MOS 基 SiC 功率器件的实现产生巨大的物理挑战。这种隧穿机制导致载流子发射至绝缘介质中，并诱发与时间相关的电介质击穿（Time-dependent Dielectric Breakdown, TDDB），隧穿发射电流（Fowler–Nordheim tunneling）；
- SiC MOSFET 器件工作在高能粒子环境，如受到质子、中子、电子、介子等的辐射，会产生空位、填隙等相关的缺陷。这些缺陷诱发的能态会影响到材料、器件的电学性质。暴露于 100 千拉德的 MOS 电容（n 型外延，67.5 nm 氧化层厚度），其界面态密度变化很小，但会产生约 -1.2 V 的平带电压平移，这是由于辐射诱发的氧化物陷阱电荷及深能级界面陷阱电荷（空穴俘获）的共同作用结果。经过辐照后的器件，界面态密度有较大幅度的增长。如辐射剂量从 100 变化到 600 千拉德，计算得到的界面态密度分别为  $6 \times 10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$  和  $1.3 \times 10^{12} \text{ eV}^{-1} \cdot \text{cm}^{-2}$ ；
- 在 375 °C 高温环境，热氧形成的 SiC MOS 电容仍具有本征可靠性；且当电场小于 3.9 MV/cm 时，工作寿命可达到 100 年。结果表明，4H-SiC/SiO<sub>2</sub> 的有势垒高度为 2.57 eV(室温)和 2.36 eV(200 °C)，也即并不是随着温度的升高急剧变化的。对于 SiC MOSFET 器件来说，由于其后续工艺经历了离子注入退火以及器件外围有终端氧化层等，其高温应力可靠性较 MOS 电容大打折扣。在 175 °C、3 MV/cm 的条件下，对 2 KV DMOSFET 的介质击穿测试，

其平均失效寿命可长达 100 年,比 MOS 电容要低大约两个数量级; 高温应力下的可靠性, 还表现在 MOSFET 阈值电压的稳定性和反向漏电流大小。正偏置导致阈值电压的正向移动, 负偏置负向移动, 且随着偏置幅值的增大;

- SiC MOSFET 器件的热应力失效机理与 Si 基的是不同的, 后者多是由于器件材料本身的物理原因, 而前者多是由结构上的设计缺陷如终端结构等导致了局部热分布不均引起的。如果能在结构、封装上优化设计, 那么就能充分发挥 SiC 宽禁带的材料本性, 提高其热应力可靠性。SiC MOSFET 器件较 Si MOSFET 器件的优越性还体现在更高的频率和更大的负载电流。前者同样面临的问题是重复性的负载功耗变化导致器件结温周期性的改变, 这就对 SiC 基 MOSFET 的封装内部造成热应力损伤。高压 SiC 功率 MOSFET 的寿命同样受制于一些电学和力学互连的退化, 如焊接点, 焊线, 以及管芯链接处等。这种退化机制通常是由界面处热膨胀系数的不匹配或者高频工作过程中的温度浮动产生的热电应力造成的。

### 1.3.3 Si 基 GaN 外延与功率器件

#### 1.3.3.1 Si 基 GaN 外延

➤ 发展趋势: (如图 1.17 所示)

- Si 基 GaN 电力电子器件市场化进程要求材料外延的成本不断降低;
- 在未来 30 年用于 GaN 外延的 Si 衬底尺寸, 由目前主流的 6 英寸在未来 5 年扩展至 8 英寸, 在未来 10-15 年内扩展至 12 英寸, 甚至 18 英寸;
- 在逐渐掌握外延漏电机理以及对器件动态性能影响机理的情况下, 在减小外延厚度的基础上不断提高外延质量, 比如适用于 650 V 产品的外延厚度由目前常用的~5  $\mu\text{m}$  减薄至~3  $\mu\text{m}$ ;

➤ 问题和挑战:

- 大尺寸外延的应力控制和良率;
- 大尺寸外延的均匀性;
- 外延参数对器件动态性能和可靠性的长期影响仍不明确;

➤ 潜在解决方案:

- 应力控制依赖于外延生长时的原位检测及应力补偿;

- 均匀性依赖于外延设备的升级和对生长动力学的准确建模；
- 外延参数对器件性能和可靠性的影响依赖于数据的积累。

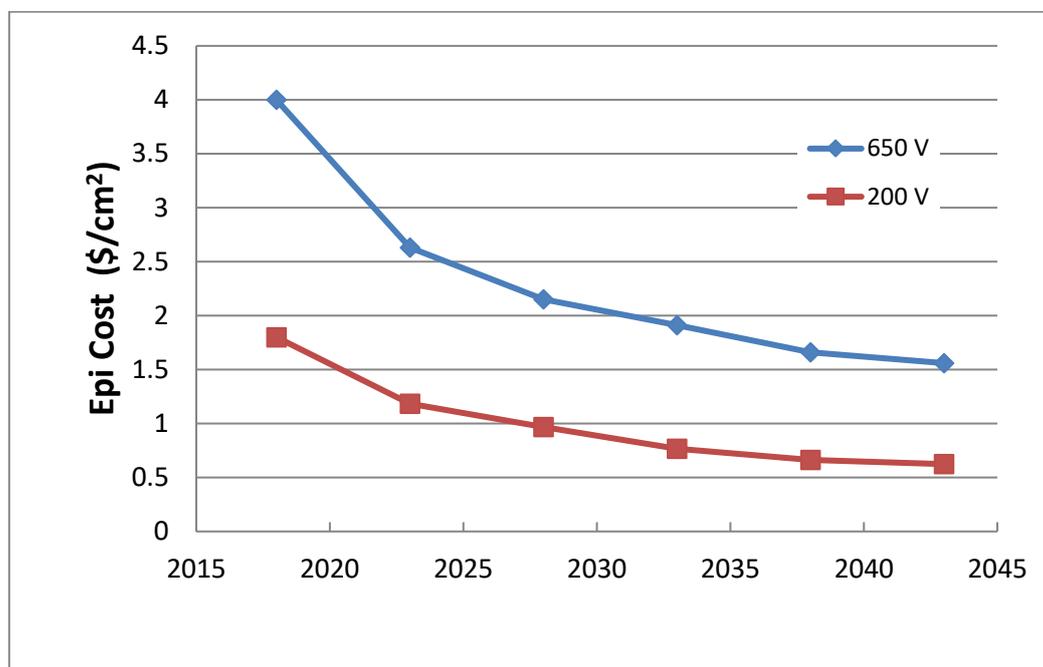


图 1.17 650 V/200 V Si 基 GaN 外延成本发展趋势

### 1.3.3.2 Si 基 GaN 功率器件

#### ■ 器件耐压水平

#### ➤ 发展趋势：（如图 1.18 所示）

- Si 基 GaN 电力电子器件的耐压水平预计在未来 5-10 年将由目前的 600/650 V 提升至 1200 V，随后将处于平稳状态，主要受制于技术与市场两方面因素的影响；垂直型 GaN 电力电子器件更大地受制于成本，在此不做市场化预测；
- 在市场方面，600/650 V 产品在电力电子领域对应的市场份额最大，因此可预测在市场成型后 600/650 V 产品会占据 GaN 市场份额的 80%，而 900/1200 V 器件和 200 V 器件的各占 10%；

#### ➤ 问题和挑战：

- 技术方面：在更高电场作用下，GaN 电力电子器件的动态性能和可靠性存在更多不确定性；
- 市场方面：随着 GaN 电力电子器件研发与生产控制的不断优化，成本在逐步降低；但受大尺寸 SiC 衬底成本降低的影响，GaN 电力电子器件的主流应

用为 1200 V 及以下；

➤ 潜在解决方案：

- 在 900 V 和 1200 V 产品领域，需要增加外延厚度提高垂直方向的耐压，同时优化场板结构、调控电场分布。

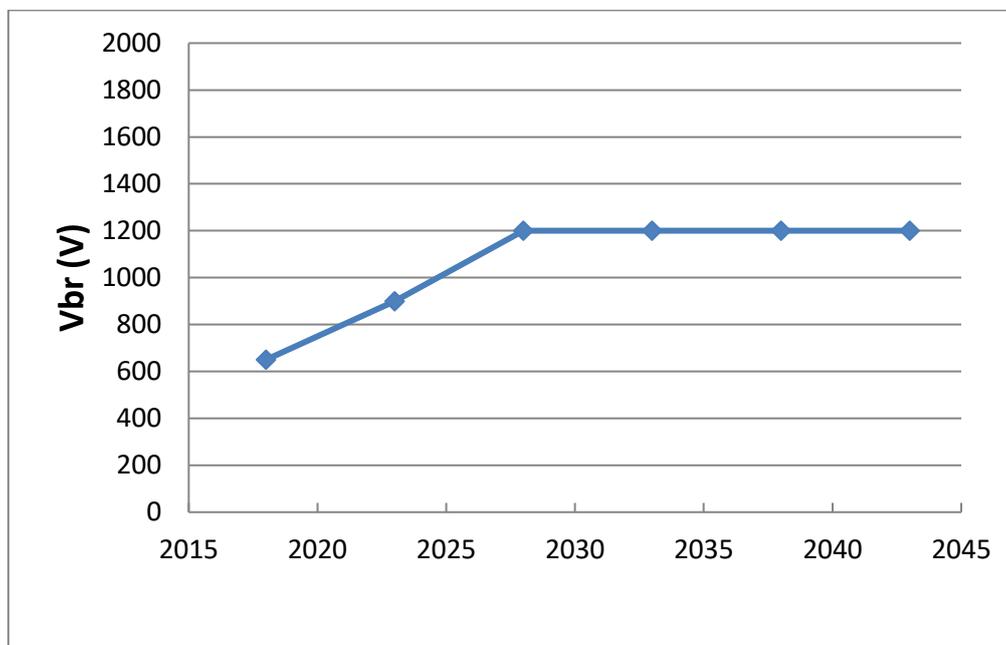


图 1.18 Si 基 GaN 电力电子器件耐压水平发展趋势

■ 器件结构

➤ 发展趋势：（如图 1.19 所示）

- 目前业界只有为数不多的 IDM 公司主推级联型器件，而很多公司（尤其是设计公司）基于代工模式推广增强型器件；究其产品性能而言在 600 V 以上的实际应用中 cascode 级联型器件更易实现短期内的市场化，其在 10 年内的市场份额仍会占据 50%，随着 E-mode 器件技术的成熟 cascode 的份额不断减小至只保留 1200 V 的部分市场；
- 基于对成本进一步降低、性能进一步提升的需求，E-mode 器件在技术成熟后将占据大多数市场份额，但所需的时间会相当长；

➤ 问题和挑战：

- 级联器件面临封装成本的问题和受制于多芯片组成微模块单管电流无法进一步增大的问题；
- 增强型器件则更多面临基础性和功能性的问题：比如阈值电压、栅耐压不够

高、阈值电压漂移、应用中驱动较难等问题；

➤ 潜在解决方案：

- 级联器件通过并联的方式提高输出电流和输出功率；
- 增强型器件则需要引入更加耐压的栅介质层以及更小的界面电荷，以获得更高的阈值电压和栅极耐压；
- 开发针对增强型器件的专用驱动芯片或不同的驱动方式，如电流驱动。

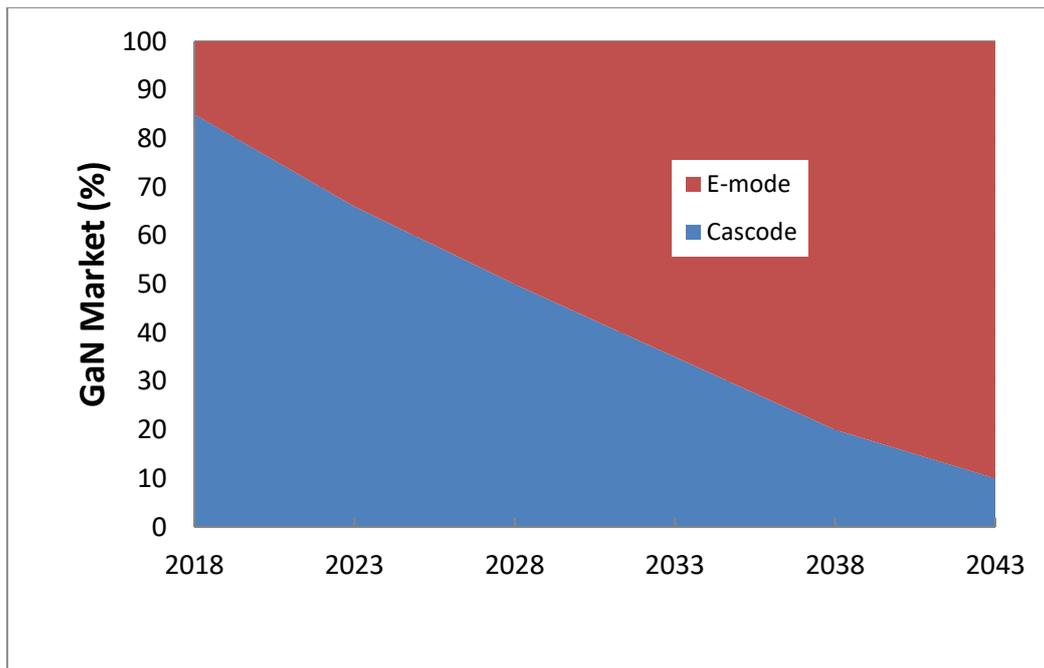


图 1.19 不同器件结构在 GaN 电力电子市场份额发展趋势

■ 器件电流密度

➤ 发展趋势：（如图 1.20 所示）

- 基于提升器件性能和控制成本两方面的需求，器件的电流密度不断提升，即器件的  $R_{on} \cdot Q_g$  或特征电阻  $R_{on} \cdot Area$  不断降低。在未来 30 年，650 V 器件的电流密度由目前的  $1.8 \text{ A/mm}^2$  实现翻倍，100 V 器件的电流密度由目前的  $4.1 \text{ A/mm}^2$  提升至  $6.5 \text{ A/mm}^2$ ；

➤ 问题和挑战：

- 电流密度的提升对器件的散热提出了很高的要求；
- 器件抗压场板尺寸以及各电极间间距的缩小对器件可靠性提出了很高的挑战；

➤ 潜在解决方案：

- 器件散热依赖于新的封装技术和热导率更高的基板、散热器等；
- 在可靠性方面加大投入建立失效模型和器件寿命对尺寸的依赖模型。

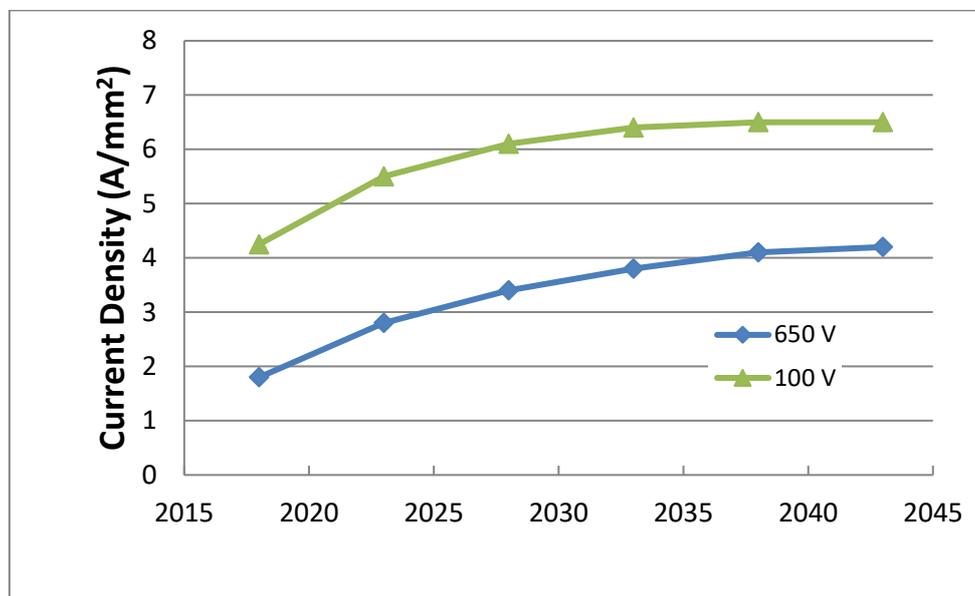


图 1.20 GaN 电力电子器件电流密度发展趋势

■ **芯片封装形式**

➤ 发展趋势：（如图 1.21 所示）

电力电子主流的封装形式为 TO 系列（包括 TO-220/247 等，主要厂商为 Transphorm、Panasonic 等）、SMD 系列（包括 QFN/DFN 等，主要厂商为 Transphorm、Panasonic 等）和模块封装。目前市面上 GaN 芯片的封装形式除了上述传统形式外，还有低压器件 LGA 封装（EPC）、集成驱动及其他元件的 Power IC 封装（TI、Navitas 等）及其他（如 GaN Systems 的嵌入式）。

- TO 封装作为电力电子器件的传统主流封装形式也是 GaN 器件的主要封装形式，在目前 GaN 电力电子器件市场未完全打开的情况下，各类新型封装在市场中不断涌现；TO 封装的市场份额会由目前的 30% 左右，在未来 30 年内一直保持并随着主流电力电子应用的更新换代略有增长至 45% 左右；
- 传统 SMD 表面贴片封装的电感比 TO 封装略小但散热能力略差，目前的市场份额 20% 左右会随着高频应用的技术成熟往功率集成型即 Power IC 的封装形式转移，二者总和几乎不变；
- 集成驱动型 Power IC 可充分发挥 GaN 器件在高频方面的优势，随着高频应

用的技术不断成熟，其市场份额在未来 30 年内会上升至 10%；

- 200 V 以下的低压产品的市场份额会随着主流 600/650 V 市场的不断成熟而被挤压至 10% 以下；
- 模块应用的市场份额会随着 5 kW 以上应用需求的增强和技术不断成熟而突破至 12%；
- 其他封装形式一直保持 10% 左右的市场份额，现有部分产品难以突破散热性能方面的限制发展空间有限，但相信会有更完善的封装形式出现；

➤ 问题和挑战：

- 随着器件电流密度或功率密度的提升，芯片散热会对系统集成度的提升带来障碍；
- 高频应用中转换效率相对较低，Power IC 散热能力会对转换效率的提升造成负反馈；

➤ 潜在解决方案：

- 器件散热依赖于新的封装技术和热导率更高的基板、散热器等；
- 针对 5 MHz 以上的高频应用，开发针对 GaN 器件特点的专用驱动、低损耗磁芯等元件和优化版图设计等从各方面入手提高系统的效率。

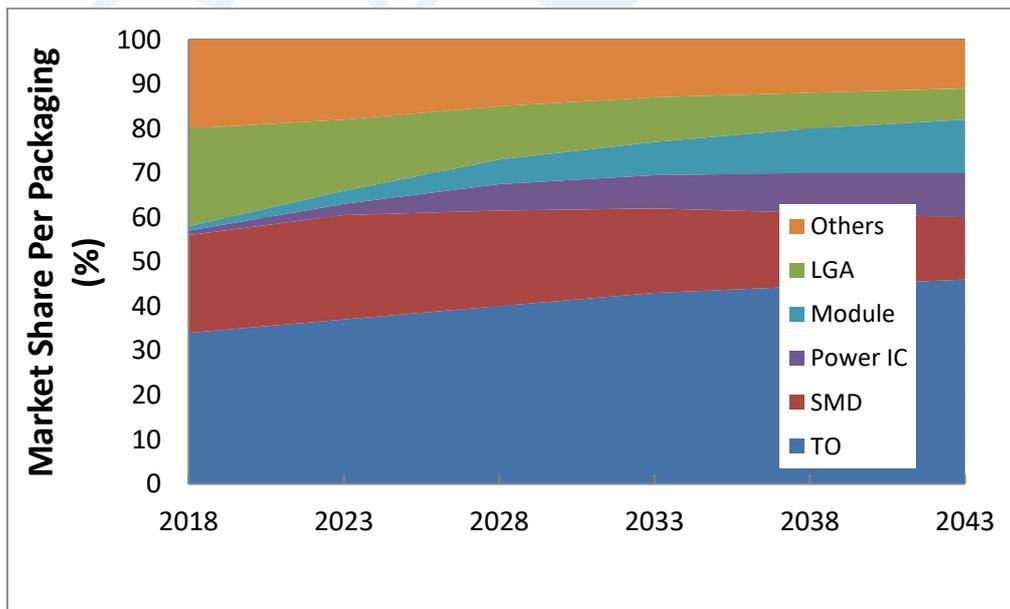


图 1.21 芯片封装形式发展趋势

■ 可靠性

➤ 发展趋势:

- 芯片下游产业对器件可靠性的要求十分严苛，尤其对作为替代型的 GaN 新材料和新产品而言，这是除性价比以外制约 GaN 器件市场开拓的另一重要影响因素；
- GaN 器件供应商开展了不同层级的可靠性测试，发布的数据均表明器件能够长期可靠地工作；
- GaN 器件在面市之初，均采用 Si 器件中通用的 JEDEC 标准针对器件长期耐压和应对环境变化的能力进行一系列测试，包括高温反偏、高加速温湿度、温度循环、功率循环、高温存储寿命等，其中高温反偏是评价器件耐压的关键测试(温度=150℃,漏极电压=评级电压的 80%,时间 1000 小时)。2012-2013 年间，Transphorm 公司宣布其 600 V GaN 产品为第一家通过 JEDEC 标准测试的公司；截止目前为止，台积电是另一家宣布其产线流片产品通过该标准认证的企业；
- 针对汽车电子，2016 年 Transphorm 公司宣布其产品通过了 AEC-Q101 标准测试，其测试内容更多，对器件的耐压能力要求更为严苛，如高温反偏测试中施加的漏极电压即为评级电压。该标准为 GaN 器件进入汽车电子市场奠定了基础；
- 除了上述现有的 JEDEC 和 AEC-Q101 标准，GaN 器件供应商针对业界对新产品的顾虑发布了更多的应用数据，如 Transphorm 公司发布了 GaN 器件在结温 175℃时 200V 至 400V 升压电路中 3000 小时的 HTOL 数据，表明 GaN 器件在经受 3000 小时的高温应用测试，且升压电路中的转换效率保持不变，表明 GaN 器件的各项性能参数变化较小；
- 进一步地，通过将 GaN 器件在更高电压或更高结温下进行加速老化测试，反推产品在 650 V 下和 150 度结温下的平均寿命，均大于  $10^6$  小时即 114 年；

➤ 问题和挑战:

- 综合现有的不同层级的可靠性数据，下游应用厂商仍抱有一定的疑虑；
- 目前的可靠性数据仍建立在外延、器件、封装、测试等环节过设计的基础上，在性能进一步提升和成本进一步降低的需求下现有失效模型可能偏离实际；

➤ 潜在解决方案:

- 针对应用厂商对可靠性的顾虑，GaN 器件厂商需要与下游厂商紧密合作在某一应用领域进行小批量试用，甚至可以提供 non-recurring engineering (NRE) 资金共同推动市场化；
- 建立各加速条件下的失效模型，并进行验证。

### 1.3.4 GaN 单晶衬底及垂直型功率器件

#### 1.3.4.1 GaN 单晶衬底及同质外延

##### ■ 衬底直径

##### ➤ 发展趋势：（如图 1.22 所示）

- 当前所使用的自支撑 GaN 衬底直径以 50mm 为主，随着 GaN 基光电器件及电力电子器件的推广应用，以及器件厂商对成本的控制，发展大直径衬底材料成为大势所趋。大直径衬底可有效降低器件制备成本，增加每个周期芯片的可用面积，更有效利用反应室面积并明显降低后续工艺中的边缘效应。
- 因此预计在未来 30 年，衬底直径及大直径衬底占比将不断增加；2020 年前完成 6 英寸 GaN 衬底的 HVPE 设备和外延技术研发工作，2025 年前完成 6 英寸衬底的批量生产并进入市场，2030 年前完成 8-10 英寸 GaN 衬底的 HVPE 设备和外延技术研发。
- 目前，主流厂商已经完成 100mm 直径 GaN 衬底的研发工作，正在进入量产阶段，因此从 2019 年开始，50mm 直径 GaN 衬底占比将开始逐年下降；
- 少部分厂商正在进行 150mm 直径研发工作并接近完成，能够提供少量样品，预估 2025 年，直径 150mm 衬底会进入市场。

##### ➤ 问题和挑战：

- 温度场设计及实现：适宜的温度场是制备 GaN 单晶的基础，不适宜的温度场极易导致单晶开裂，结晶缺陷增殖等问题。单晶直径的增加造成热区尺寸迅速增加，导致适宜温度场的设计及实现难度急剧增加。
- 流场和浓度场设计及实现：与 SiC 不同，GaN 的 HVPE 生长对于流场和浓度场要求更高，反应室和衬底尺寸的扩大导致输入源气体浓度分布不均匀形成涡流、预反应增强等严重问题，将影响成核、均匀性和材料质量等；如何控制流场和浓度场来减少涡流和寄生反应是直径扩大需要考虑的关键问题。
- 大尺寸单晶分离技术的实现：由于大尺寸 GaN 单晶目前唯一可行的方案是利用 HVPE 异质外延 GaN 厚膜后，用激光剥离或自分离等技术去除异质衬

底。随着直径尺寸的增加，稳定性及可靠性都急剧下降。随着直径的增加，临界自分离厚度急剧增加到厘米级别，目前难以实现大尺寸自分离。

- 大尺寸单晶应力与缺陷密度的控制：大尺寸 GaN 单晶的 HVPE 生长，大的晶格失配和热失配应力及厚度不均匀性，更容易造成单晶开裂、缺陷密度增加；必须发展新的外延工艺技术，从根本上解决异质外延失配应力的问题，同时降低缺陷密度，并减少工艺复杂度。
- GaN 单晶的大规模制备及成本：GaN 单晶的产量及成本是其在光电器件、电子器件及微波器件大规模应用的瓶颈，如何提高氮化镓单晶衬底的大规模制备水平及将成本降低至下游企业可大规模应用可接受的水平是 GaN 单晶产业最为关键的问题。

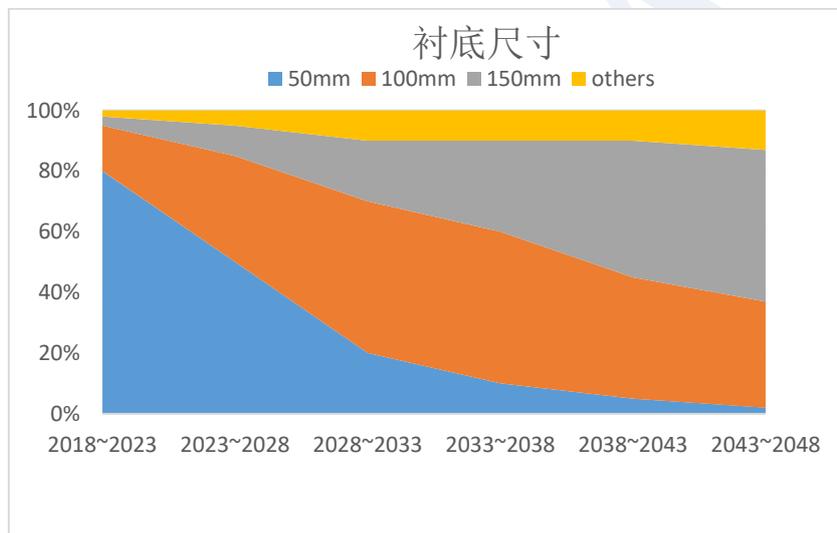


图 1.22 GaN 衬底尺寸发展趋势

➤ 潜在解决方案：

- 采用数值模拟计算指导设计大尺寸单晶生长热场，实现不同生长阶段温度场的控制；
- 研究分析各种关键工艺参数与流场涡流和预反应形成及演化的内在关联和规律,建立非平衡态热力学和动力学模型,对大尺寸反应室中物理场进行仿真和优化,采用数值模拟计算指导设计大尺寸 GaN 单晶 HVPE 生长物理场,设计出能更有效削弱流场涡流与预反应的反应室流场结构,是解决 HVPE 外延生长高质量 GaN 材料的关键科学问题和核心技术；
- 发展新思路的外延工艺和技术，从源头消除 HVPE 异质外延应力和降低位错密度；

■ 结晶缺陷密度

➤ 发展趋势：（如图 1.23 所示）

- 伴随 GaN 基光电器件及电力电子器件的快速应用，对器件性能及可靠性要求越来越高。而衬底中结晶缺陷（如：V-pits、TSD、TED）会对器件造成负面影响。同时近年来多样化的单晶结晶缺陷消除及转化技术快速发展，因此预计衬底中结晶缺陷密度将不断下降；
- 目前主流厂商的均有能力制备低 V-pits 密度衬底 ( $<1/\text{cm}^2$ )，穿透性螺位错（TSD）和刃位错（TED）密度的降低将会成为 GaN 衬底厂商研发工作的重点，因此预计衬底中的 TSD 及 TED 密度将会不断下降；

➤ 问题和挑战：

- 成本：  
为降低结晶缺陷密度，传统的工艺条件已经不能满足低结晶缺陷密度单晶的生长，势必需要导入新工艺，增加工艺复杂性，这会推高单晶成本；
- 尺寸：  
伴随着尺寸的增加，单晶内残余应力增加，尺寸非线性效应明显并成为主要影响因素，结晶质量下降，经典的位错横向弯曲合并机理开始失效。相比 2 英寸衬底，大尺寸晶体缺陷密度下降趋势明显放缓。这一矛盾的解决将成为 GaN 单晶衬底未来发展的关键。

➤ 潜在解决方案：

- 采用新的反应室设计，尽量低少预反应和保证均匀性，减少 V-pits；
- 采用多种扭转位错的方法，并结合厚度延伸技术，降低上层位错密度；
- 开发新的单晶生长技术，如氨热法和钠流法等，可从本质上降低单晶的缺陷密度，消除 V-pits；

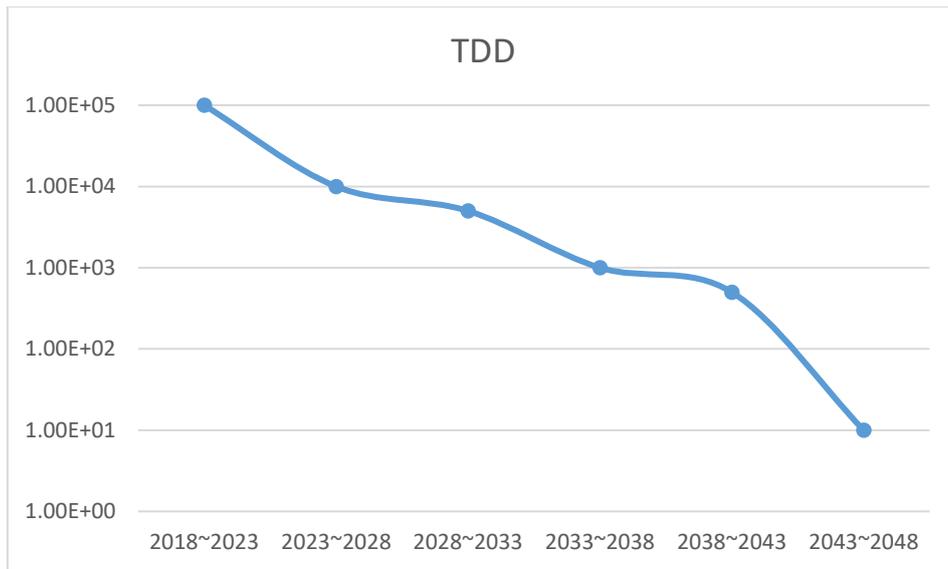


图 1.23 GaN 衬底晶体位错密度 (TDD) 发展趋势

## ■ 衬底单位面积价格

### ➤ 发展趋势：（如图 1.24 所示）

- 伴随大直径衬底占比不断提高，衬底单位面积生长成本下降。以直径 100mm 单晶与直径 50mm 单晶为例，生长成本比例大约为 1.0-1.5 倍，单衬底可用面积比为 2.25:1；
- 伴随衬底结晶缺陷密度下降的同时，工艺复杂程度增加，成品率短时间内会出现下降，这将推高衬底价格；
- 新的单晶生长技术，如氨热法，可使氮化镓单晶衬底单位面积价格快速降低；
- 综合以上几点，在近期 5 年内，衬底单位面积价格会伴随直径 100mm 衬底的快速推广，小幅度下调，在大部分衬底提供商完成低缺陷密度单晶生长工艺及表面处理工艺研发后，衬底单位面积价格会迎来相对快速的降低；

### ➤ 问题和挑战：

- 大尺寸 GaN 设备研发成本高周期长：  
由于大尺寸 GaN 单晶衬底仍然依赖 HVPE 异质外延方法，腐蚀性环境使大尺寸反应室设计困难，成本高。而异质外延又使弯曲缺陷应力控制困难，因此需要投入较大的时间及物料成本研发新设备与新工艺，较长的研发周期可能会阻碍衬底单位面积成本的下降；对于氨热法，由于需要应用在高温超高压的生长环境，大口径氨热高压釜设计制造困难，验证周期长。
- 伴随单晶生长尺寸的增加，单晶残余内应力迅速增加，会导致弯曲开裂，以及激光剥离困难。如何有效兼顾单晶尺寸及单晶结晶质量存在较大难度。

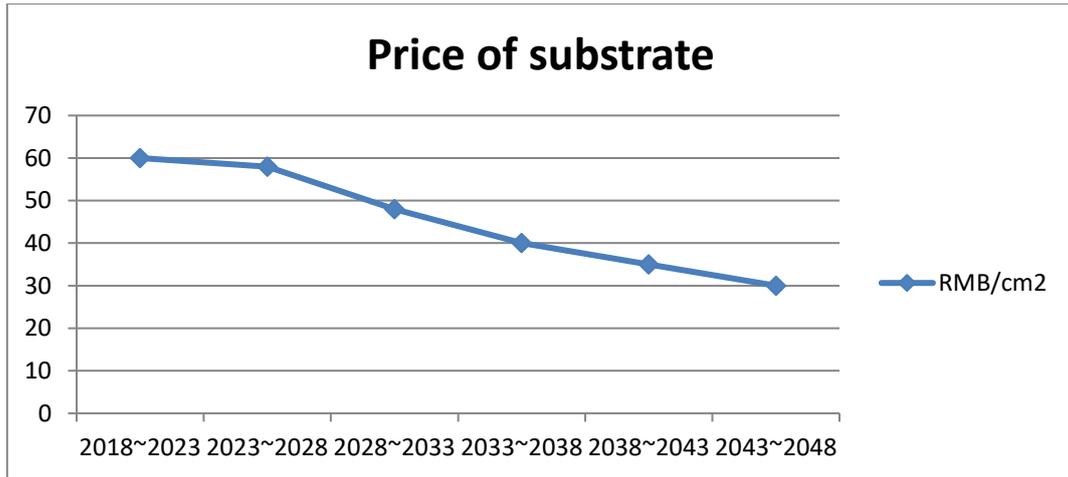


图 1.24 GaN 衬底价格 (RMB/cm<sup>2</sup>) 发展趋势

## ■ GaN同质外延

### ➤ 发展趋势:

- 目前主流的技术是在 GaN 单晶衬底上通过金属有机物化学气相沉积 (MOCVD) 方式进行同质外延层的生长。
- GaN-on-GaN 同质外延片的尺寸主要取决于衬底尺寸。目前, 50mm 直径同质外延片已实现量产, 100mm 直径同质外延片已实现小批量样品定制; 预估 2025~2030 年, 150mm 直径同质外延片会进入市场; 预估 2030~2048 年, 将完成 200mm 直径同质外延片的研发和量产。
- 目前 n 型同质外延层最大厚度不低于 40 $\mu\text{m}$ , 掺杂浓度 $\sim 10^{16}\text{cm}^{-3}$ , 预计 2030 年后 n 型外延层最大厚度可达到不低于 80 $\mu\text{m}$ , 掺杂浓度可在  $10^{15}\text{cm}^{-3}\sim 10^{16}\text{cm}^{-3}$  范围内精确调控。

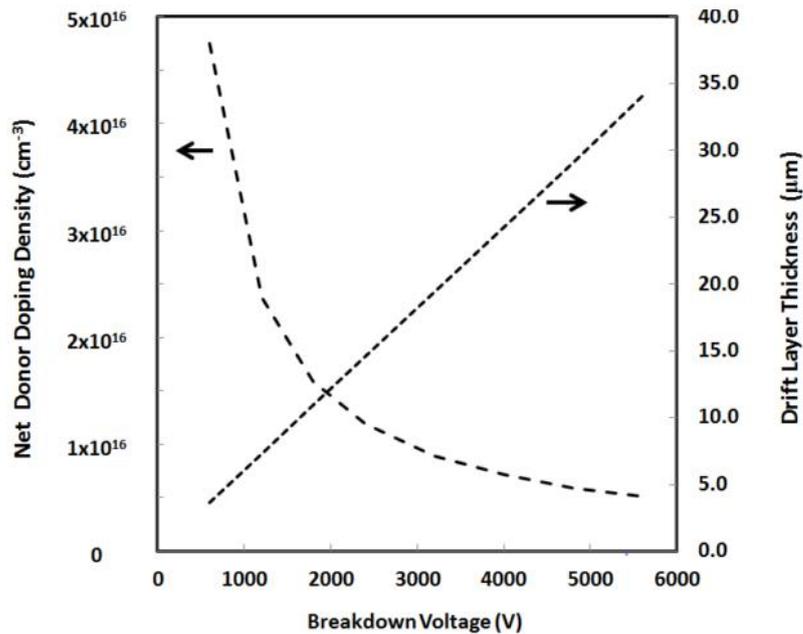


图 1.25 GaN 外延厚度、漂移区掺杂浓度与击穿电压之间的关系[7]

➤ 问题和挑战:

- n 型 GaN 漂移区掺杂浓度控制: kV 级垂直型器件需要在  $10^{15}\text{cm}^{-3}\sim 10^{16}\text{cm}^{-3}$  范围内实现漂移区掺杂浓度的精确调控, 而 MOCVD 生长中使用的 TMG 气体引入 C 元素, 气密性问题引入 O 元素, 均不利于高压垂直型器件中的 n 型 GaN 漂移区掺杂浓度的精确调控。
- 外延尺寸与外延质量的综合控制: 随着单晶衬底尺寸的增加, 降低外延过程的背景杂质浓度, 控制同质外延材料厚度、掺杂浓度及载流子迁移率均匀性, 将愈发困难。

➤ 潜在解决方案:

- 通过 MOCVD 生长过程中压强、温度、III/V 配比等关键参数的调控, 实现 n 型同质外延材料中掺杂浓度的精确调控。

### 1.3.4.2 垂直型 GaN 功率器件

■ 垂直型 GaN 肖特基二极管

➤ 发展趋势:

- 肖特基器件在 PFC 及电源中有着广泛应用。随着单晶 GaN 衬底和同质外延

材料的发展和技术成熟，垂直型 GaN 肖特基二极管在正向导通和反向耐压能力等方面的性能不断提升；预计在 10 年内，相关性能指标将进一步提升，之后进入平稳期（如图 1.26 所示[8]）。

- 垂直型 GaN 肖特基二极管目前能够达到 600V~1000V 耐压。随着同质外延厚度、掺杂浓度的优化，以及适用于 GaN 器件的结终端保护技术的发展，预计 2025~2030 年可达到 1500V~1700V 耐压。
- 目前 600V~1000V 垂直型肖特基器件的比导通电阻已降低至~1mΩ·cm<sup>2</sup>，正向开启电压为 0.7V~1.0V，导通电流不低于 kA/cm<sup>2</sup>。可通过进一步提升同质外延材料中电子迁移率、减薄衬底等方法进一步降低比导通电阻，可通过肖特基金属功函数调控、热退火等方法进一步降低正向开启电压，增强肖特基界面特性和可靠性。
- 垂直型 GaN 肖特基二极管具有优异的开关和动态性能，反向恢复时间  $t_{rr}$  不高于 20ns，反向恢复电荷与导通电阻乘积（ $R_{ON} \cdot Q_{rr}$ ）不高于 2Ω·nC，远优于 Si 快恢复二极管，略优于 SiC 肖特基二极管。
- 垂直型 GaN 肖特基二极管目前已通过实验验证，不存在平面型 GaN 器件普遍存在的动态电阻退化问题，在高效高压电力电子领域具有优势。

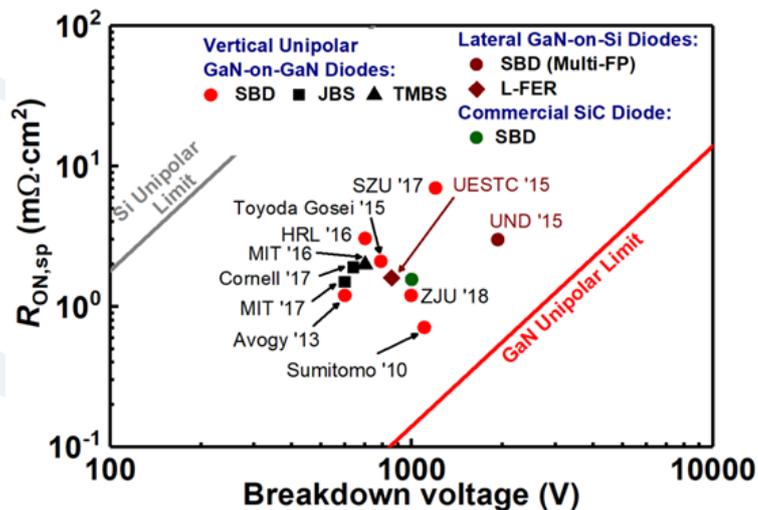


图 1.26 GaN 肖特基二极管的发展

➤ 问题和挑战:

- 垂直型 GaN 肖特基器件终端保护技术：由于局部 P 型掺杂的限制，Si 和 SiC 器件中广泛使用的 JTE 和 FLR 等终端技术难以在垂直型 GaN 器件中实现。因此，亟需开发适用于 GaN 器件的有效终端保护技术和工艺方法，降低反

向漏电流和提升耐压。

- 高质量肖特基接触：肖特基接触及界面质量直接影响开启电压和反向漏电流等性能指标，需要从金属功函数、金半接触工艺和同质外延层质量等方面进行改善。高场下的势垒降低效应也会造成肖特基器件反向漏电流的增大。
- 长期可靠性：虽然目前垂直型 GaN 肖特基二极管的动静态性能已得到初步验证，同质外延相比于异质外延可实现更高的材料品质，但针对垂直型 GaN 肖特基二极管浪涌能力、雪崩能力、器件寿命等研究尚处于起步阶段，需要进一步实验验证。
- 成本：GaN 衬底成本仍较高，进一步降低器件材料和制备成本仍是一个重要挑战。

➤ 潜在解决方案：

- 采用等离子体处理、离子注入、沟槽与场板结合的方法，开发适用于 GaN 器件的高效终端保护技术，抑制肖特基器件结边沿电场聚集，提升耐压。
- 针对开启电压和反向漏电流的需求，优化肖特基势垒高度和肖特基界面质量，降低开启电压和抑制反向漏电流等。采用 TMBS 二极管结构，利用沟槽底部和侧壁的 MIS 结构屏蔽肖特基接触表面的电场；或采用 JBS 二极管结构，利用横向 p-n 区域的耗尽降低肖特基接触表面的电场。
- 通过 P-GaN 选择性外延或者 Mg 离子注入等方式，开展 GaN JBS/MPS 等器件的研究，提升器件浪涌能力；通过优化肖特基接触界面、提升同质外延材料品质，实现器件长期可靠性的增强。
- 大尺寸 GaN 单晶衬底以及衬底工程技术的发展，有助于进一步降低垂直型 GaN 器件的成本。

■ **垂直型 GaN p-n 二极管**

➤ 发展趋势：

- GaNp-n 二极管反向漏电流低，可达到更高电压等级，目前已实现 5.0kV 垂直型 GaN p-n 二极管，功率品质因数（BFOM）最高可达 20GW/cm<sup>2</sup>（如图 1.27 所示）。随着 GaN 衬底、外延材料生长技术和器件工艺技术的发展，预计 10 年内可以实现 10kV GaNp-n 二极管。
- 得益于高品质同质外延材料，实验观测到 GaNp-n 二极管具备雪崩耐受能力，

在相同漏电流下能耐受更高的雪崩场强，达到更高的击穿电压。

- GaN 的少子寿命短，反向恢复时间短，反向恢复电荷低。目前报道的垂直型 GaNp-n 二极管反向恢复时间不高于 50ns，150°C 下动态特性基本不变，相比于 Si 快恢复二极管(100~500ns)优势明显，也略优于 SiC p-n 二极管(~100ns)。

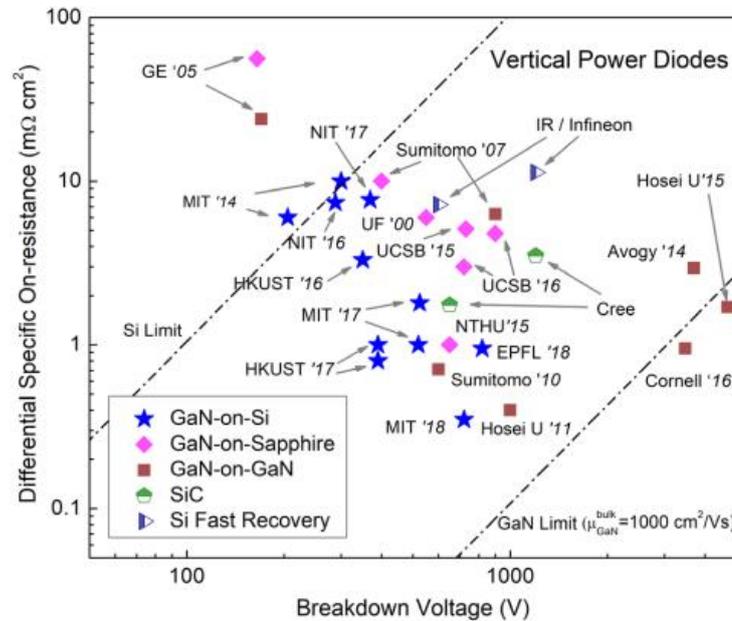


图 1.27 GaNp-n 二极管与其他二极管的比较[9]

➤ 问题和挑战:

- 正向导通压降: GaN 材料的宽禁带特性导致 p-n 二极管的导通压降在 3V 以上，产生较大的导通损耗；p-GaN 欧姆接触较高，也导致正向压降和导通损耗的增加。
- 垂直型 GaN p-n 器件终端保护技术: 由于局部 p 型掺杂的限制，Si 和 SiC 器件中广泛使用的 JTE 和 FLR 等终端技术难以在垂直型 GaN 器件中实现。因此，亟需开发适用于 GaN 器件的有效终端保护技术和工艺方法，降低反向漏电流和提升耐压。
- 动态特性和长期可靠性: 针对垂直型 GaNp-n 二极管动态性能、浪涌能力、雪崩能力、器件寿命等研究尚处于起步阶段，需要进一步实验验证。
- 成本: GaN 衬底成本仍较高，进一步降低器件材料和制备成本仍是一个重要挑战。

➤ 潜在解决方案:

- 研究高掺杂 p-GaN 外延技术，优化 p-GaN 的欧姆接触工艺，降低欧姆接触电阻，降低垂直型 GaN p-n 二极管正向压降。
- 采用新型终端结构设计，探索低损伤和结边缘漏电的刻蚀隔离工艺；研究离子注入 JTE、场限环、台面结合场板等终端结构，开发适用于 GaN 器件的高效终端保护技术，抑制器件结边沿电场聚集，提升耐压。
- 开展 GaNp-n 二极管动态性能测试，优化器件反向恢复时间、结电容参数；开展雪崩、浪涌、老化等可靠性测试，评估器件长期可靠性。
- 大尺寸 GaN 单晶衬底以及衬底工程技术的发展，有助于进一步降低垂直型 GaN 器件的成本。

### 1.3.4.3 垂直型 GaN 晶体管

#### ➤ 发展趋势：

- 垂直型 GaN 晶体管主要可分为电流孔径垂直型电子晶体管（CAVET）和沟槽型 MOSFET 两大类（如图 28 所示[10]）。
- CAVET 器件可保留 2DEG，但 p-GaN 电流阻挡埋层的实现较为困难，需要多次刻蚀和外延再生长，材料和器件制备复杂，阈值调控不易。
- 沟槽型 MOSFET 材料和器件制备相对简单，是天然的常关型器件，预测将成为主流的垂直型 GaN 晶体管技术。
- 沟槽型 MOSFET 栅介质材料主要有 AlN、SiN<sub>x</sub>、SiO<sub>2</sub> 等，生长工艺包括等离子体增强化学气相沉积（PECVD）、金属有机物化学气相沉积（MOCVD）、原子层沉积（ALD）等。沟槽栅区域 MOS 界面特性对阈值电压及器件稳定性具有重要影响。
- 目前 GaN 沟槽型 MOSFET 击穿电压在 1.2kV~1.7kV，比导通电阻最低可至 1.5 mΩ·cm<sup>2</sup>~2.0 mΩ·cm<sup>2</sup>，预计 2025~2030 年击穿电压可达到 3.3kV，2025~2030 年击穿电压可达到 4.5kV。
- 目前已有厂商采用垂直型 GaN 肖特基二极管和垂直型沟槽栅 MOSFET 制造出完全基于垂直型 GaN 器件的 DC-DC 变换器，但目前该技术仍处于研发阶段，实现其产业化仍需要攻克成本和可靠性等方面的挑战。

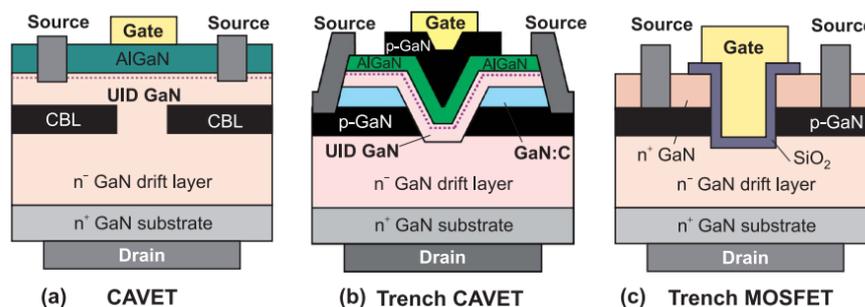


图 1.28 GaN 晶体管结构示意图

➤ 问题和挑战:

- 沟槽型 GaN MOSFET 面临沟道电子迁移率不高、阈值调控难度高等挑战，主要与栅介质与刻蚀后的 GaN 界面特性相关。
- 栅介质与刻蚀后 GaN 界面通常存在大量界面电荷，会造成阈值电压漂移、反向特性和开关特性不良的问题。
- 动态特性和长期可靠性：针对垂直型 GaNp-n 二极管动态性能、浪涌能力、雪崩能力、器件寿命等研究尚处于起步阶段，需要进一步实验验证。
- 成本：GaN 衬底成本仍较高，进一步降低器件材料和制备成本仍是一个重要挑战。

➤ 潜在解决方案:

- 采用沟道层再生长、MOS 界面优化和栅介质沉积工艺优化，提升沟道迁移率，降低器件沟道电阻。
- 开发低损伤 GaN 栅极沟槽刻蚀技术，研究刻蚀后表面处理和退火等损伤修复方法，降低栅介质与刻蚀后 GaN 界面陷阱电荷，增强器件稳定性。
- 开展 GaN 晶体管开关特性和动态性能测试，提取结电容参数；开展雪崩、BTI、TDDB 等测试，评估器件长期可靠性。
- 大尺寸 GaN 单晶衬底以及衬底工程技术的发展，有助于进一步降低垂直型 GaN 器件的成本。

## 1.3.5 金刚石材料与器件

### 1.3.5.1 金刚石外延

#### ➤ 发展趋势：（如图 1.29、1.30 所示）

- CVD 技术的不断进步和异质外延关键技术的不断突破使得材料外延成本不断降低；
- 在未来 30 年用于半导体器件的 Si 基异质外延专用单晶金刚石衬底，预计在 10-15 年后能达到 6 英寸，在未来 20-30 年有望突破 8 英寸。同质外延的高质量单晶金刚石衬底在降低成本的同时也有望突破 3 英寸。具体如图 29 所示。
- 在逐渐掌握金刚石异质外延成核机理的情况下，将在异质外延单晶金刚石的缺陷调控技术方面实现突破，不断提高材料的外延质量，使得异质外延的单晶金刚石质量逐渐向同质外延衬底的质量靠拢。
- 预计异质外延单晶金刚石的缺陷密度在 10-15 年内能够达到  $10^6\text{cm}^{-2}$ ，在 2040 年达到  $10^5\text{cm}^{-2}$ 。具体如图 30 所示。

#### ➤ 问题和挑战：

- 同质外延大面积金刚石的均匀性及应力；
- 异质外延的成核和缺陷调控；
- 大尺寸外延的均匀性；
- 大尺寸外延的应力调控。

#### ➤ 潜在解决方案：

- 外延时应力在线监测，实时调整生长参数，调节应力；
- 外延时衬底自传同时公转，提高衬底生长均匀性；
- 研究异质外延成核机理，与应力调控，修改生长参数；
- 对生长参数、微波分布、腔体及样品台的影响进行准确建模，调整设备结构原理。

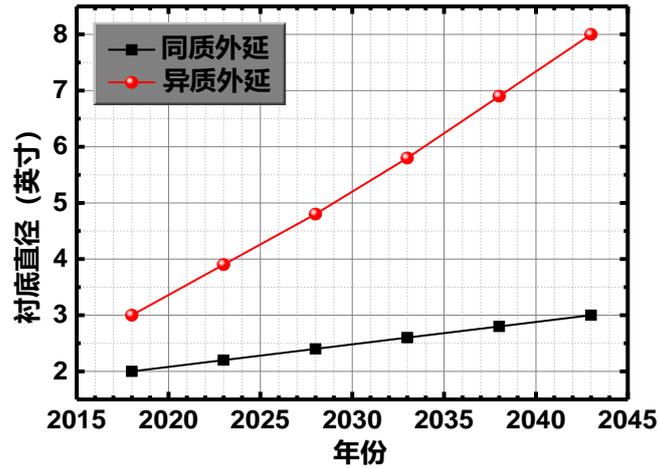


图 1.29 金刚石衬底尺寸发展趋势

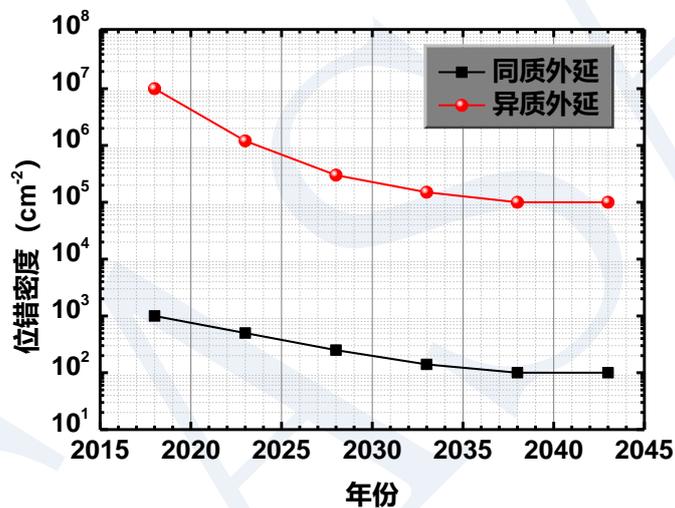


图 1.30 金刚石衬底缺陷密度发展趋势预测

### 1.3.5.2 金刚石电子器件

#### 1.3.5.2.1 金刚石电力电子器件

##### ■ 器件耐压水平

##### ➤ 发展趋势:

- 金刚石氢终端电力电子器件的耐压水平预计在未来 5-10 年将由目前的 3MV/cm 提升至 7MV/cm，随后将处于平稳状态，主要受制于器件制造技术与氢终端本身市场两方面因素的影响；
- 在市场方面，预计随着金刚石电力电子器件性能的不不断提高，将达到或超过现有 GaN 和 SiC 的器件水平，而且随着同质外延衬底技术的突破，成本随

之降低，将实现一定的市场占有率。

➤ 问题和挑战：

- 技术方面：在更高电场作用下，氢终端金刚石本身可能会达到击穿临界，而且对于氢终端金刚石电力电子器件的击穿电压与电流密度之间存在相互制约问题，需要开发新的器件工艺或寻找新型导电机制提高击穿电压同时保证电流密度。金刚石表面的氢终端导电存在不稳定问题，会影响期间长期可靠性，需寻找合适的钝化方案，保证器件稳定性。
- 市场方面：随着 GaN 与 SiC 电力电子器件研发与生产控制的不断优化，成本会进一步降低；但受金刚石衬底成本的影响，金刚石电力电子器件在 1200 V 及以下主流应用市场较难有所突破；

➤ 潜在解决方案：

- 开展金刚石垂直器件研究，需要增加外延厚度提高垂直方向的耐压，同时优化场板结构、调控电场分布，实现满足超高压、大功率应用的器件，在传统 GaN 与 SiC 器件难以企及的领域占据主导地位，实现市场的主导地位。

■ **器件电流密度**

➤ 发展趋势：

- 考虑优化工艺并且控制成本，开发新型掺杂技术，提高载流子迁移率和面密度，进而提高器件输出电流密度，降低导通电阻。在未来 30 年，实现现有输出电流密度翻倍，达到 2A/mm。
- 市场：单晶金刚石是热导率极高，散热好，非常适合于大功率器件应用，随着金刚石器件性能的提高和成本的降低，预期在未来 30 年将逐步在超大功率器件应用领域占据市场主导地位。

➤ 问题和挑战：

- 需要开发氢终端金刚石表面的新型转移掺杂机制，形成稳定且载流子迁移率高的导电层，提高器件性能；
- 器件抗压场板尺寸以及各电极间间距的缩小对器件可靠性提出了很高的挑战；

➤ 潜在解决方案：

- 不断寻找新型的转移掺杂介质，以及掺杂方法等；

- 在可靠性方面加大投入建立失效模型和器件寿命对器件尺寸和缺陷密度的依赖模型。

### 1.3.5.2.2 金刚石微波功率二极管

#### ➤ 发展趋势:

- 单晶金刚石具有晶体质量高、载流子迁移率高、衬底绝缘性好等优点，特别适合于制作高转换效率、高击穿电场、低漏电、高电流密度的微波功率二极管。而且由于金刚石超高的热导率，期待在未来 30 年，金刚石基微波功率二极管实现绝对值小于 1V 的开启电压，正向电流 100mA @2.5V，反向击穿大于 200V，工作频率达到 3GHz。

#### ➤ 问题和挑战:

- 金刚石体掺杂激活效率低，导电特性差，而且欧姆接触电阻难以减小，导致器件开启电压高、电流密度小；
- 基于氢终端金刚石制作的二极管，虽然欧姆接触容易制作，但载流子迁移率低，频率特性较差，器件输出电流也小，而且可靠性差；

#### ➤ 潜在解决方案:

- 采用薄层重掺杂、以及新的欧姆接触金属实现好的欧姆接触，降低欧姆接触电阻，提高器件特性；
- 寻找新的转移掺杂介质，提高金刚石表面的导电性，寻找合适的肖特基金属，减小电容，提高器件微波特性。

### 1.3.5.2.3 金刚石电子器件可靠性

#### ➤ 发展趋势:

- 芯片下游产业对器件可靠性的要求十分严苛，尤其对作为替代型的金刚石新材料和新产品而言，这是除性价比以外制约金刚石器件市场开拓的另一重要影响因素；
- 现有的 GaN、SiC 器件供应商开展了不同层级的可靠性测试，发布的数据均表明器件能够长期可靠地工作，金刚石基器件同样需要开展相应测试，制定一套相应的测试和分类标准验证其工作稳定性；
- 未来 30 年，随着金刚石材料和器件的发展，在市场上占有率的不断提高，

针对不同领域的应用需求，将会发布一系列相应的测试标准，来满足各自应用的可靠性要求。

➤ 问题和挑战：

- 目前金刚石器件尚属开发阶段，可靠性较差。缺少外延、器件、封装、测试等各个环节的可靠性数据。

➤ 潜在解决方案：

- 在外延、器件、封装、测试等环节过设计的基础之上，综合现有的不同层级的可靠性数据，建立各加速条件下的失效模型，并进行验证。形成一套完备标准的金刚石器件可靠性测试标准。

### 1.3.5.3 金刚石核探测器

➤ 发展趋势

- 基于器件性能的提升方面，金刚石核探测器朝着大尺寸，超高速探测，强辐射场的应用方向进行发展，未来金刚石核探测器的尺寸有望达到 1 英寸以上，电荷收集效率实现稳定的超过 95%，响应时间降低到亚 ns 级，可以经受 400°C 以上的高温，抗辐照强度能够适应未来核聚变反应堆及超强辐射场的探测，为人类解开宇宙起源奥秘、发展未来能源方案做出贡献。
- 在成本方面，由于人工生长环境、研磨工艺以及市场垄断的制约，目前电子级超纯金刚石单晶的价格每片高达 3000 美金(尺寸 4.5mm×4.5mm×0.3mm)，CIVIDEC 公司研制的成品金刚石核探测器单器件价格达到 20000 美金以上。因此，通过大力发展人工生长技术，打破垄断能够有效的降低器件成本。
- 在市场方面，DE BEERS 公司生产的电子级超纯金刚石单晶市场占有率达到近乎 100%，能够商业化生产金刚石核探测器的厂商也仅有 CIVIDEC 公司。由于两家的市场数据没有披露，所以市场价值目前无法准确估计，参照硅基器件的市场金额，预计金刚石探测器的市场价值能达到数千万美金。

➤ 问题和挑战

- 金刚石由于原子序数较小，对核辐射的吸收没有高原子序数的材料好，因而如何提升金刚石探测器的灵敏度是一大技术难题；
- 金刚石禁带宽度大 (5.45eV)，较难形成较好的欧姆接触，且金刚石与金属的粘附性较差，因此欧姆接触问题也是制约金刚石核探测器发展的关键因素；

- 金刚石与核辐射作用后的输运极化效应会对探测器性能产生影响，减弱该效应的影响十分重要；
- 金刚石核探测器与金刚球场效应管或其他宽禁带半导体器件结合制成全集成像元阵列探测器目前还存在很大的困难；

➤ 潜在解决方案

- 利用异质复合结构，实现能带调控，提升金刚石核探测器灵敏度；
- 异质复合结构中，窄禁带作为表面接触层，金刚石作为探测灵敏区，有望实现极佳的欧姆接触特性；
- 探测器出厂前进行预辐照，填充电荷陷阱中心，稳定器件性能；
- 金刚石掺杂技术的突破或者利用氢终端表面沟道型金刚球场效应管构筑全集成像元阵列。

### 1.3.6 Ga<sub>2</sub>O<sub>3</sub> 外延与器件

#### 1.3.6.1 β-Ga<sub>2</sub>O<sub>3</sub> 衬底与外延

##### 1.3.6.1.1 β-Ga<sub>2</sub>O<sub>3</sub> 衬底

■ 单晶尺寸

➤ 发展趋势：

- 氧化镓晶体（禁带宽度 4.8 eV）作为一种优异的超宽禁带半导体材料，具有禁带宽度大、击穿场强高、器件损耗低的优点，未来将在中低压低损耗器件、器件小型化，特别是在高压功率器件方面具有很好的应用前景。
- 当前所使用的衬底直径以 10-50 mm 为主，随着 β-Ga<sub>2</sub>O<sub>3</sub> 基电力电子器件及紫外探测器性能的逐渐提高，β-Ga<sub>2</sub>O<sub>3</sub> 基微电子及光电子器件正快速走向产业化。器件成本越来越敏感，与单晶硅类似，大直径衬底能够有效降低单个器件制备成本。因此大尺寸单晶衬底将是未来研究发展的主要方向。
- 目前，日本 Tamura 公司已经实现 50 mm 直径 β-Ga<sub>2</sub>O<sub>3</sub> 衬底的产业化。国内仍处于研究阶段。
- 日本 Tamura 公司已经完成 150 mm 直径 β-Ga<sub>2</sub>O<sub>3</sub> 衬底研发工作，预估 2020 年前，直径 100 mm 单晶将实现产业化；2030 年前，直径 150-200 mm 的单晶将会成为市场主流。

➤ 问题和挑战：

- 温度场设计及实现：  
适宜的温度可以为结晶过程提供一个稳定环境，是制备  $\beta\text{-Ga}_2\text{O}_3$  单晶的基础。晶体质量、外形控制与温度场直接相关，不适宜的温度场极易导致晶体下种困难、结晶质量低、晶体开裂、晶体直径不稳定等问题。因此，生长高质量晶体首先要设计合理的温度场；
- 大尺寸单晶生长过程中贵金属坩埚的保护：  
 $\beta\text{-Ga}_2\text{O}_3$  熔体在高温下会发生分解反应，产物会与坩埚形成合金，进而导致贵金属坩埚的损耗。如何抑制  $\text{Ga}_2\text{O}_3$  分解同时防止贵金属坩埚氧化是大尺寸晶体生长中的关键问题；
- 大尺寸单晶放肩开裂控制：  
 $\beta\text{-Ga}_2\text{O}_3$  晶体存在两个开裂面，晶体容易产生开裂。放肩过程中缺陷或者应力都会造成孪晶或者开裂的产生。如何提高下种质量、合理控制放肩过程进而抑制晶体放肩开裂是衬底尺寸不断增加过程中需要解决的另一关键问题。

➤ 潜在解决方案：

借鉴数值模拟结果，指导大尺寸单晶温度场设计；不断优化保护气氛、下种及放肩工艺，实现高质量、大尺寸单晶的生长。

■ 晶体缺陷密度

➤ 发展趋势：

- 随着高压、大功率  $\beta\text{-Ga}_2\text{O}_3$  基电力电子器件的发展，器件对衬底质量要求越来越高。衬底中的缺陷（如：纳米管、螺位错、孪晶）会对器件性能造成负面影响。因此，未来需要通过优化温度场、缩颈技术来进一步降低衬底中的缺陷密度。
- 目前  $\beta\text{-Ga}_2\text{O}_3$  报道位错密度大多位于  $10^4\text{-}10^5 \text{ cm}^{-2}$  水平，下一步位错密度将逐渐向  $10^3 \text{ cm}^{-2}$  水平发展；

➤ 问题和挑战：

- 成本：  
为降低晶体中的缺陷密度，需要优化晶体生长工艺，增大缩颈长度、降低晶体生长速度，这必将增加衬底成本。

➤ 潜在解决方案：

分析缺陷的产生及延伸机理，从理论上指导降低缺陷密度的方法；优化晶体生长

设备，改进模具结构及表面质量，探索不同方向籽晶及缩颈工艺，降低晶体中的缺陷密度。

## ■ 衬底加工

### ➤ 发展趋势：

- 体块单晶需要经过定向、切割、研磨、抛光等加工工艺处理之后才能应用于半导体器件的制作。与 Si 单晶、蓝宝石等材料不同， $\beta\text{-Ga}_2\text{O}_3$  晶体为典型的硬脆材料，易解理、加工难度大。因此，大尺寸  $\beta\text{-Ga}_2\text{O}_3$  晶体加工工艺亟待发展。
- 目前  $\beta\text{-Ga}_2\text{O}_3$  晶体不同方向衬底的加工技术尚不成熟。日本通过化学机械抛光获得了 50 mm 直径  $\beta\text{-Ga}_2\text{O}_3$  衬底的产业化。国内山东大学晶体材料国家重点实验室国际上首次获得了机械剥离技术，一步法获得高质量单晶衬底。但对于大尺寸衬底的 CMP 加工技术仍处于研究阶段。
- 随着单晶尺寸的不断增大和晶体加工技术的发展，预估 2020 年前，直径 100 mm 衬底的加工技术将成为主流；2030 年前，直径 150-200 mm 的衬底将会进入市场。

### ➤ 问题和挑战：

- 加工开裂：  
 $\beta\text{-Ga}_2\text{O}_3$  晶体存在两个易解理面，在较大外力作用下容易产生开裂。因此， $\beta\text{-Ga}_2\text{O}_3$  晶体在切割、研磨过程中容易产生晶片破碎。
- 衬底表面损伤：  
衬底在切割、研磨过程中会产生大量表面损伤，抛光过程中解理产生的碎屑也会在晶片表面产生划痕，损伤层或者划痕的存在会严重影响器件性能。因此，如何消除表面损伤层及表面划痕是  $\beta\text{-Ga}_2\text{O}_3$  晶体加工中的关键问题。

### ➤ 潜在解决方案：

探索优化晶体切割方法，降低晶体切割过程中产生的损伤，防止晶体开裂；优化大尺寸  $\beta\text{-Ga}_2\text{O}_3$  晶体的化学机械抛光工艺，探索合适的抛光液、抛光垫，结合化学腐蚀和机械研磨作用消除表面损伤层及表面划痕。

## 1.3.6.1.2 $\text{Ga}_2\text{O}_3$ 外延

### ■ 外延技术

### ➤ 发展趋势：

- 分子束外延 (MBE): MBE 主要用于 MOSFET 器件的同质外延生长, 所生长的  $\beta\text{-Ga}_2\text{O}_3$  薄膜具有结晶质量好、表面平整、电子浓度可控的优点, 是目前  $\beta\text{-Ga}_2\text{O}_3$  同质外延最主要的手段, 且通过 MBE 生长的高质量  $(\text{AlGa})_2\text{O}_3/\text{Ga}_2\text{O}_3$  异质结, 能够实现调制掺杂产生的二维电子气。
- 金属有机化学气相外延 (MOCVD): MOCVD 可用于 MOSFET 器件结构的同质外延生长, 此外, MOCVD 也可用于  $\text{Ga}_2\text{O}_3$  薄膜的异质外延中; 在异质外延中, 通过调控合适的生长温度、气压、VI/III 流量比, 可以调控出  $\alpha$  相、 $\beta$  相和  $\epsilon$  相的  $\text{Ga}_2\text{O}_3$  薄膜; MOCVD 采用三甲基镓 (TMGa) 和三乙基镓 (TEGa) 均可实现每小时几微米的生长速率, 并可通过掺杂实现对电子浓度的调控。
- 卤化物气相外延 (HVPE): 在需要用到厚膜的同质外延场合中, 普遍采用 HVPE, 其长速甚至可以高达每小时几十微米, 但高质量的 HVPE 薄膜生长一般需将长速控制在每小时几微米; 目前 HVPE 用于 SBD 器件的同质外延生长。
- 喷雾化学气相沉积 (mistCVD): 结合  $\alpha\text{-Ga}_2\text{O}_3$  和蓝宝石 ( $\alpha\text{-Al}_2\text{O}_3$ ) 同样具有刚玉结构的特点, mistCVD 技术主要用于  $\alpha\text{-Ga}_2\text{O}_3$  薄膜在蓝宝石衬底上的异质外延, 是目前实现各种  $\text{Ga}_2\text{O}_3$  异质结构和合金的最有效手段, 包括  $\alpha\text{-(AlGa)}_2\text{O}_3$  合金、 $\alpha\text{-(InGa)}_2\text{O}_3$  合金、 $\alpha\text{-Ir}_2\text{O}_3/\alpha\text{-Ga}_2\text{O}_3$  异质结等; 在蓝宝石衬底上生长的  $\alpha\text{-Ga}_2\text{O}_3$  薄膜, 已经达到了 SBD 器件应用的要求, 且可通过衬底剥离技术转移到铜基板上, 有效改善了  $\alpha\text{-Ga}_2\text{O}_3$  基器件的散热。

➤ 问题和挑战:

- MBE: 生长效率低, 其生长速度远低于 MOCVD、HVPE 等其他外延技术, 大大增加了外延成本。
- MOCVD: MOCVD 生长  $\text{Ga}_2\text{O}_3$  薄膜的工艺仍未成熟, 且  $\beta\text{-Ga}_2\text{O}_3$  同质外延薄膜结晶质量不如 MBE。
- HVPE:  $\beta\text{-Ga}_2\text{O}_3$  同质外延薄膜的表面粗糙度高, 一般生长后需要进行抛光。
- mistCVD: 异质外延的  $\alpha\text{-Ga}_2\text{O}_3$  薄膜结晶质量不如  $\beta\text{-Ga}_2\text{O}_3$  同质外延薄膜。

➤ 潜在解决方案:

- 发展 MOCVD 异质外延技术, 特别是基于硅衬底的异质外延技术, 降低  $\text{Ga}_2\text{O}_3$  薄膜的成本。
- 进一步优化基于  $\beta\text{-Ga}_2\text{O}_3$  衬底的 MOCVD 同质外延生长工艺, 包括增加薄膜生长速率, 降低层错或孪晶界的密度, 抑制碳、氢杂质残余, 提高薄膜的结晶质量。

## ■ 同质外延

### ➤ 发展趋势:

- 目前  $\beta\text{-Ga}_2\text{O}_3$  同质外延仍以 MBE 为主，但 MOCVD 已开始被用于 MOSFET 器件结构的同质外延，HVPE 亦已逐步被用于 SBD 器件结构的同质外延。

### ➤ 问题和挑战:

- 目前  $\beta\text{-Ga}_2\text{O}_3$  单晶衬底成本仍远高于蓝宝石、硅等，且受限于  $\beta\text{-Ga}_2\text{O}_3$  单晶衬底的尺寸，目前  $\beta\text{-Ga}_2\text{O}_3$  同质外延一般不超过 50mm。
- 实现空穴导电一直以来都是许多氧化物半导体的材料制备难题，目前针对  $\beta\text{-Ga}_2\text{O}_3$  同质外延薄膜生长，同样仍未能实现空穴导电。
- 目前除 MBE 外，MOCVD 和 HVPE 均未能实现多元合金和异质结的生长。
- 由于  $\beta\text{-Ga}_2\text{O}_3$  沿 $\langle 100 \rangle$ 晶向的原子键能弱，因此同质外延生长过程中沿(100)面容易形成高密度的层错和孪晶界。

### ➤ 潜在解决方案:

- 引入合适的含铝、含 In 金属有机源，并通过优化 MOCVD 生长工艺，实现多元合金和异质结的生长制备。
- 摸索不同晶面、不同晶面斜切角度的同质衬底对外延生长过程中缺陷形成的影响，选取合适的同质衬底进行外延生长。

## ■ 异质外延

### ➤ 发展趋势:

- $\text{Ga}_2\text{O}_3$  包括  $\alpha$ 、 $\beta$ 、 $\gamma$ 、 $\delta$ 、 $\epsilon$  五种相，其中  $\beta\text{-Ga}_2\text{O}_3$  是稳定相， $\alpha$  相和  $\epsilon$  相是亚稳相， $\gamma$  相和  $\delta$  相稳定性差。 $\beta$  相为单斜晶系，可供使用的异质衬底较少，因此  $\beta\text{-Ga}_2\text{O}_3$  不适合进行异质外延； $\alpha$  相和  $\epsilon$  相均具有六方对称性，适合采用具有六方对称性的衬底进行异质外延，如蓝宝石或硅(111)面衬底。目前  $\text{Ga}_2\text{O}_3$  薄膜异质外延主要采用蓝宝石衬底，这有利于实现  $\text{Ga}_2\text{O}_3$  薄膜的大尺寸、低成本制备。如果能采用硅(111)面进行异质外延生长，还可以进一步提高  $\text{Ga}_2\text{O}_3$  基器件与现有半导体工艺的兼容性。
- 在蓝宝石等多种六方对称性的衬底上，采用 MOCVD 异质外延普遍能够观察到  $\epsilon\text{-Ga}_2\text{O}_3$  的成膜。由于  $\epsilon\text{-Ga}_2\text{O}_3$  中存在自发极化效应，因此，借鉴 AlGaN/GaN 中形成二维电子气的经验，可在在  $\epsilon\text{-Ga}_2\text{O}_3$  基异质结中形成高迁移率的二维电子气，解决  $\text{Ga}_2\text{O}_3$  材料迁移率普遍偏低的问题。

- 由于  $\alpha\text{-Ga}_2\text{O}_3$  与蓝宝石 ( $\alpha\text{-Al}_2\text{O}_3$ ) 均具有刚玉结构, 且蓝宝石衬底价格低廉。目前采用 mistCVD 外延技术, 实现了高质量  $\alpha\text{-Ga}_2\text{O}_3$  薄膜的生长, 并制备了具有  $0.1\text{m}\Omega\text{cm}^2$  导通电阻的 SBD 器件。因此,  $\alpha\text{-Ga}_2\text{O}_3$  异质外延有望成为大电流、低成本 SBD 器件制备的主要手段。
- $\alpha\text{-Ir}_2\text{O}_3$  易于实现空穴导电, 且和  $\alpha\text{-Ga}_2\text{O}_3$  晶格失配小, 因此基于  $\alpha\text{-Ir}_2\text{O}_3/\alpha\text{-Ga}_2\text{O}_3$  的异质结构可能是补偿或替代 p 型  $\alpha\text{-Ga}_2\text{O}_3$  难以制备的手段之一。
- $\text{Ga}_2\text{O}_3$  基材料普遍存在热导率低的问题, 严重限制了  $\text{Ga}_2\text{O}_3$  基器件在大功率场合中的应用。基于蓝宝石衬底的  $\alpha\text{-Ga}_2\text{O}_3$  异质外延, 已经实现了衬底剥离和转移, 因此, 异质外延结合衬底剥离转移技术, 将成为解决  $\text{Ga}_2\text{O}_3$  器件散热问题的有效手段。

➤ 问题和挑战:

- 由于采用异质外延,  $\alpha\text{-Ga}_2\text{O}_3$  和  $\varepsilon\text{-Ga}_2\text{O}_3$  薄膜的结晶质量不如同质外延, 相应的器件性能的提高也受到限制。
- $\alpha\text{-Ga}_2\text{O}_3$  和  $\varepsilon\text{-Ga}_2\text{O}_3$ , 属于亚稳相, 其制备温度一般为  $400^\circ\text{C}\sim 700^\circ\text{C}$ , 因此针对  $\alpha\text{-Ga}_2\text{O}_3$  基器件仍需对稳定性进行进一步的研究。
- 目前  $\alpha\text{-Ga}_2\text{O}_3$  和  $\varepsilon\text{-Ga}_2\text{O}_3$  异质外延薄膜生长, 同样仍未能实现空穴导电。

➤ 潜在解决方案:

- 在 mistCVD 外延生长  $\alpha\text{-Ga}_2\text{O}_3$  薄膜, 或 MOCVD 外延生长  $\varepsilon\text{-Ga}_2\text{O}_3$  薄膜过程中, 引入两步或多步生长法, 调控异质外延过程中的应力和缺陷, 提升  $\text{Ga}_2\text{O}_3$  薄膜的结晶质量。

### 1.3.6.2 $\text{Ga}_2\text{O}_3$ 功率器件

#### 1.3.6.2.1 $\text{Ga}_2\text{O}_3$ 基 SBD

##### ■ $\beta\text{-Ga}_2\text{O}_3$ 基 SBD

➤ 发展趋势:

- 随着近几年 HVPE 被用于  $\beta\text{-Ga}_2\text{O}_3$  同质外延,  $\beta\text{-Ga}_2\text{O}_3$  基 SBD 制备取得了较大的进展, 就目前的  $\text{Ga}_2\text{O}_3$  外延技术而言, HVPE 在未来会成为  $\beta\text{-Ga}_2\text{O}_3$  基 SBD 同质外延的主要制备手段。
- 采用 mistCVD 异质外延技术, 同时结合衬底剥离和转移改善器件散热, 能够实现 800V 以上耐压的  $\alpha\text{-Ga}_2\text{O}_3$  基 SBD, 且导通电阻低至  $0.1\text{m}\Omega\text{cm}^2$ 。基于 TO220 封装的  $\alpha\text{-Ga}_2\text{O}_3$  基 SBD 已于 2017 年推出了首款商用化产品, 未来

$\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 将适合于中低耐压、大电流的应用场合。

➤ 问题和挑战:

- 目前  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 仍未能实现商用化, 包括衬底成本、外延薄膜质量仍有待改进。
- HVPE 同质外延  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 薄膜表面粗糙度大, 需进行表面抛光后才能进行 SBD 器件制备, 造成 SBD 外延生长成本增加。
- 目前  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 的击穿电压普遍在 1000V 左右, 仍远远未能充分发挥宽禁带  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 材料应有的潜力。
- 目前, 对导致  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 反向漏电的成因还未有明确的认识; 一般认为, 线位错可能是导致漏电的主要原因之一, 这些位错的密度一般在  $10^2 \sim 10^3/\text{cm}^2$  量级; 但  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 单晶中还有其他不同类型的缺陷, 一般密度在  $10^3 \sim 10^5/\text{cm}^2$ , 这些缺陷对反向漏电的影响也不甚清楚, 有待进一步研究与确认。
- $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 热导率低, 因此散热问题将严重制约  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 的应用。

➤ 潜在解决方案:

- 优化 HVPE 生长工艺, 降低缺陷密度和背景杂质残余, 提高薄膜表面平整度和结晶质量。
- 器件漏电和衬底晶面相关, 因此, 对制备  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 的晶面选择也有待进一步优化。
- 开发高阻甚至 p 型  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 的离子注入技术。
- 采用类似于 Si 基或 SiC 基 SBD 器件中的保护环结构、场板结构或者表面钝化工艺, 有望可以进一步提高  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 的耐压特性。

■  **$\alpha$ -Ga<sub>2</sub>O<sub>3</sub>基SBD**

➤ 发展趋势:

- 采用 mistCVD 异质外延技术, 同时结合衬底剥离和转移改善器件散热, 能够实现 800V 以上耐压的  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD, 且导通电阻低至  $0.1\text{m}\Omega\text{cm}^2$ 。基于 TO220 封装的  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 已于 2017 年推出了首款商用化产品, 未来  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 将适合于中低耐压、大电流的应用场合。

➤ 问题和挑战:

- 目前  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 基 SBD 的击穿电压低, 耐击穿性能仍远远未能充分发挥宽禁带  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 材料应有的潜力, 其主要原因是异质外延过程中的大量缺陷。

➤ 潜在解决方案:

- 优化  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 异质外延生长工艺，抑制位错和背景杂质等缺陷的产生。

### 1.3.6.2.2 Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET

➤ 发展趋势:

- 一方面，本征 Ga<sub>2</sub>O<sub>3</sub> 呈高阻态，一般需对外延层进行 n 型掺杂，否则 MOSFET 将由于沟道电阻、接入区电阻、源漏接触电阻过大而无法工作，另一方面，目前 p 型导电 Ga<sub>2</sub>O<sub>3</sub> 无法制备，同时 Ga<sub>2</sub>O<sub>3</sub> 基器件制备工艺仍不成熟。因此现阶段的 MOSFET 仍以常开型器件为主。
- 目前 Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET 一般以  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 同质外延为主，衬底采用 Mg 或 Fe 掺杂的绝缘衬底，外延方式包括 MBE 和 MOCVD；当前采用 MBE 较为普遍，但从成本和效率的角度而言，未来将逐步为 MOCVD 所取代。现阶段常开型  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET 可实现几百 mA/mm 的沟道饱和电流密度，击穿电压普遍低于 1000V。
- 针对 Ga<sub>2</sub>O<sub>3</sub> 材料如何实现常关型器件仍有待进一步发展，目前主要的方案包括凹栅技术或离子注入技术、鳍型场效应管（FinFET）结构、垂直器件结构等，这些方案一般均采用同质衬底结合外延技术。
- 垂直器件结构中，首先在重掺 n 型  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 衬底上通过 HVPE 生长轻掺 n 型  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 外延层，然后采用干法刻蚀在外延层上形成脊状沟道，栅极和源极分布在器件上表面、漏极分布在整个器件下表面。目前，垂直器件可以实现约 1000A/cm<sup>2</sup> 的电流密度，击穿电压可达 1000V 左右。由于垂直器件的工作电流密度高，未来将成为  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET 器件的一个重要方向。

➤ 问题和挑战:

- 目前，Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET 器件普遍面临源漏接触电阻过高的问题。
- 目前，Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET 器件的击穿电压普遍偏低，耐击穿性能仍远远未能充分发挥宽禁带 Ga<sub>2</sub>O<sub>3</sub> 材料应有的潜力。
- Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET 器件制备过程中，尤其是常关型器件制备过程中，对沟道采用干法刻蚀所造成的界面损伤，容易形成缺陷态，导致开启电压的漂移。
- 常关型 Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET，普遍面临正向开启电压较大（几伏到几十伏）的问题，主要原因是接入区电阻以及源漏接触电阻过大。
- 常开型 Ga<sub>2</sub>O<sub>3</sub> 基 MOSFET，提高沟道掺杂电子浓度，可以降低器件的导通电阻并增加饱和电流，但相应的也就更难关断。

➤ 潜在解决方案:

- 优化源漏电极金属类型、接触的制备工艺、退火工艺，可以降低源漏接触电阻。此外，采用导电氧化物（如氧化铟锡）作为电极，也有助于降低接触电阻。进一步的，可采用导电氧化物+金属相结合作为源漏电极。
- 优化 MOCVD 同质外延的生长工艺，降低  $\beta\text{-Ga}_2\text{O}_3$  外延层缺陷密度，提高 MOSFET 的耐压特性。
- 采用调制掺杂  $(\text{AlGa})_2\text{O}_3/\text{Ga}_2\text{O}_3$  异质结作为沟道，利用沟道中的二维电子气传输，降低 MOSFET 器件导通电阻。

### 1.3.6.3 $\text{Ga}_2\text{O}_3$ 射频器件

#### ➤ 发展趋势：

- $\beta\text{-Ga}_2\text{O}_3$  具有较高的临界击穿电场和饱和电子速度，因此采用短沟道可以提高射频器件的工作频率同时保证器件不被击穿，目前采用基于 MOCVD 同质外延生长，实现了截止频率和最大振荡频率分别为 3.3GHz 和 13GHz 的射频器件。

#### ➤ 问题和挑战：

- 在大功率和大电压工作情况下，射频器件极易失效，主要是由于器件散热差。

#### ➤ 潜在解决方案：

- 优化器件几何尺寸。
- 结合衬底减薄和基底散热等手段，降低器件工作温度。

## 1.4 小结

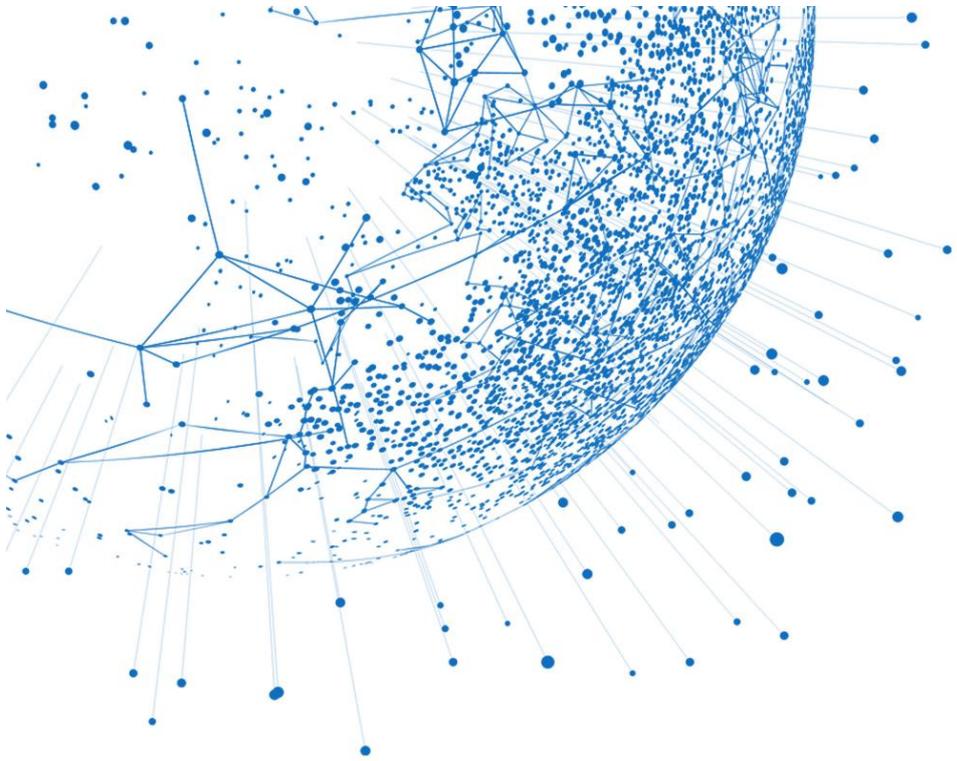
以 SiC 和 GaN 为代表的第三代电力电子器件迎合了几十千瓦以下电力电子市场对高转换效率、高系统集成度、高性价比以及极端使用环境等方面的发展需求，随着其应用的不断普及，技术、成本、可靠性方面也不断发展。在未来 30 年，主要发展趋势如以下几个方面：

- 衬底与外延：衬底直径将向着大直径方向不断发展，衬底直径及大直径衬底占比将不断增加；衬底中结晶缺陷密度不断下降，预期 TSD 及 BPD 密度将降低至  $10/\text{cm}^2$  以下；外延中缺陷密度也将大幅度下降；由于衬底直径及单晶可用厚度的不断增加，衬底单位面积价格未来 30 年处于下降趋势；
- 器件：器件的芯片将更加小型化和智能化，器件电流密度将大幅提升，电流/电压等级不断提升，器件的成本逐渐接近 Si 器件。
- 封装：先进、新型、高温等封装工艺将逐渐应用到器件的封装工艺中，降低封装

寄生参数，优化封装散热特性，材料与器件的优势将得到更好的发挥。

- **可靠性：**第三代半导体 SiC 器件在未来高端工业领域以及极端环境的军工、航空、舰船、武器等领域使用 SiC 器件的可能性会逐渐增大，可靠性的提高推动 SiC 功率器件的市场推广。

CASIA



# 封装模块技术路线图



## 2.1 背景介绍

封装模块在器件和系统之间扮演着重要的角色。第三代半导体器件的应用正在逐渐崛起，预计近几年相关的封装技术和模块形式与硅基相比，不会有很大的差别。但是，随着第三代半导体器件的日益普及和广泛应用，预计在未来 20~30 年将衍生出与硅基封装技术和产品形式截然不同的发展路线，第三代半导体封装和模块将向着低损耗、低感量、高功率密度、高散热性能、高集成度、多功能等方向发展。

本技术路线图阐述了未来 30 年（2018~2048）电力电子领域第三代半导体的封装技术和模块产品的发展趋势（射频电子和光电子领域另文详述），分别从结构与尺寸、电气性能、功率与散热、材料与工艺和可靠性 5 个方面进行论述，每个方面将落实于具体的产品进行阐明。按照不同的功率等级，会衍生出不同的模块产品，其封装结构、性能、材料等都有较大的区别。所以，此版技术路线图分别落实于中小功率等级和中高功率等级的封装模块产品，中小功率等级封装模块产品以 DC-DC 转换器为例来阐述，中大功率等级封装模块产品以 MOSFET 为例来阐述。这两种模块产品分别应用于巨大且快速发展的行业，并且第三代半导体器件的应用能够促进这些行业的快速发展，因此具有较大的参考和研究价值。

## 2.2 产品定义

- ▶ 中小功率等级举例产品：**DC-DC 转换器**。主要应用于通讯、服务器、网络、数据存储、工业、军工等行业（典型模块产品如图 2.1 所示）。通常上一级与交流-直流转换器相接，下一级与非隔离式、负载点电源相接。本技术路线图所谈的 DC-DC 转换器，当前主要应用 GaN 器件（当然根据不同应用场景，SiC 器件将来也会有所应用），以砖式模块为主，当前输入电压通常为 24~380V，输出电压通常为 2.5~12V，功率等级通常为千瓦以下。

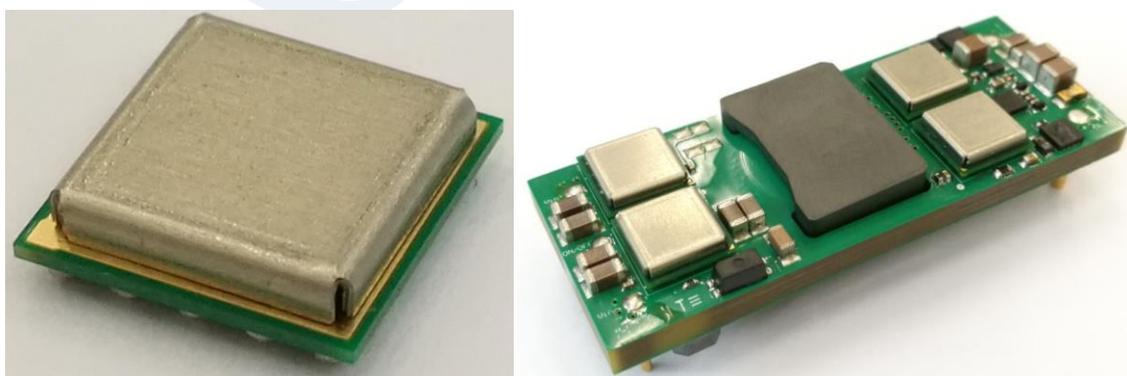


图 2.1 典型的应用 GaN 器件的 DC-DC 转换器（产品图片来自于香港应科院）

- 中大功率等级举例产品：**MOSFET 模块**。主要集成于直流-交流逆变器中，应用于电机驱动、牵引拖动、家用电器、散热风机、照明等行业（典型模块产品如图 2.2 所示）。通常上一级与直流电源、电池、交流-直流整流器、直流-直流变频器相连，下一级与电机负载、三相阻感性负载相接。本技术路线图所谈的 MOSFET 模块，当前主要应用 SiC 器件（当然根据不同应用场景，GaN 器件将来也会有所应用），集成于逆变器中，一类重要的应用是车载电机驱动，逆变器以箱式为主，当前输入电压通常为单相 300~700V，输出电压为三相 100~250V，输出基波频率为 0~400Hz，功率等级为 20~300kW、甚至更高。

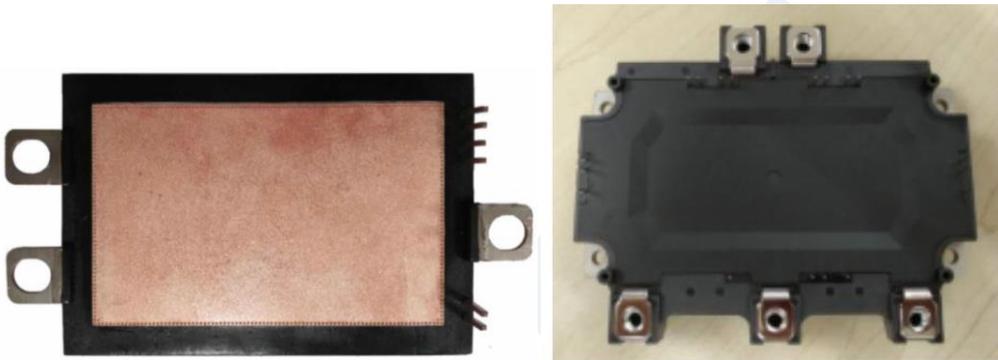


图 2.2 典型的应用 SiC 器件的 MOSFET 模块（产品图片来自于天津大学和中科院电工所）

## 2.3 技术/产品发展驱动力综述

- 市场：功率电子器件逐渐模块化，全球市场逐年递增，中国市场的增长速度更快（因为模块化的起点较低）。
- 成本：模块输出功率的单位成本逐年降低。近期来讲，应用第三代半导体器件的模块比应用硅基器件的模块成本要高，但因第三代半导体优异的性能，系统整体成本会有所降低。
- 集成密度：功率模块的集成密度越来越高，并从二维平面集成向三维立体集成的方向发展。
- 功能密度：单个模块的功能要求越来越多，功能密度逐渐增大。
- 功率要求：随着第三代半导体器件应用逐步增多，同等尺寸模块的功率越来越大，因此对功率密度提出了更高的要求。
- 电流/电压要求：单个模块的电流/电压要求逐渐增高，因此对模块散热和耐压等级提出了更高的要求。
- 散热性能：第三代半导体器件的应用极易形成局部热点，并且功率增大的趋势明显快过转换效率提高的趋势，因此模块整体热功耗的增加对散热性能提出了很高

的要求。

- **频率要求：**第三代半导体器件的应用可显著提高功率模块的工作频率，从而减小被动器件以及系统整体的尺寸。
- **转换效率：**第三代半导体器件的应用可提高模块的转换效率，但因为极限的限制，后期未见转换效率可明显提高。
- **极端环境的应用：**第三代半导体器件的工作温度比硅基器件要高，因此理论上可应用在更为极端的使用环境。但第三代半导体器件的应用会衍生出新的失效机理和模式，需整体考虑模块的可靠性才能使模块应用于更为极端的应用环境。
- **使用寿命：**基于第三代半导体器件的功率模块会更多的应用于工业、军工甚至航空航天，所以对模块使用寿命的要求越来越高。

## 2.4 关键指标/参数发展趋势

### 2.4.1 结构与尺寸

#### 2.4.1.1 DC-DC 转换器

- 发展趋势：（如图 2.3 所示）
  - DC-DC 模块在通讯领域应用较广，当前主要以开架式的砖式模块为主。随着第三代半导体器件的应用，对于散热和可靠性的要求越来越高。因此，我们认为在未来 30 年，全塑封一体化模块（Power Supply in Package）的应用将逐渐增多，逐步发挥其高散热性（具有统一散热面和高导热介质）、高可靠性（器件受塑封料的保护）的优异性能。
  - 随着功率密度要求的提高，相信应用第三代半导体器件的 1/2 砖的使用量将会逐年减少。
  - 因为 1/4 砖的引脚与 1/8 砖的引脚规格基本一致，所以未来的 1/4 砖将逐步被 1/8 砖所取代（因为功率密度提升的缘故）。
  - 1/16 砖的引脚较为特殊，所以我们相信 1/16 砖的用量也会逐渐减少，逐步被类似尺寸或更小型的全塑封一体化模块所取代。
- 问题和挑战：
  - **成本：**随着模块的小型化和高度集成化，研发的成本逐渐升高，新元件、新材料和新工艺的导入也将推高成本。
  - **大电流和大功率：**随着功率密度要求的提升，同等尺寸下的电流和功率势必增大，为散热和可靠性带来了一系列的问题。
  - **散热：**在提高功率、但转换效率未有明显提升的情况下，发热功耗逐步增大，这将会提升散热设计的成本和降低模块长期可靠性。

➤ 潜在解决方案:

- 采用高频第三代半导体器件，提升模块转换效率，降低发热功耗，减小被动元件尺寸。
- 提高封装集成度，为发热量较大的器件提供统一散热面。

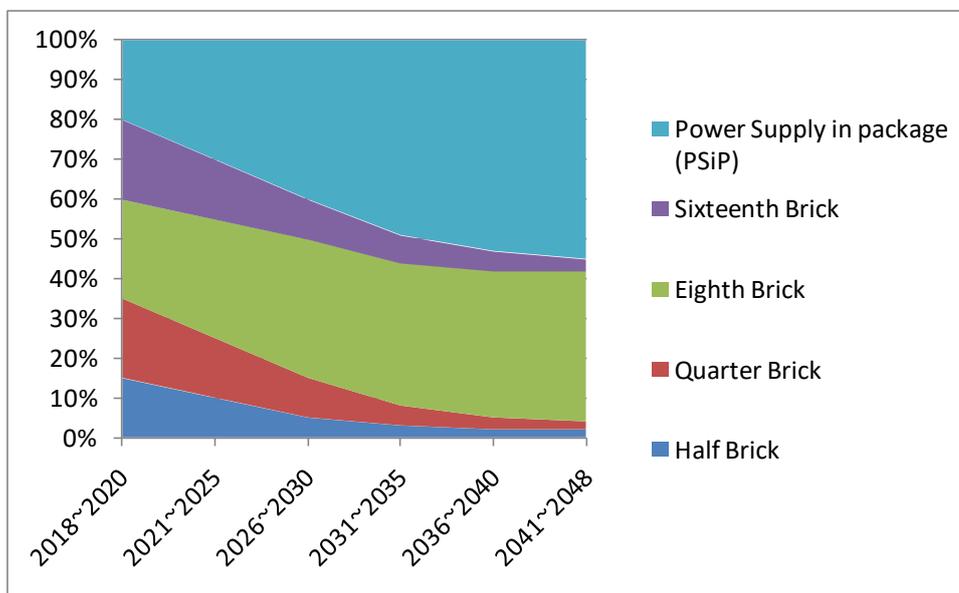


图 2.3 各种尺寸的高密度 DC-DC 转换器的应用趋势

### 2.4.1.2 MOSFET 模块

➤ 发展趋势: (如图 2.4 所示)

- 由于 SiC 器件与 Si 器件相比，有更高的电流密度。未来在相同功率等级下，SiC 功率模块的体积应显著小于 Si 基 IGBT 模块。专业人士强调，SiC 功率器件的优点之一就是能实现功率模块的小型化。以 IPM (Intelligent Power Module) 为例，估计利用 SiC 功率模块，体积可缩小至 Si 功率模块的 2/3，甚至 1/3。如果实现 100kHz 以上的高速开关，开关频率可高达 Si 基 IGBT 模块的 10 倍以上。提高开关频率将显著减小电感、电容等周边部件的体积，带来系统整体成本的降低。
- 鉴于 SiC 器件高温、高频工作的特性，因此未来发展 SiC 器件的高密度封装方法是重要趋势。所谓高密度封装，即在有限的体积内尽可能输出更高的功率。一方面要求不断提升 SiC 模块的功率输出 (高压、大电流)；另一方面就是通过优化模块结构设计，降低模块的封装体积 (例如芯片双面互连的平面化封装模块) 并集成化散热。因此，未来 SiC 模块的封装体积应会不断减小，满足电力电子器件小型化、微型化的应用需求。

➤ 问题和挑战:

- 由于目前应用市场较小，非定制的 SiC 产品模块仍使用 Si 模块封装。
- 由于目前塑封材料的绝缘耐压强度普遍偏低，高压 SiC 器件封装时需要设计足够的绝缘耐压空间，导致封装体积偏大。

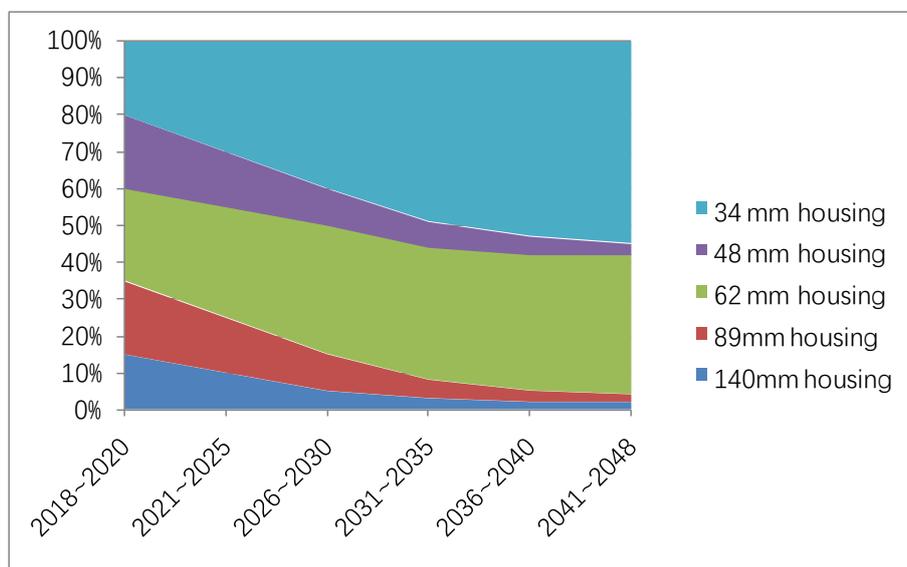


图 2.4 车用电机驱动逆变器用 SiC-MOSFET 模块尺寸趋势

## 2.4.2 电气性能

### 2.4.2.1 DC-DC 转换器

➤ 拓扑结构发展趋势: (如图 2.5 所示)

- 因为成本低、转换效率高、可应用于高集成度封装模块，LLC 谐振式拓扑结构的应用将越来越广。
- 未来宽幅输入和宽幅输出的应用较多，因此移相全桥软开关拓扑结构的应用也较广。
- 其他当前一些主流的拓扑结构在未来第三代半导体功率模块中的应用将逐渐减少。但文献显示，将有较多的当前还处在研究阶段的拓扑结构将很有可能脱颖而出，成为未来功率模块的拓扑结构的应用主流方向。

➤ 问题和挑战:

- 如何兼具高转换效率和低成本，是研究新型的、面向第三代半导体器件的拓扑结构的主要挑战。

➤ 潜在解决方案:

- 将来新型的拓扑结构，可主要向提升效率的方向去研究。

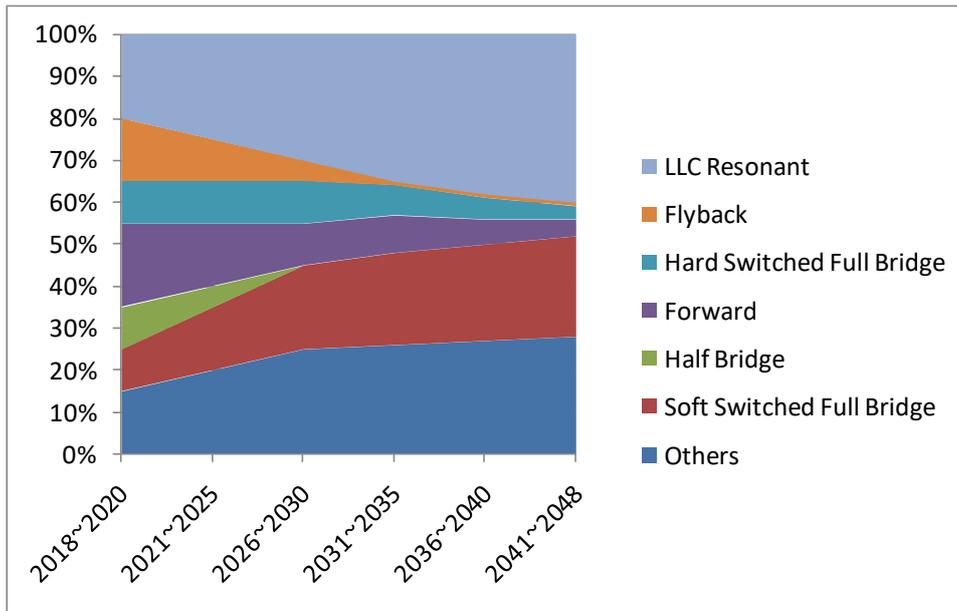


图 2.5 DC-DC 转换器拓扑结构/技术的发展趋势

➤ 驱动电路的应用趋势:

- 当前 DC-DC 转换器的驱动功能主要是通过驱动芯片的封装及其外围电路实现的,驱动芯片封装组装于 PCB 板上。预计从 2020 年开始,驱动芯片和 MOS 芯片集成于同一个封装内的应用会越来越广。预计从 2025 年开始,驱动芯片和 MOS 芯片整合成同一个芯片将是未来 DC-DC 转换器的应用主流方向。

➤ 问题和挑战:

- 如何解决第三代半导体功率器件高速开关工作下,驱动回路中的寄生电参数诱发的栅电压“振铃”和器件“误导通”现象。
- 如何提供更准确的电流、电压及温度的监控与保护方案,以保护相对敏感的第三代半导体功率器件。
- 如何实现大电流功率器件与驱动芯片的单芯片集成方案。

➤ 潜在解决方案:

- 利用三维系统级封装方案,将驱动芯片与功率芯片垂直分布于基板的上下两侧,通过垂直互联来进一步降低驱动回路的电寄生参数。
- 通过厚膜工艺实现功率电阻、电容、甚至电感在有机/陶瓷基板内部的嵌入式集成,以进一步降低驱动回路的电寄生参数。
- 由 GaN 增强型与耗尽型 (E/D-mode) 器件实现驱动与大电流功率器件的单芯片集成方案。

➤ 变压器应用趋势: (如图 2.6 所示)

- 随着功率密度的提升和模块尺寸的受限,平面变压器的应用逐步推广开来。

- 同样，因为模块尺寸的受限和分散热点的缘故，矩阵式变压器的应用将越来越广。
- 分立式变压器的应用将逐步减少，但当前还在研究阶段的变压器在未来 30 年将逐步得到广泛应用。

➤ 问题和挑战：

- 如何减少变压器磁芯在高频下的损耗和提高变压器绕线密度，是需要着重解决的问题。

➤ 潜在解决方案：

- 新型磁芯材料的研发和应用，是减少变压器磁芯在高频下损耗的潜在方案；新型磁芯结构的开发，是提高变压器绕线密度的潜在方案。

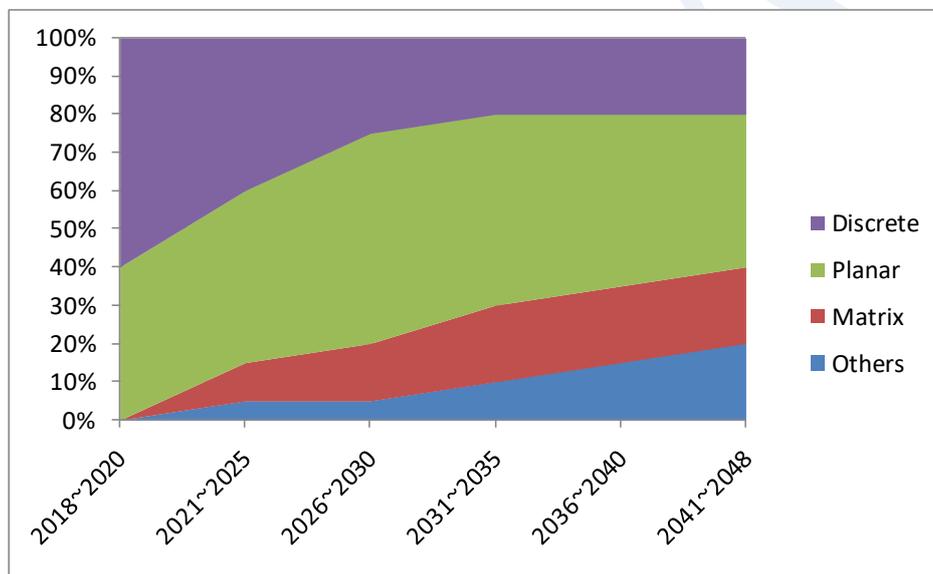


图 2.6 DC-DC 转换器中变压器的应用发展趋势

➤ 转换效率发展趋势：（如图 2.7 所示）

- 以通讯类模块为例，功率密度逐渐提高，如要满足散热要求，模块转换效率的要求势必提高，这也是应用第三代半导体器件的主要原因之一。通常来讲，高压输出的模块转换效率较低压输出的模块转换效率高一些，但因为磁芯、功率器件、辅助电源的固有损耗、以及成本的考量，转换效率会逐渐逼近极限（除非材料、拓扑结构、封装技术有很大的突破）。

➤ 问题和挑战：

- 为了提高模块转换效率，对模块电性设计和散热设计提出了很高的要求。

➤ 潜在解决方案：

- 新型拓扑结构、新型封装形式和采用高效率的第三代半导体器件、磁芯，可

有效的提高模块整体的转换效率。

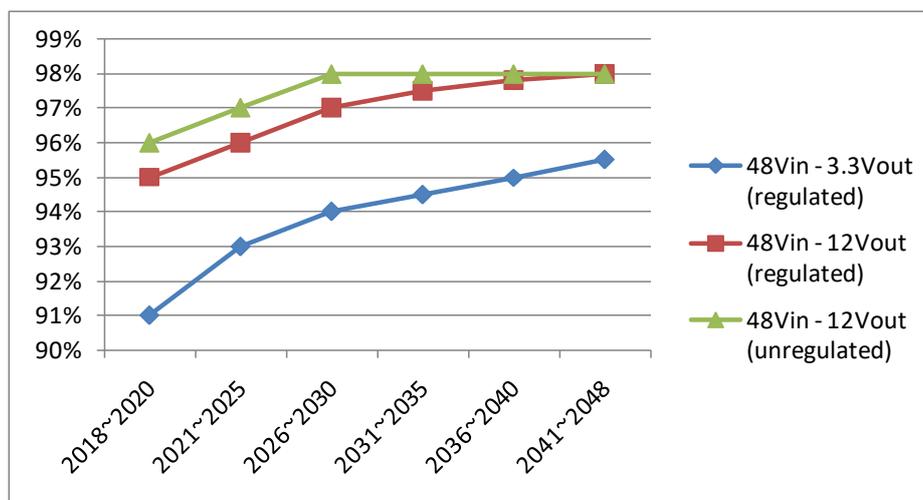


图 2.7DC-DC 转换器转换效率的趋势发展

### 2.4.2.2 MOSFET 模块

➤ 拓扑结构发展趋势：（如图 2.8 所示）

- 鉴于车用电机控制器逆变装置朝着更高功率和更高效率的方向不断发展，因此其中关键的 SiC 功率模块的封装也应瞄准充分发挥 SiC 器件高功率密度、耐高温和高频的工作特性，而高频和高功率密度势必造成模块开关损耗加剧，发热量显著，影响模块的性能和可靠性。因此一方面需要优化现有拓扑技术，降低开关损耗；同时需要不断发展新的拓扑技术，适用于高密度的 SiC 模块高频、高效应用。在车用电机驱动中，成本是最重要的考虑因素之一。
- 我们认为，未来车用电机控制器逆变装置中的模块主要包含两电平单相半桥拓扑、两电平三相全桥拓扑、三电平三相全桥拓扑、三电平单相半桥拓扑等。由于成本的原因，车用电机控制器逆变装置中的模块一般不会采用软开关三相全桥的 SiC 功率模块。目前主流的产品拓扑设计主要还是采用两电平单相半桥拓扑和两电平三相全桥拓扑两种方案。但随着 SiC-MOSFET 器件的不断发展成熟，成本不断下降，具备三电平三相全桥拓扑和三电平单相半桥拓扑方案的模块将会不断涌现，占据更多的市场份额。

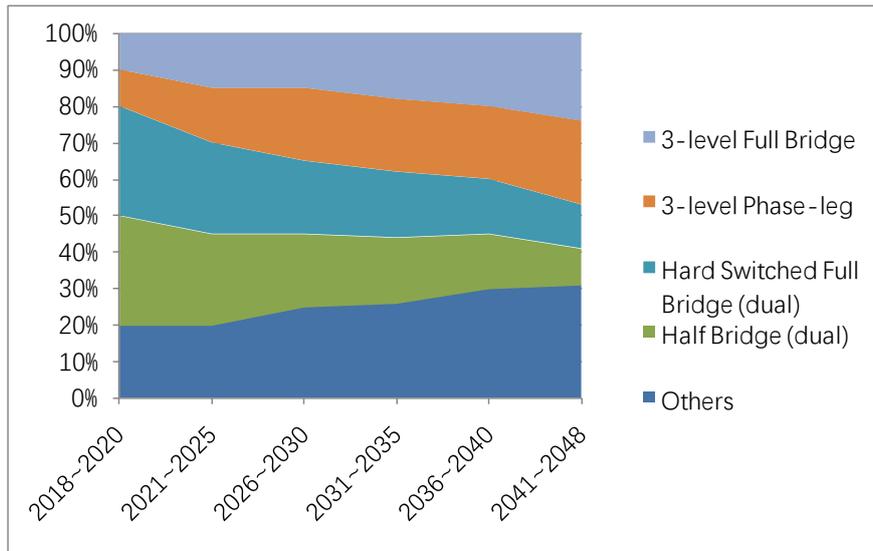


图 2.8 车用电机驱动逆变器用 SiC-MOSFET 模块拓扑发展趋势

➤ 驱动电路的应用趋势:

- 当前, SiC 芯片高频开关时电流变化率大于  $10^9$  A/s, 电压变化率大于  $10^{10}$  V/s, 其驱动电路容易受到外界干扰, 会导致 SiC 芯片误动作。各国研究者都在努力开发新型驱动电路来提高 SiC 芯片开关速度、减少开关瞬态电压尖峰、减少电流震荡并防止误动作, 以便更加充分的利用 SiC 芯片的高频特性。

➤ 驱动 IC 芯片技术的挑战和潜在方案:

- 驱动 IC 当前主要的方案包括: (1) 区分导通与关断回路, 充分利用 SiC 芯片门级寄生电阻小的特点, 减小系统对芯片关断时的误导通干扰; (2) 英飞凌公司日前推出新款 CoolSiC 1200V SiC JFET 系列, 强化了该公司的 SiC 产品线, 为了确保这种常开 JFET 芯片的安全性及使用方便性, 英飞凌提出了一种名为直驱技术 (Direct Drive Technology) 的门级驱动概念。应用这个概念并结合外部的专用驱动 IC, 以确保功率芯片在安全且受控制的情况下开关。对于专用 SiC 驱动芯片的发展和应用, 业界具有较强的预期, 预计 10 年内 SiC 驱动芯片将作为 SiC 模块的标准配置。
- 当前, 对 MOSFET 驱动的改进需求包括提高驱动速度和降低驱动消耗两个方向。由于小功率电源将完全以系统集成的形式出现, 100W~1kW 的 5V~80V 电源则呈现出以 Intel 的“DrMOS”为代表的形式, 出现了 MOSFET 及其驱动和保护电路集成的产品, 并很有可能在市场中逐渐成为主流。高速和低功耗需求进一步体现在对高速开关电源驱动时降低驱动电路发热、和对负载变化范围大的电源在低负载输出时降低维持功率消耗。前一种需求较为直观, 后一种需求反映到具体电路中就是: 充分降低驱动损耗后, 可以省掉系统的启动电源或者维持电压, 以及可以从待机状态快速转入全额输出。

- 综上所述，驱动电路的改进趋势可以归结为三个方向：1.提高驱动能力以提高开关速度；2.降低驱动功耗；3.把 MOSFET、驱动和保护电路集成。这三个改进方向的具体技术突破点可以概括为：1.提高驱动电压，把引线电感合并考虑，采用双极性驱动，实现变电压驱动和振铃抑制；2.栅电容储能回用；3.驱动参数数字化调节、隔离控制和自供电。
- 驱动与模块一体化集成的挑战和潜在方案：
  - SiC 功率模块也和 Si 基模块一样向着集成化发展，多家公司都在研究把控制电路与功率芯片更紧凑地放在一起的途径。这种方式能有效减少回路阻抗，充分的发挥 SiC 芯片高频特性，以及增加控制电路的保护能力。例如：三菱公司展示了全 SiC-IPM（Intelligent Power Module，智能功率模块），此款模块支持 4.4kW 的输出功率，可以将逆变的转换效率提高到 98.0%。预计在未来 10 年内 SiC IPM 模块将成为市场主流。
- 耐高温驱动的挑战和潜在方案：
  - 各大公司希望在 SiC 功率器件应用在高温时，其驱动电路也能工作在相应的高温，才能充分发挥其高温特性。早在 2006 年美国阿肯色州立大学的研究团队(APEI)就曾经使用 SOI 分立器件搭建了驱动电路，并在 300°C 结温工作的功率芯片附近工作，成功驱动了 4kW 的永磁同步电机。2013 年美国弗吉尼亚理工大学报道了适用于 110°C 环境温度运行的整套变频器系统，对比尝试了多种高压磁隔离电路。美国田纳西大学 2014 年对高温 SiC 驱动电路需要具备的条件进行了总结：输出阻抗低、瞬态电流容量大、电压输出范围高（25V 或更高）、具有高温运行能力等。该项研究应用 SOI 材料制作出专用的 IC 器件，能够承受 200°C 的运行环境，大幅度缩小了驱动电路的体积（与分立器件相比减少至 10%）。所以，使用 SOI 等相关技术，未来驱动电路在集成过流保护功能的同时，能够在>250°C 高温环境中驱动 SiC 芯片，充分发挥了 SiC 芯片高速开关的优势，SOI 等相关技术也能成为耐高温驱动的主流方向。
- 转换效率发展趋势：（如图 2.9 所示）
  - 鉴于车用电机控制器逆变装置朝着更高功率和更高效率的方向发展，其中关键的 SiC 功率模块的封装也应瞄准充分发挥 SiC 器件高频的工作特性，不断提高模块的工作效率。这有益于一方面节能环保，另一方面大幅降低芯片的发热损耗，也可以降低 SiC 模块及装置的热管理成本。因此为了不断提高 SiC 模块的工作效率，我们应不断创新芯片布局设计、电气拓扑设计和产品封装形式等，推动 SiC 模块的高频、高效应用。例如，已有报道，鉴于 SiC 器件具有大幅提高设备的能源利用效率的特质，SiC 功率模块与采用 Si 基 IGBT

的功率模块相比，可将开关损耗降低 85%。

- 目前针对车用电机控制器的 SiC 模块主要包括：650V、900V 和 1200V 三个电压等级，电流从几十安培到几百安培不等。不同电压等级的模块效率也不一样。值得注意的是，由于同一模块不同电流输出时，芯片的导通损耗差异较大，导致芯片的结温也不同，因此模块的效率随着电流输出的变化也会发生变化。因此，此处所指的效率是特指其在在满额电流稳定输出时的效率。
- 短期内，650V SiC 模块的效率相较于与 900V 和 1200V SiC 模块的效率偏低，预期维持在 90%左右。随着器件和封装技术不断发展，有望最终达到 95.5%左右，但仍然会显著低于 900V 和 1200V SiC 模块。尤其是 1200V SiC 模块，预计未来最高系统效率将达到 99%左右。

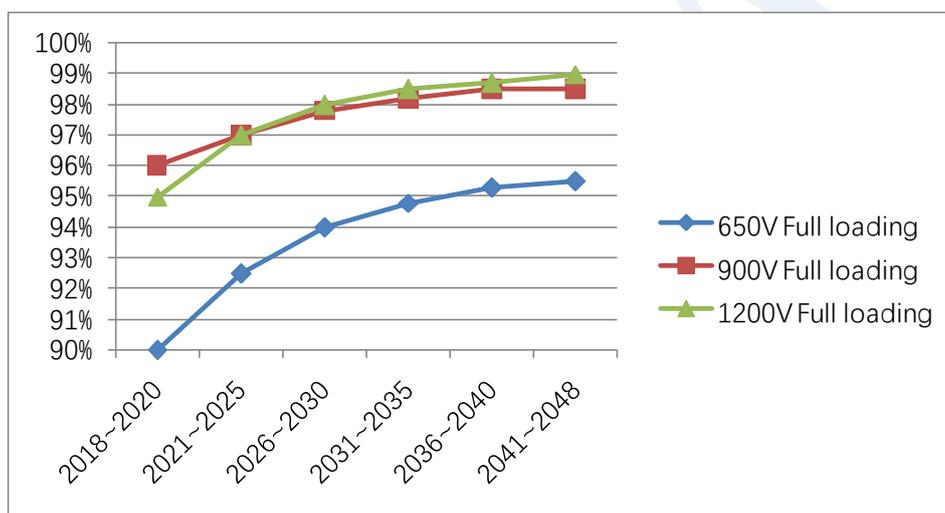


图 2.9 车用电机驱动逆变器用 SiC-MOSFET 模块效率趋势

## 2.4.3 功率与散热

### 2.4.3.1 DC-DC 转换器

➤ 功率密度发展趋势：（如图 2.10 所示）

- 随着终端系统集成度不断提高，业界对模块功率密度的要求越来越高，这是毫无疑问的。在未来 5 年，预计功率密度 $\sim 30\text{W}/\text{cm}^3$ 将成为主流产品的目标，其后功率密度增加趋势为近似线性地发展。其中，我们预计未来 10 年的功率密度提升会稍快（因为第三代半导体器件大规模的普及应用），但未来 20 年~30 年的功率密度提升速度会减缓，主要是因为材料、模块耐受高温和大电流的极限所致。

➤ 问题和挑战：

- 在有限的模块尺寸下，模块要承受更大的电流和更高的功率，对电性设计、

散热设计和封装设计带来了极大的挑战。

➤ 潜在解决方案：

- 一体化封装（或者更先进的封装形式）和更佳的散热设计，将可成为突破功率密度限制的潜在解决方案。

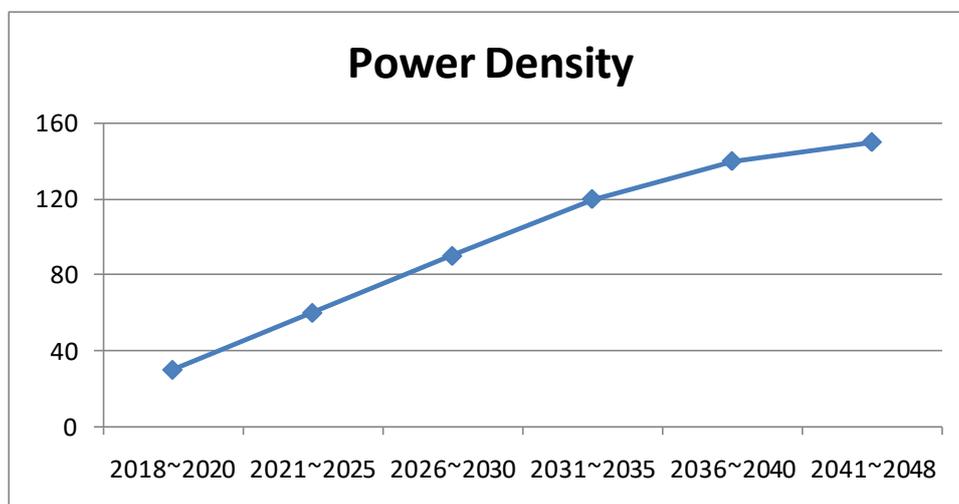


图 2.10DC-DC 转换器功率密度的趋势发展 (W/cm<sup>3</sup>)

### 2.4.3.2 MOSFET 模块

➤ 功率密度发展趋势：（如图 2.11 所示）

- 由于 SiC 器件的能量损耗只有 Si 器件的一半，发热量也只有 Si 器件的一半；另外，碳化硅器件还有非常优异高温稳定性，因此，散热处理也更加容易进行，不但散热器可以显著减小，逆变器的整体体积和重量都能大幅降低。
- 鉴于电动汽车中电机逆变控制器的典型应用要求就是高效、小型化、低成本化，因此车用电机控制器逆变装置中 SiC 模块不断需要发展新的产品封装型式，尤其是高密度、微型化的封装型式。但目前主要的问题在于以往的电气拓扑设计、布局设计、热管理设计和结构设计等均无法充分发挥 SiC 器件高频、耐高温的工作特性。
- 目前采用常规封装型式的 SiC 模块的功率密度在 5~10W/cm<sup>3</sup> 以上的水平，受限于引线键合技术和焊料合金互连技术等限制，目前模块整体的功率密度和工作频率存在瓶颈。随着双面冷却、平面化封装、低温烧结纳米银互连材料等新技术的不断涌现和提出，未来 10~20 年内，SiC 模块的功率密度有望大幅度提高。之后随着 SiC 器件的不断发展成熟，具备更大功率密度的高压大电流 SiC 芯片也会不断出现，结合叠层封装技术、高耐压强度基板材料、高通流基板材料等新技术的不断创新突破，有望进一步提升 SiC 模块的功率密度，未来 20~30 年有望突破 150W/cm<sup>3</sup>，达到 150~180W/cm<sup>3</sup> 的极端功率密

度水平。

- 如上所述，SiC 模块功率密度未来会不断大幅提升，一部分也得益于模块散热能力的提升。SiC 模块耐高温工作的特性和耐高温封装技术的不断发展，尤其是平面化封装 SiC 模块的出现，使得双面散热成为可能。此外，类似于高效微流道散热设计与制造、微流道基板、基板散热器一体化集成等高效散热技术也将会得到不断创新和发展，成为配合高功率密度 SiC 模块工作的未来主流散热技术。

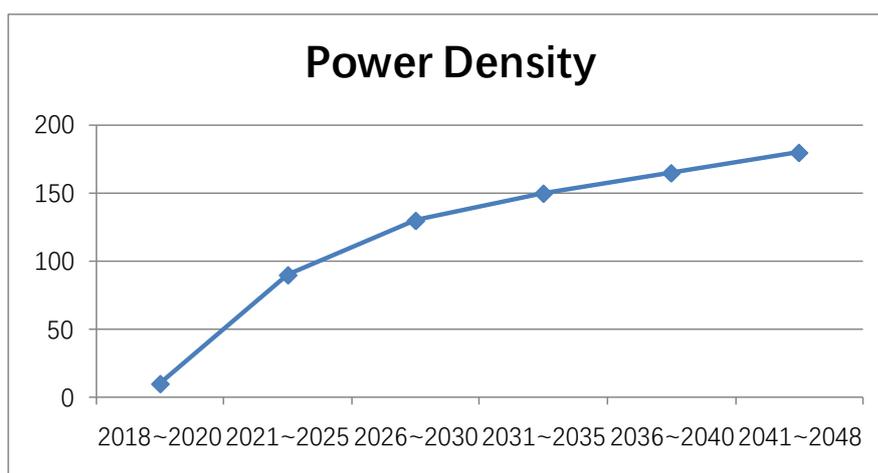


图 2.11 车用电机驱动逆变器用 SiC-MOSFET 模块功率密度趋势 (W/cm<sup>3</sup>)

## 2.4.4 材料与工艺

### 2.4.4.1 DC-DC 转换器

- 功率器件的应用趋势：（如图 2.12 所示）
  - 随着第三代半导体器件的应用普及，相信未来 30 年中 Si 基 MOSFET 的使用会越来越减少。当前已有较多的 GaN FET 器件应用在高端的 DC-DC 转换器中，相信将来 SiC MOSFET 的使用也会逐渐增多，但分别应用在不同的场景和领域：SiC MOSFET 主要应用在高压大电流的模块，GaN FET 主要应用在高频的模块。随着其他第三代半导体器件的成熟（例如氧化铝、氮化铝、金刚石等），亦会逐步得到应用。
- 问题和挑战：
  - 封装形式和结构能否发挥第三代半导体器件的优势，是主要的挑战。封装材料能否承受第三代半导体器件的应用带来的大电流和高热量，也是一个挑战。
- 潜在解决方案：
  - 新型封装形式的开发，新型封装材料的应用。

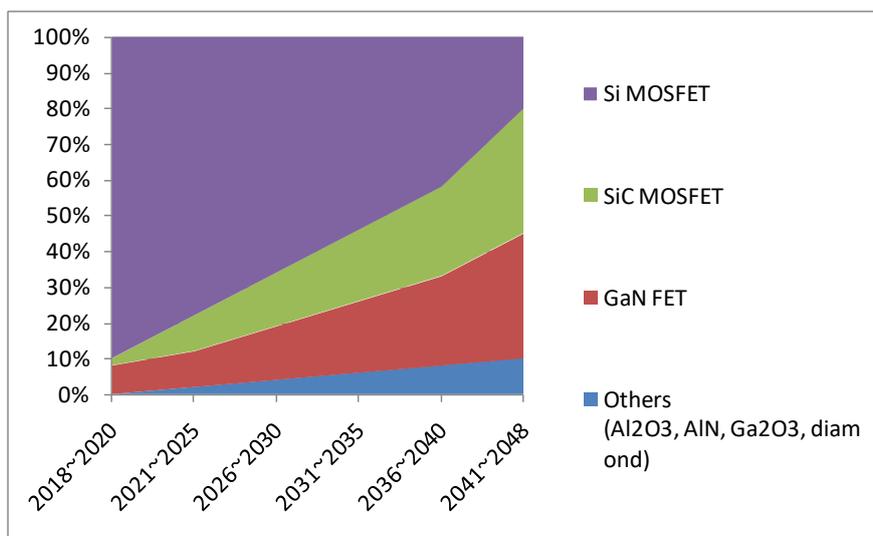


图 2.12 DC-DC 转换器中功率器件的应用趋势

➤ 基板的应用趋势: (如图 2.13 所示)

- 在未来 30 年内,可以预计功率模块的基板材料还是以有机材料为主,但由于功率密度、电流、电压的逐渐升高,有机基板的应用比重会逐渐减少。反过来,绝缘金属基板(IMS)的应用比重逐年增加,在未来 20~30 年与有机基板的使用量相比不分伯仲。同时,陶瓷基板和其他材料的基板的应用亦会有所增加。

➤ 问题和挑战:

- 基板应用的首要挑战是同时满足高功率密度带来的基板耐温性要求、高散热性带来的高导热性能要求、以及成本要求,通过基板和热沉以及被动元件的集成,进一步缩小系统的体积,会是一大趋势,这也将带来新型基板生产的工艺控制挑战。

➤ 潜在解决方案:

- 新型基板材料的开发,新型基板制造工艺的开发。

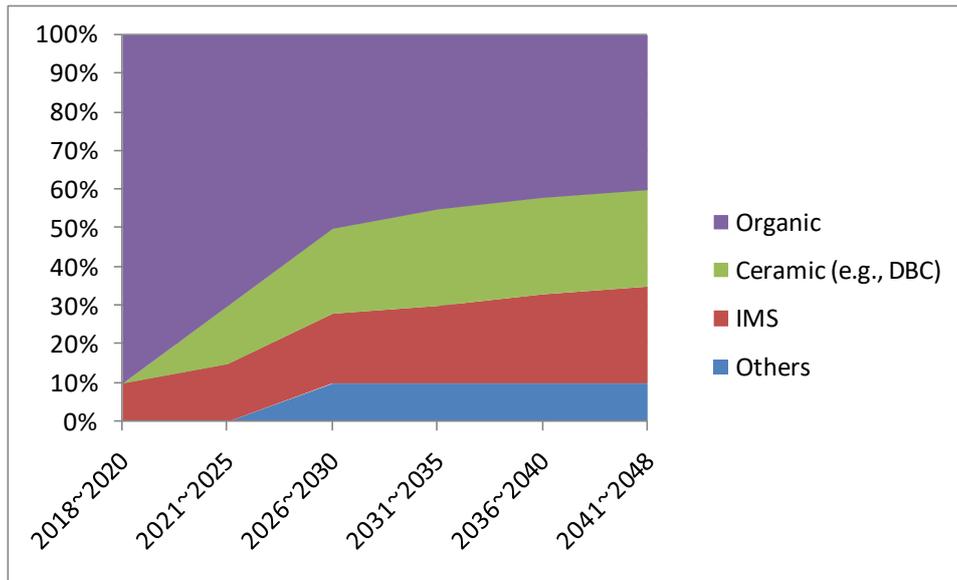


图 2.13 DC-DC 转换器中基板的应用趋势

➤ 封装和集成工艺的应用趋势：（如图 2.14 所示）

- 随着集成度要求的提高，功率模块封装会采用微电子三维封装的理念，逐渐从平面封装向立体封装发展。当前，高集成度的功率模块封装已采用 2 层的叠层封装，预计在未来的 20~30 年将会出现更多层级的封装形式。
- 为了满足大功率和散热的需要，将来打线互连方式的垄断地位将会打破，将会出现焊接、压接、烧结等互连方式，所以真空回流焊的工艺将会得到普及（真空回流焊可有效的避免焊接孔洞的出现）。
- 为了提高模块的可靠性及耐压等级，功率器件底部需要底填充工艺，随着集成度的提高，底部间隙将越来越小。
- 为了提高产量和降低单位模块的制造成本，功率模块的封装逐步向板级封装的方向发展，而且板级封装的尺寸将逐步增大（类似于微电子制造中晶圆尺寸逐年增加的理念）。

➤ 问题和挑战：

- 与高功率密度封装相匹配的对耐高温、高导热塑封材料、底部填充材料及界面热导材料的性能提出了更高的要求。
- 更小元器件贴装的质量控制，互连间距减小所对应的工艺开发，新型第三代半导体器件裸芯片直接封装的工艺开发，功率模块三维封装的新型工艺开发。

➤ 潜在解决方案：

- 与设备供应商紧密沟通，联合开发针对第三代半导体器件的新型模块封装工艺。

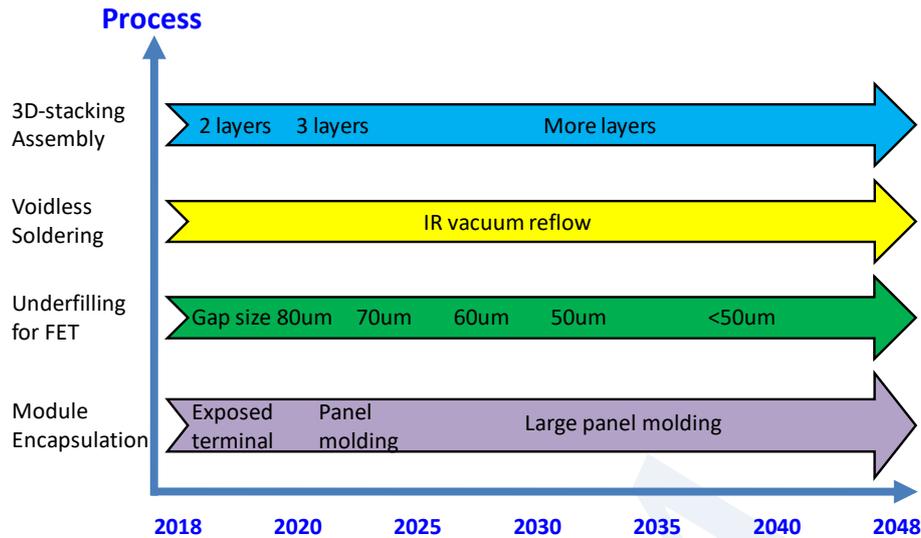


图 2.14DC-DC 转换器的封装和集成工艺的应用趋势

#### 2.4.4.2 MOSFET 模块

➤ 功率器件的应用趋势：（如图 2.15 所示）

- 器件材料方面，目前主要包括 SiC 和 GaN 两种第三代半导体材料。目前这两种材料的电力电子应用范围有所区分，基于其自身特性的差异，600~900V 的应用采用 GaN 器件的居多，900 V 以上应用采用 SiC 器件的居多。
- 需要指出的是，与 SiC 材料类似，GaN 材料也具有许多优良的特性，但由于同质 GaN 衬底制备困难、成本过高，目前绝大多数 GaN 材料都是通过异质外延的方式在蓝宝石或者 Si、SiC 衬底上获得。而蓝宝石衬底的导热性较 SiC 差，衬底的成本较高，限制了 GaN 材料在电力电子器件方面的发展。近年来，随着外延工艺的不不断提高，基于 Si 衬底的 GaN-on-Si 工艺不断发展，因此，基于 Si 衬底的 GaN 电力电子器件获得了飞速发展。同时，随着同质 GaN 衬底制备技术的不断进步，基于同质 GaN 衬底的 GaN 电力电子器件也取得了一定进展。因此，未来不排除基于 GaN 材料的中、高压器件，甚至于以金刚石为代表的超宽带隙器件的不断出现，应用于车用电机控制器逆变装置。

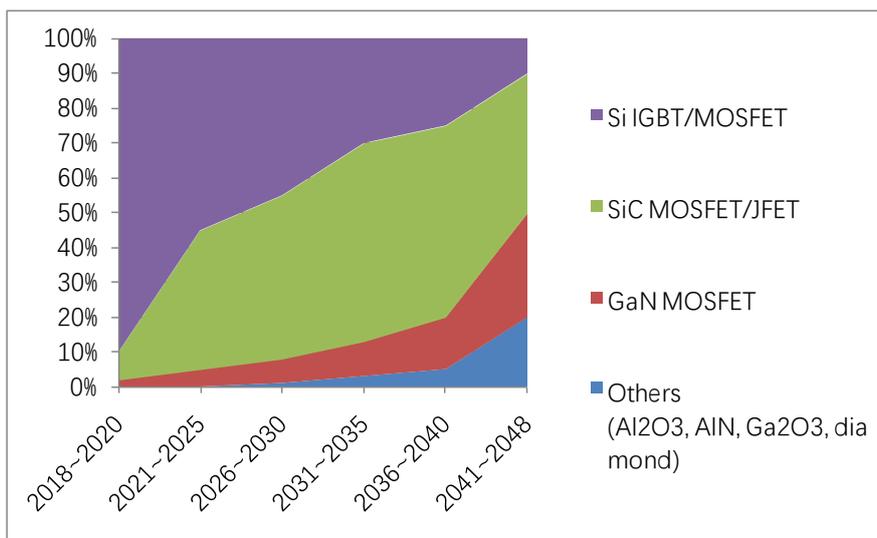


图 2.15 车用电机控制器逆变装置中功率模块的器件材料用量份额趋势

➤ 基板的应用趋势：（如图 2.16 所示）

- 封装材料方面，尤其是基板材料方面，由于未来 SiC 模块将面向更高的工作温度和工作电压、电流等，因此要求新型基板材料具有高温可靠性佳、绝缘强度高、成本可控等特点。基板在电子封装中主要起到半导体芯片支撑、散热、保护、绝缘及与外电路互连的作用，因此它必须具有良好的电气隔离和散热性能。因为第三代半导体器件的工作温度较高，相应的封装基板应具有良好的高温可靠性。未来应用于 SiC 模块封装的高可靠基板主要包括：有机衬底基板，陶瓷衬底基板，绝缘金属基板等。
- 在电动汽车的应用中，陶瓷衬底基板目前是主流的基板材料方案。基板通常由两部分组成：绝缘层和镀覆金属。目前常用的绝缘层陶瓷材料主要有  $\text{Al}_2\text{O}_3$  基板，未来更高导热性能的 AlN 和  $\text{Si}_3\text{N}_4$  等基板使用比例会逐渐增加。还需指出的是，虽然直接覆铜/覆铝陶瓷基板（Direct Bonded Copper/Aluminum）是目前最常用的一种基板，但是其抗高低温冲击能力不佳，结合效果一般，因此未来基于活性金属钎焊 AMB（Active Metal Brazing）的覆铜/覆铝陶瓷基板将大有可为。绝缘金属基板（IMS）和陶瓷基基板更主要的优势是体现在成本方面，由于绝缘金属基板绝缘耐压性能较好、成本可控，也逐渐成为未来的发展趋势之一。
- 此外，可满足更高工作电压和更高开关频率的多层陶瓷覆铜基板以及陶瓷基板与热沉的集成封装形式也应该引起关注，这是因为多层陶瓷覆铜基板具有以下特点：（1）降低电场强度，防止局部放电击穿；（2）提升散热性能，降低芯片结温；（3）降低寄生电容，从而降低共模电流，满足高频开关要求。虽然目前其制作工艺复杂，成本高，但是也有可能成为未来 SiC 模块的关键

基板材料之一。

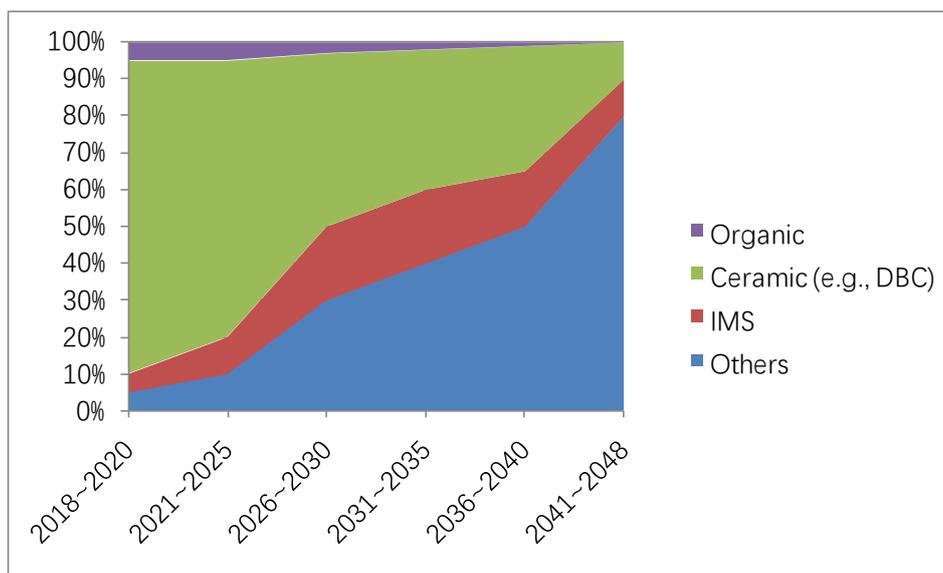


图 2.16 车用电机控制器逆变装置中功率模块的基板材料用量份额趋势

➤ 互连材料的应用趋势：

- 互连材料方面，应主要瞄准满足未来 SiC 芯片高温可靠工作要求。目前主要使用的焊料合金的熔点一般低于 400°C，导致其无法满足 200°C 以上高温的可靠工作要求，易发生高温疲劳老化失效，严重影响模块的可靠性。因此未来低温烧结银互连材料和瞬态液相连接合金材料将会得到广泛应用。这里尤其需要指出的是，一方面目前瞬态液相连接合金材料形成互连后的金属间化合物的熔点一般在 600°C 左右，仍然低于烧结银的 960°C 的熔点值；另一方面，瞬态液相连接合金材料形成互连后的金属间化合物可能发生脆性相的转变，影响模块可靠性。因此，随着 SiC 器件的不断发展，瞬态液相连接合金材料的应用也会遇到新的挑战。
- 鉴于未来单面散热平面封装 SiC 模块、双面散热平面封装 SiC 模块、甚至于双面散热叠层封装 SiC 模块等新型封装模块的不断应用，未来还需要发展满足高密度封装 SiC 芯片所需的灌封或者塑封材料。未来 SiC 模块用塑封材料应具备耐高温、高导热、良好的流动填充性、热膨胀系数匹配可调、气密性好等特点。而针对电动汽车用模块的灌封材料，则应朝耐高温、低模量及良好的与基板的粘接强度等方向突破。对于温度超过 400°C 的封装需求，现有有机塑封和灌封方案已不能满足，需要采用真空陶瓷或金属封装形式。

## 2.4.5 可靠性

### 2.4.5.1 DC-DC 转换器

- 功率模块使用寿命的应用趋势：（如图 2.17 所示）
  - 当前，消费类和通讯类功率模块的使用量占主要的份额。但随着第三代半导体器件的普及和功率密度的提升，工业、电动车、军工、航空航天对功率模块的需求量会逐年提升。因此，总体来讲对功率模块的使用寿命要求会逐步提高。
- 问题和挑战：
  - 随着新材料、新器件、新工艺的引入，需要研究新的失效和可靠性机理。
  - 大功率、大电流、高功耗所带来的多重、复杂的失效机理研究。
  - 成本的降低和产品面世周期的缩短，为新型可靠性机理的研究带来极大的挑战。
- 潜在解决方案：
  - 运用数值模拟和分析工具，在产品初期即进行可靠性设计（Design for Reliability）。

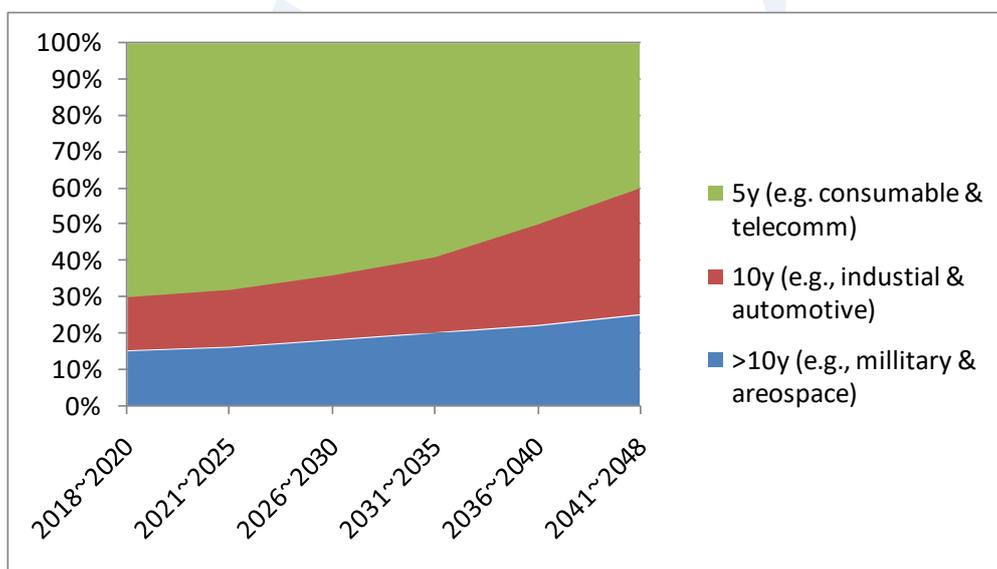


图 2.17DC-DC 转换器使用寿命的发展趋势

### 2.4.5.2 MOSFET 模块

- 功率模块可靠性趋势：（如图 2.18 所示）
  - SiC 模块的可靠性是模块封装的最终也是最关键的目的。鉴于未来 SiC 模块的功率密度、工作温度、工作频率等不断提升，如果不发展全面的多重物理场量解决方案来开发 SiC 功率模块，以解决低压（600~3300V）、中等电压

(3.3~10kV) 和高压 (10~24 kV) SiC 器件中的电、热、辐射和热机械问题, 则 SiC 模块的可靠性 (如抗高低温冲击、温度循环、高温高湿等极端复杂环境应力老化的能力) 将势必大幅下降, 无法正常使用。

- 未来功率器件应主要应用在工业电子、电力机车、航空航天及其它军事领域。不同的应用领域, 对于可靠性的要求也不相同。对于工业电子领域, 未来 SiC 模块的使用年限大概控制在 10 年左右。而电动汽车和电力机车领域, 则希望达到~15 年的服役寿命。对于航空航天及其它军事领域, 强制要求达到至少 15 年以上的服役寿命。例如宇航用火星探测车中的电力电子元器件要求可靠工作寿命达到 30 年以上。
- 考虑到工业电子领域对性能、功率密度和可靠性的需求远低于电动汽车、航空航天等高端领域, 因此工业电子用 SiC 模块的需求将不会十分突出, 除少数特殊场合外, 应该仍然是以 Si IGBT/MOSFET 功率模块为主导。但是值得注意的是, SiC 模块未来在汽车电子 (除去电机驱动等大功率场合) 中的电子元器件比例将越来越高 (例如车载电源、汽车充电等)。
- 电动汽车的电机驱动方面, 将是未来 SiC 模块在民用市场的主战场。这是因为电动汽车的电源模块单元输出功率均高达几十千瓦, 未来可能达到数百千瓦。这导致其中电力电子器件由于自身工作损耗发热而引起其 p-n 结温度急剧增加, 极易超过其额定工作温度极限 (Si 基器件为 125~150°C)。因此, 为有效控制电力电子器件工作结温, 保障电源模块转换效率和可靠性, 电动汽车中电机驱动控制器系统须设计大容量的冷却装置, 这已成为影响混合动力汽车成本及续航能力的重要因素。而 SiC 模块由于其耐高温的工作特性, 以及伴随发展的高温封装方案, 可以有效降低控制器系统的热管理成本。此外, 具备高频工作能力的 SiC 模块, 通过高密度封装设计, 可以显著实现控制器的小型化和轻量化。以上优势对于未来电动汽车的发展至关重要。因此, 为保证 SiC 模块的可靠性, 提高服役寿命, 封装材料方面需要大量发展耐高温封装材料, 封装工艺方面应该大力推进高密度封装结构设计和低应力封装工艺集成。
- 最后需要特别指出的是, 航空航天用 SiC 模块不仅需要极长的工作寿命, 而且服役的环境也非常复杂, 因此对其封装材料、封装设计和工艺要求也就更高。尤其是航空航天用 SiC 模块未来应该侧重发展全金属封装的高密度 SiC 模块, 塑封方案很难满足航空航天工作场景的复杂苛刻要求。封装材料的可靠工作温度未来应在-100~300°C 的范围。模块的金属封装外壳未来可瞄准基于 3D 打印技术的一体化封装外壳, 提高其密封性。模块封装材料也应具有较好的抗辐射老化能力。

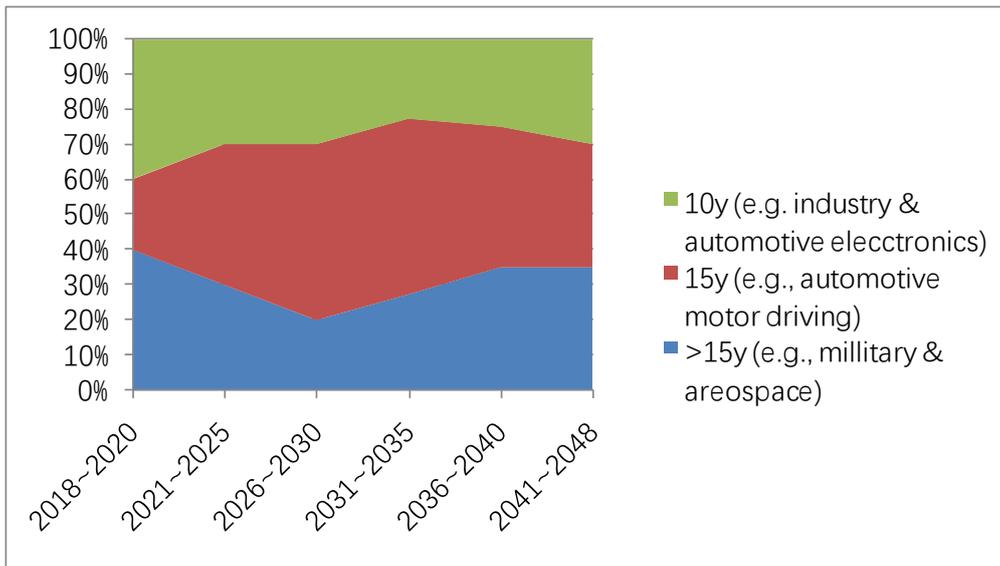


图 2.18 逆变装置中功率模块使用寿命的发展趋势

## 2.5 小结

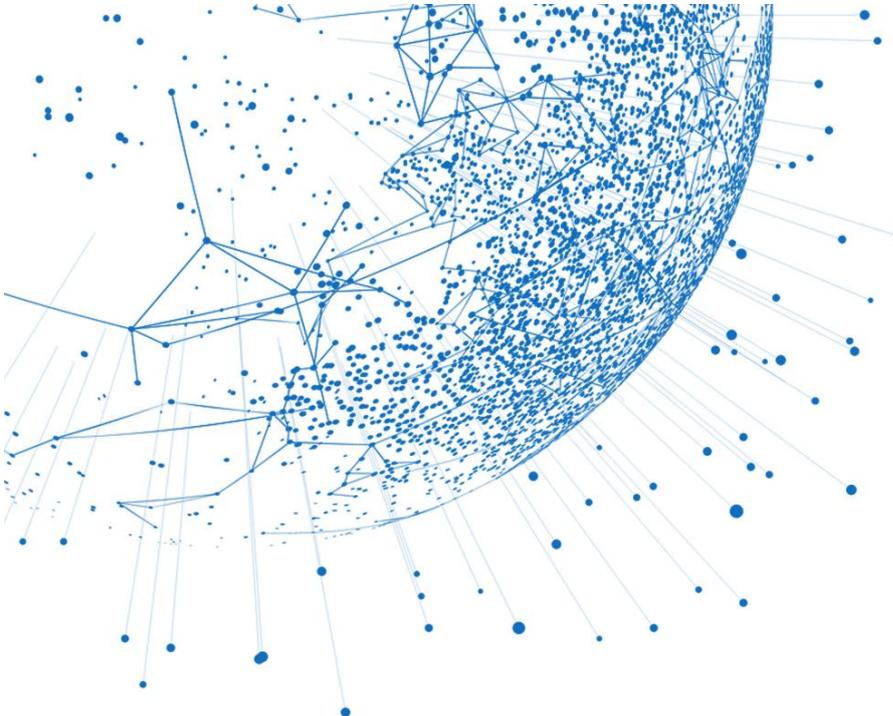
随着第三代半导体器件应用的不断普及，市场、成本、集成密度、功率密度、功率要求、电流/电压要求、散热性能、频率要求、转换效率、极端环境的应用、使用寿命等因素发生了很大的变化。随着这些因素的影响和推动，相信未来 30 年内，基于第三代半导体器件的封装技术和模块形式将会有较大的改变，主要表现在以下几个方面：

- 结构与尺寸：模块封装会向高度集成化、微型化、一体化封装、类型集中等方向发展。
- 电气性能：LLC 谐振和移相全桥软开关等拓扑结构在 DC-DC 转换器的应用会越来越广，三电平三相全桥和三电平单相半桥拓扑结构在车用逆变器的 MOSFET 模块应用会逐渐增多，但不排除会有更多、更先进的拓扑结构在未来 30 年出现、甚至普及应用。
- 功率与散热：随着散热技术的不断发展，模块的功率密度会不断增大，预计 30 年后将发展到  $150\sim 180\text{W}/\text{cm}^3$ （除非材料、结构、工艺、应用等有较大的突破，已逼近极限）。
- 材料与工艺：功率模块的功率器件，我们认为 Si 基器件的应用会逐渐减少；相反第三代半导体器件的应用会逐渐增多，预计未来 30 年将以 SiC 器件和 GaN 器件为主，其应用领域会有侧重。对于基板材料，未来 30 年 DC-DC 转换器中有机基板还是应用主流，但比重会逐步下降；绝缘金属基板、陶瓷基板等适用于大功率、大电流、高电压的基板，应用会逐渐增多。封装形式会逐渐由二维平面封

装逐渐向三维立体封装发展，相应的三维封装工艺也会取得较大的发展。

- 可靠性: 因为第三代半导体器件在功率模块应用中的优势, 未来功率模块在工业、电动汽车、军工、航空航天等领域的用量会逐渐增多, 因此对功率模块的可靠性要求更高。

CASIA



# SiC 应用技术路线图



近年来，“节能减排”和“开发绿色新能源”已成为我国长期发展的基本国策。在我国绿色能源产业发展的推动下，电力电子技术迅速发展成为建设节约型社会、促进国民经济发展、践行创新驱动发展战略的重要支撑技术之一。

SiC 器件已开始替换 Si 器件，替换速度在不断加快，这个趋势已不用质疑。在 SiC 器件现状的基础上，对 SiC 器件的发展趋势、整体应用及趋势做出预判，最后选择电网、电力牵引、不间断电源、电动汽车、家用电器和消费类电子这些领域重点论述应用 SiC 的机遇。

### 3.1 SiC 器件的现状

截至 2018 年 6 月，市场上已有 SiC 二极管、SiC MOSFET、SiC 二极管与 SiC MOSFET 构成的全 SiC 模块、以及 SiC 二极管与 Si IGBT 构成的混合模块这四大类产品。

以美国 Wolfspeed 公司为例来说明 SiC 二极管和 SiC MOSFET 产品大致水平。

- SiC MOSFET 分立器件产品：900V/ (11.5~63A)、1000 V / (22~35 A)、1200 V / (10~90A)和 1700V/(5.3~72A)；
- SiC MOSFET 裸片产品：900 V/ (36~196 A)、1000 V/ 36 A、1200 V / (19~98 A)、1700 V/(40~72 A)；
- SiC 二极管分立器件产品：600 V/ (1~20 A)、650 V/ (2~50 A)、1200 V/ (2~40 A)、1700 V/ (10~25 A)；
- SiC 二极管裸片产品：600 V/ (1~10 A)、650 V/ (4~50 A)、1200 V/ (2~50 A)、1700 V/ (10~50 A)；
- 全 SiC 模块产品：1200 V / (20~325 A)、1700 V / 225A (半桥)。

混合模块以日本 Mitsubishi Electric 为例进行说明，600 V/(20~200 A)、1200 V / (100~600 A)、1700 V/1200 A。

### 3.2 SiC 器件的发展趋势

总体上讲，电力电子器件向着承受更高电压、更高电流密度、更低导通压降以及更快开关频率等方向发展。SiC 产品的整体发展趋势：

- SiC 产品的电压电流会进一步提高；
- SiC 产品的开关频率会进一步提高；
- SiC 产品的成本会持续降低。预计 SiC 二极管和 SiC MOSFET 等器件的价格每年以超过 10% 的速度下降，已开始逐步取代 Si 器件；
- SiC 产品的可靠性会进一步提高；
- SiC 产品类型会更加丰富多样，如 SiCIGBT、SiC 晶闸管等会出现；

- 集成驱动的 SiC 产品会更多，如驱动和芯片一体化、光触发、集成短路保护功能等；
- 定制化的 SiC 产品会更多，如光伏的专用模块等。

### 3.3 SiC 器件应用的整体技术路线

#### 3.3.1 SiC 器件和 Si 器件的竞争分析

电力电子器件设计的基本发展趋势是在降低开关损耗的基础上，提高开关频率，缩小磁性元件的尺寸，减小散热器体积和大小，进而提升功率密度。

SiC 器件的优点至少有下列几条：

- 当用同一 SBD 实现换流时，SiC 器件的开通损耗显著小于 Si 器件的开通损耗，有大约降低 25~50% 的对比结果；
- SiC 器件的关断损耗显著小于 Si 器件的关断损耗，有大约降低 5~10 倍的对比结果；
- SiC 器件关断损耗受温度影响的程度要远小于 Si 器件关断损耗受温度影响的程度；
- SiC 器件额定电流以下的导通损耗通常低于 Si 器件；
- 理论上，SiC 器件最高运行结温（现有 200°C 的产品）比 Si 器件的要高；
- SiC 二极管没有正向恢复电压和反向恢复电流；
- SiC 器件的门极驱动电荷要小于 Si 器件的门极驱动电荷；
- 作为单极型器件，SiCMOSFET 在保证低导通压降的前提下，可以极大提升器件的阻断电压，目前研制的 SiCMOSFET 阻断电压已经达到 10KV。

SiC 器件的缺点至少有下列几条：

- SiC 器件的栅极阈值电压通常低于 Si 器件的栅极阈值电压，易受  $dv/dt$  影响而导致误触发，同时存在栅极阈值电压漂移等可靠性缺陷。
- SiC 器件耐受短路电流的持续时间要小于 Si 器件耐受短路电流的持续时间。

#### 3.3.2 应用驱动力

现有量产化 SiC 产品电压最高只有 1700V，只能应用在电压较低、功率不大的场合。SiC 混合模块的电流可以做到 1000A 以上，与相同电流电压等级的 Si 模块比较，性能优势较为明显，成本和可靠性方面相对于全 SiC 模块较易被用户接受，因此，在要求有高电能转换效率的领域具有较大的应用市场。随着 SiC 产品向高压大容量方向发展，SiC 产品的应用领域、应用量都会越来越多。但在 600V 及以下小容量换流器中，在面临现有 Si MOSFET 强有力竞争之外，还可能会受到 GaN 器件的冲击。

SiC 产品应用领域至少包括电网、电力牵引、电源、电动汽车、家用电器、医疗设备和消费类电子等。

SiC 产品至少在开关电源、电梯控制系统、轨道牵引逆变器、EV/HEV 电机驱动、空调、光伏、电动汽车充电桩、大型工程机械、固态断路器、感应加热、电力电子变压器等有试用或应用。

采用 SiC 产品取代 Si 产品，从技术上来讲大致有以下几个驱动力，当然，对于具体某一产品，技术上的驱动力可能是以下几个驱动力的组合。

- (1) 降低损耗，提高换流器的转换效率。低的通态损耗和开关损耗可以提高换流器的转换效率。如以 $\pm 800\text{kV}$ ，额定电流为  $5\text{kA}$  的 LCC-HVDC 为例，据测算，采用 SiC 可减少约 47% 的功率损耗。又如对于相同容量的换流器，采用高电压的 SiC 产品，可以降低换流器的电流，从而提高换流器的转换效率；
- (2) 降低装置的复杂性和电路复杂程度。通过高电压 SiC 产品来替换相对低电压 Si 产品，降低电力电子器件数或/和模块数，从而降低装置的复杂性、提高装置的可靠性；
- (3) 减少功率变换的层级。通过高电压 SiC 器件(指电压为  $10\text{kV}$  及以上的 SiC 器件)可减少功率变换的次数，如省略降压变压器等；
- (4) 提高开关频率。如电机驱动等，可以提供更高频率的输出电压；
- (5) 提高适用性。通过提高开关频率，降低电抗、电容、变压器等体积，减轻重量，提高装置的适用性，如船舰、车辆等场合；又如电网改造中，用电力电子变压器替换常规变压器，采用 SiC 解决改造场地限制问题；
- (6) 降低系统散热要求。由于 SiC 带来的低损耗，系统效率提高，降低系统散热设计难度和成本；
- (7) 特殊运行环境的需求。如周围的环境温度比较高，Si 产品不适用。

### 3.3.3 差异化发展

2017 年 SiC 器件的市场份额约为 3.02 亿美元，预计到 2023 年，市场份额将达到 14 亿美元左右。电动汽车、PV、高效能电源会是 SiC 器件推广应用的焦点。SiC 的应用呈现出下面三个方面的差异化发展：

- SiC 提供裸片产品。除非大客户，通常不提供裸片 Si 基器件。
  - 1) SiC 没有较为理想的封装；
  - 2) 便于充分发挥 SiC 器件的特长，但应用难度增加。
- SiC 二极管产品。应用相对容易，和 Si 基产品价格差距要小些，在比特币的蚂蚁挖矿机的电源中有批量的商业应用，在高效能的(数据中心)电源、PV、充电桩中已有不少应用。

- SiC MOSFET 产品。应用相对较难（如过快的开关带来高 dv/dt 问题），和 Si 基产品价格差距要大些，在 PV 逆变器、充电桩、电动汽车充电与驱动、电力电子变压器等有试用。

### 3.3.4 共性弱项

与 Si 产品相比，SiC 产品存在两个较为共性的弱项：

- (1) 价格过高。现阶段（2017 年 12 月）国际 SiC MOSFET 产品价格是对应 Si MOSFET 产品的 5 到 6 倍，国内 SiC 产品的售价还要高一些，有的甚至达到 10 倍。SiC 产品价格主要取决于晶圆。如 SiC MOSFET 产品的价格下降到对应 Si 产品的 2 倍以内，采用 SiC 的相应产品才会具有较强的市场竞争力。对体积或重量要求较为强烈的产品或定制类的项目或工程，对 SiC 产品价格敏感性要弱些；
- (2) 可靠性没有经过大量的应用验证。和 Si IGBT 相比较，SiC MOSFET 器件的鲁棒性毕竟要略差些，可靠性数据有待验证，特别是金属氧化层寿命，体二极管可靠性以及阈值电压漂移问题尤其引人关注。现有 SiC MOSFET 产品的试验都是沿用 Si 产品的相应试验项目和方法，还没有针对 SiC MOSFET 产品特点设计的试验项目和方法。SiC 的可靠性标准和试验是技术瓶颈。有的 EV/HEV 生产商较为关注 SiC 器件的可靠性，如 SiC 产品有缺陷，则需要召回整辆汽车，相应的经济损失会比较大。

## 3.4 SiC 器件在电网应用的技术路线

从直流输电、柔性变电站、灵活交流输电、光伏和固态开关这几个有代表性应用方向来阐述。风力发电的应用可参见基于全控器件的灵活交流输电相关内容。

### 3.4.1 直流输电

#### 3.4.1.1 简介

直流输电主要有 LCC-HVDC (Line-commutated converters - HighVoltage Direct Current)、VSC-HVDC (Voltage-source converters - HighVoltage Direct Current)、Hybrid HVDC 和 DC grid 等，其中，Hybrid HVDC 和 DC grid 直到 2017 年 12 月还没有工程应用。现阶段，LCC-HVDC 都采用 Si 晶闸管，VSC-HVDC 都采用 Si IGBT。VSC-HVDC 将逐步取代 LCC-HVDC。

6250A 是直流输电中的最大额定电流。1100kV 是直流输电中的最高直流电压。直流输电的最高电压超过 1100kV、额定电流超过 6250A 的可能性不太大。

### 3.4.1.2 驱动力

直流输电中应用 SiC 器件 (包括混合 SiC 器件) 的驱动力为 3.3.2 中的(1)、(2)、(5)和(6)。由于 HVDC 的开关频率相对较低,降低损耗主要是降低通态损耗。需要指出的是散热要求的降低通常会带来装置占地和体积的减少。

### 3.4.1.3 对器件的要求

- SiC 产品的电压 $\geq 10\text{kV}$ 、电流 $\geq 1.0\text{kA}$ ;
- 压接型封装,确保失效短路;
- 低通态压降,以提高整体效率;可降低开关速度,得到更低的通态压降;
- 对 MMCVSC-HVDC,需要反并联二极管能耐受较大浪涌电流;
- 耐受额定电流的倍数大、时间长,耐受后关断能力强。

### 3.4.1.4 发展预测

现阶段还没有 SiC IGBT 的相关产品,混合模块的容量(1700 V/1200 A)还是相对较小,仅作简要预测。

- 混合 SiC 器件得到推广应用的时间应早于纯 SiC 器件得到推广应用时间;
- 2030 年前,3300~6500V/1500~3000A 系列 Si IGBT+SiC Diode 混合器件会在 VSC-HVDC 中示范应用;
- 2048 年前, SiC MMC-HVDC 的转换效率预计可以高达 99.8%。

表 3.1 柔性直流换流阀发展预测

	2020	2025	2030	2035	2040	2048
电压等级 (DC)	$\pm 50\text{kV}$	$\pm 50\text{kV}$	$\pm 100\text{kV}$	$\pm 200\text{kV}$	$\pm 320\text{kV}$	$\pm 400\text{kV}/500\text{kV}/800\text{kV}$
容量 MW	50	100	500	1000	2000	5000
采用器件	MOSFET	IGBT	IGBT	IGBT	IGBT	IGBT
器件参数	6.5kV/60 0A	15kV/60 0A	15kV/10 00A	20kV/10 00A	20kV/20 00A	20kV/2500 A
换流阀效率	98	98.5	99	99.5	99.6	99.8

## 3.4.2 柔性变电站

### 3.4.2.1 简介

柔性变电站/Transformerless Intelligent Power Substation (TIPS) 通常包括电力电子变压器/固态变压器(Solid State Transformer)和固态断路器等电力电子设备。这里重点关

注电力电子变压器，固态断路器在

3.4.5 固态开关中有相应的阐述。

电网用电力电子变压器的最低交流电压不宜低于 10kV (电网标称电压)，最小容量(三相) 不宜小于 315kVA。最高交流电压为 1000 kV (电网标称电压)，最大容量为 1000 万 kW。电网用电力电子变压器的最高电压超过 1100kV、额定容量超过 1000 万 kW 的可能性不太大。

### 3.4.2.2 驱动力

电力电子变压器中应用 SiC 器件的驱动力为 3.3.2 中的(1)、(2)、(4)、(5)和(6)。电力电子变压器较为关注效率、体积和重量等。

### 3.4.2.3 对器件的要求

- SiC 产品的电压 $\geq 10\text{kV}$ ;
- SiC 产品的开关频率 $\geq 10\text{kHz}$ ;
- SiC 产品的电流 $\geq 20\text{A}$ ;
- 耐受额定电流的倍数大、时间长，耐受后关断能力强。

### 3.4.2.4 发展预测

电力电子变压器中应用研究相对较多。

- 在 5 年内 (到 2023 年)，三相 PET 样机的容量应可做到 315kVA 或以上，系统标称电压输入为 10kV 或 6kV、输出为 220V/380V 的三相 PET 样机转换效率可以到 98.3%或以上;
- 在 5 年内 (到 2023 年)，采用 6500V 电压等级 SiC MOSFET 的 35kV/5MVA 全 SiC 电力电子变压器实现工程示范应用;
- 2030 年前，将 15kV SiC 双极性器件示范应用到 500kV 电力电子变压器。SiC 功率二极管器件包括高压 PiN 二极管、双极晶体管(BJT)、绝缘栅双极晶体管(IGBT)、晶闸管、GTO 和碳化硅 GCT 等。

表 3.2 电力电子变压器 (PET) 发展预测

	2020	2025	2030	2035	2040	2048
电压等级 (AC)	35kV	35 kV	110 kV	220 kV	330 kV	500 kV
容量 MVA	50	100	500	1000	2000	5000
采用器件	MOSFET	IGBT	IGBT	IGBT	IGBT	IGBT
器件参数 kV/A	6.5kV/600	15kV/60 0	15kV/10 00	20kV/10 00	20kV/20 00	20kV/250 0

PET 效率	98	98.4	98.8	99.1	99.3	99.4
--------	----	------	------	------	------	------

### 3.4.3 灵活交流输电

#### 3.4.3.1 简介

按所用的电力电子器件可控性来分，灵活交流输电 (Flexible AC Transmission system, FACTS) 可分为基于半控型电力电子器件的 FACTS 装置，如可控串联补偿装置 (Thyristor controlled series capacitor, TCSC) 和静止无功补偿装置 (Static VAR compensator, SVC) 等，和基于全控型电力电子器件的 FACTS 装置，如静止同步补偿器 (Static synchronous compensator, STATCOM) 和统一潮流控制器 (Unified power flow controller, UPFC) 等。现阶段，基于半控型电力电子器件的 FACTS 装置都采用晶闸管，基于全控型电力电子器件的 FACTS 装置都采用 Si IGBT。基于全控型电力电子器件的 FACTS 装置将逐步取代基于半控型电力电子器件的 FACTS 装置。

按换流器接入电网的方式来分，可分为串联型 FACTS 装置，如可控串联补偿装置 (TCSC)、静止同步串联补偿装置 (Static synchronous series compensator, SSSC)、故障电流限制器 (Fault Current Limiter, FCL) 等；并联型 FACTS 装置，如静止无功补偿装置 (SVC)、静止同步补偿器 (STATCOM)、可控并联电抗器 (Controllable Shunt reactor, CSR) 等；串并联型 FACTS 装置，如统一潮流控制器 (UPFC)、可转换静止补偿器 (Convertible Static Compensator, CSC) 和变频变压器 (Variable Frequency Transformer, VFT) 等。

串联部分的额定电流超过 6300A 的可能性不大，并联部分的最高交流电压为 1000 kV (电网标称电压)。

#### 3.4.3.2 驱动力

FACTS 中应用 SiC 器件 (包括混合 SiC 器件) 的驱动力为 3.3.2 中的(1)、(2)、(5) 和(6)。由于 FACTS 的开关频率相对较低，降低损耗主要是降低通态损耗。需要指出的是散热要求的降低通常会带来装置占地和体积的减少。

#### 3.4.3.3 对器件的要求

- 压接型封装，确保失效短路；
- 低通态压降，以提高整体效率；可降低开关速度，得到更低通态压降；
- 对 MMC VSC 结构，需要反并联二极管能耐受较大浪涌电流；
- 耐受额定电流的倍数大、时间长，耐受后关断能力强。

#### 3.4.3.4 发展预测

- 混合 SiC 器件得到推广应用的时间早于纯 SiC 器件得到推广应用的时间；
- 基于全控型电力电子器件的 FACTS 中 STATCOM 最有可能率先得到应用。

表 3.3 灵活交流输电装置 (FACTS) 发展预测

	2020	2025	2030	2035	2040	2048
电压等级 (AC)	35kV	35 kV	110 kV	220 kV	330 kV	500 kV
类型	APF	STATCO M SSTS	STATCO M SSTS	STATCO M SSTS	STATCO M SSTS	UPFC
容量 MVA	5	10	50	100	200	500
采用器件	MOSFE T	IGBT	IGBT	IGBT	IGBT	IGBT
器件参数	6.5kV/60 0A	15kV/600 A	15kV/100 0A	20kV/100 0A	20kV/200 0A	20kV/ 2500 A
效率	97	97.5	98.4	99.1	99.6	99.6

### 3.4.4 光伏

#### 3.4.4.1 简介

光伏逆变器主要有安装在光伏板上的微型逆变器,用于屋顶光伏的组串式光伏逆变器,用于光伏电站的集中式光伏逆变器。

到 2018 年 6 月, Enphase 的微型逆变器最大输出功率在 240~320 VA。阳光电源产品的单相组串式光伏逆变器的输出功率在 3~8kW, 三相组串式光伏逆变器的输出功率在 10~80kW, 集中式光伏逆变器的额定输出功率在 500~1500kW。

现有光伏逆变器普遍采用 Si 器件, 经过 40 多年的发展, 转换效率和功率密度等已接近理论极限。如需进一步提升, SiC 等宽禁带器件成为必然的选择。采用混合 SiC 功率模块, 光伏逆变器转化效率应有一定程度的提高, 如 Mitsubishi Electric 推出 600V/50A 的混合 SiCH 桥功率模块, 但这应该是 SiC 器件替换 Si 器件过程中的一个过渡。过渡时间的长短主要取决于逐渐解决 3.3.4 中 2 个较为共性弱项所需要的时间。

#### 3.4.4.2 驱动力

光伏逆变器中应用 SiC 器件 (包括混合 SiC 器件) 的驱动力为 3.3.2 中的(1)、(4)、(5)和(6), 降低损耗主要是降低开关损耗, 也可通过高电压的器件来降低电力电子器件数、降低电流值, 提高装置的转换效率。

### 3.4.4.3 对器件的要求

- 用于组串式逆变器的 SiC 产品开关频率 $\geq 50$  kHz;
- 用于集中式光伏逆变器的 SiC 产品开关频率 $\geq 10$  kHz;
- 低的开关损耗,以提高装置的转换效率;
- 尽可能低的价格,光伏逆变器产品对价格较为敏感。

### 3.4.4.4 发展预测

高效、高功率密度、高可靠和低成本是光伏逆变器的未来发展趋势。在组串式和集中式光伏逆变器中, SiC 产品会逐渐替代 Si 产品。

- 组串式光伏逆变器 5 年内 (到 2023 年), 单相 3kW 产品最大转换效率应可大于 99.50%, 重量应可小于 7.5kg; 三相的 50kW 产品, 最大转换效率应可达 99.50%, 重量小于 33kg, 即优于 1.5 kW/kg。已有 SiC 器件小规模的应用, 特别是 MPPT 升压电路上由于开关频率的提升已经有量产化产品, 但在逆变侧电路应用上仍然处于试验或小批量产阶段, 乐观预计 10 年内, SiC 器件会基本上替换掉 Si 器件;
- 集中式光伏逆变器 SiC 混合器件优先得到应用, 5 年内 (到 2023 年), 额定功率 500kW 产品的最大转换效率应可达 99.20%。

表 3.4 光伏逆变器发展预测

	2020	2025	2030	2035	2040	2048
电压等级 (AC)	0.4kV	10 kV	35 kV	110 kV	110 kV	220 kV
类型:	组串式	集中式	集中式	集中式	集中式	集中式
容量	3-10kW	500-1500 kW	3-5MW	10MW	20MW	50MW
采用器件	MOSFET	MOSFET	IGBT	IGBT	IGBT	IGBT
器件参数	1.2kV/50 A	6.5kV/10 0A	15kV/50 0A	20kV/30 0A	20kV/60 0A	20kV/15 00A
效率	97	97.5	98	98.5	98.6	98.8

表 3.5 采用 SiC 器件的光伏逆变器市场占比预测

	2020	2025	2030	2035	2040	2048
市场占比%	10	50	70	75	80	85

备注：其它可能采用 Si 器件、GaN 器件或其他未来会出现的功率器件

## 3.4.5 固态开关

### 3.4.5.1 简介

按照应用系统的电源性质,固态开关(Solid State Switch)可分为交流 SSS 和直流 SSS;根据开关拓扑结构可分为纯 SSS 和混合开关;根据所使用器件的类型可分为全控型 SSS (采用 IGBT) 和半控型 SSS (采用晶闸管)。

固态开关在高压方面的应用之一为高压直流断路器。高压直流断路器有 3 种类型:机械式高压直流断路器、固态高压直流断路器和混合式高压直流断路器。固态高压直流断路器采用纯电力电子器件作为主分断装置,与传统的机械式断路器相比,其动态性能优势明显。混合式高压直流断路器用电力电气器件和机械开关的混合拓扑。混合式和机械式高压直流断路器都在工程中得到试验应用。

固态开关在低压交流的应用主要有固态继电器和接触器,较适用于要求频繁开关和较长使用寿命的场合。Crydom 交流固态接触器输出可达 150Arms/660Vac。

固态开关在变压器中的应用为有载分接开关(On-load tap-changers)。有载分接开关有机械式、混合式和电力电子式三种。混合式采用晶闸管或 IGBT,电力电子式都采用 IGBT。如将 OLTC 整个放到变压器内部,要求 OLTC 能够在油温为 150 度时,完成相应的切换工作,而 Si 器件不能满足这一特殊要求。

### 3.4.5.2 驱动力

固态开关中应用 SiC 器件的驱动力为 3.3.2 中的(1)、(2)、(5)、(6)和(7)。降低损耗,主要是降低直流断路器或电力电子式 OLTC 中电力电子器件的通态损耗;特殊运行环境的要求仅限于变压器箱内的 OLTC。

### 3.4.5.3 对器件的要求

- 对于直流断路器,压接型封装,确保失效短路;
- 对于直流断路器,高关断电流能力。系统故障时,断路器阀将承受短时的大电流,持续时间为 2~5ms,峰值可能达到数十 kA 以上;
- 对于普通的频繁投切开关,单只器件耐压 $\geq 10$  kV;
- 对于普通的频繁投切开关,器件耐热能力强,便于耐受故障电流的冲击;
- 对于 10kV 配网变压器的 OLTC,电力电子器件的电压不应小于 1200V,额定电流不应小于 50A;

- 对变压器箱内 OLTC，器件的结温不应低于 200 度；
- 对变压器箱内 OLTC，器件密封性较高，能在变压器油中长期工作。

### 3.4.5.4 发展预测

- 5 年内 (到 2023 年)，实现 3300~4500V 混合功率模块的 35kV 及以上的高压固态开关；
- 基于 SiC 产品的电压电流相对较小，SiC 的应用预计在变压器的 OLTC 中率先得到试验应用。

表 3.6 固态开关发展预测

	2020	2025	2030	2035	2040	2048
电压等级 (AC)	0.4kV	10 kV	35 kV	±110 kV	±220 kV	±500 kV
类型:	交流断路器	交流断路器或 OLTC	交流断路器或 OLTC	直流断路器	直流断路器	直流断路器
电流 A	100	630	1200	2500	2500	3000
采用器件	MOSFET	IGBT	IGBT	IGBT	IGBT	IGBT
器件参数	1.2kV/100A	15kV/650A	15kV/650A	20kV/1250A	20kV/1250A	20kV/1500A
损耗%	1.5	1	0.9	0.8	0.7	0.6

## 3.5 SiC 器件在电力牵引应用的技术路线

### 3.5.1 简介

轨道交通车辆呈现多样化发展，从车辆的运行状态上来看，总体来看可分为干线机车、城市轨道车辆、高速列车，其中城市轨道车辆、高速列车是轨道交通未来发展的主要动力。轨道交通车辆中大量应用功率半导体器件，可以说功率半导体器件的发展推动了轨道交通的发展，车辆中的牵引变流器、辅助变流器、主辅一体变流器、电力电子变压器、电源充电机都有使用 SiC 器件的需求。

### 3.5.2 驱动力

轨道交通绿色、智能的发展趋势，对高速铁路轨道交通更高速度和更低损耗的要求，对轨道交通车辆电力电子装置提出更高效率、更小体积、更高功率密度的发展要求，需要系统能够更高工作频率和更高集成度，从而需要新一代器件的支撑。

### 3.5.3 对器件要求

- 电力电子变压器，要求单只器件耐压 $\geq 10$  kV；
- 干线机车牵引变流器，要求单只器件耐压为 3300V；
- 高速列车牵引变流器，要求单只器件耐压为 3300V 和 6500V；
- 城市轨道交通牵引变流器，要求单只器件耐压为 1700V 和 3300V；
- 器件短路能力要求 $\geq 10\mu\text{s}$ 。

### 3.5.4 发展预测

a) SiC 器件在轨道交通车辆应用。根据应用车辆类别，可包括干线机车、高速铁路车辆等动车、地铁等城市轨道交通、磁悬浮交通和有轨电车等多种其他车辆，随着城市化进程、全球化发展，轨道交通车辆将飞速增长，特别是城市轨道交通及高速铁路等。目前，全球城市轨道交通（包括地铁、轻轨等）运营车辆约 12 万辆，高速铁路车辆等动车运营车辆约 0.8 万辆，干线机车约 7.5 万辆，磁悬浮交通处于刚起步阶段，数量较少，可忽略，其他轨道交通车辆约 10 万辆。

表 3.7 各类别车辆的预测

类别	2018 年 (万辆)	2030 年 (万辆)	2040 年 (万辆)	2050 年 (万辆)
干线机车	7.5	10	11.5	12.5
高速铁路等动车	0.8	2.1	3.2	4
地铁等城市轨道交通	12	20	28	32
磁悬浮	0.01	0.05	0.09	0.12
其他轨道交通车辆	10	15	18	20
总和	30.31	47.15	60.79	68.62

b) SiC 器件在轨道交通车辆应用中，根据应用装置的类别，可分为牵引变流器、辅助变流器、主辅一体变流器、电力电子变压器、电源充电机等多种应用类型，随着轨道交通绿色、智能的发展趋势，以及对高速铁路轨道交通更高速度的要求，需要更高效率、更小体积、更高功率密度的轨道交通车辆电力电子装置。

表 3.8 各类别应用装置的预测

类别	2018 年 (万台)	2030 年 (万台)	2040 年 (万台)	2050 年 (万台)
牵引变流器	403.58	537.42	556.56	600.6
辅助变流器	403.58	537.42	556.56	600.6
主辅一体变流器	100.90	289.38	556.56	1115.4
电力电子变压器	0.00	0.5	4	10

电源充电机	504.48	826.8	1113.12	1716
总和	1412.54	2191.52	2786.80	4042.60

c) SiC 器件在轨道交通车辆应用中，轨道交通车辆功能增加，空间利用效率的提升，成本压力增加，要求各种电力电子装置的功率密度、体积缩小的要求不断提升，牵引变流器、辅助变流器、主辅一体变流器、电力电子变压器、电源充电机等电力电子装置功率密度。

**表 3.9 应用装置的功率密度预测**

类别	2018 年 (kW/L)	2030 年 (kW/L)	2040 年 (kW/L)	2050 年 (kW/L)
牵引变流器	2	5	10	30
辅助变流器	3	8	20	40
主辅一体变流器	2	5	10	30
电力电子变压器	1	2	4	8
电源充电机	5	12	22	40

d) SiC 器件在轨道交通车辆应用中，随着轨道交通绿色、智能的发展趋势，降低成本的要求，各种电力电子装置的效率要求不断提升，牵引变流器、辅助变流器、主辅一体变流器、电力电子变压器、电源充电机等电力电子装置预期工作效率不断提升。

**表 3.10 应用装置的工作效率预测**

类别	2018 年	2030 年	2040 年	2050 年
牵引变流器	93%	95%	97%	98%
辅助变流器	95%	97%	98%	98.5%
主辅一体变流器	93%	95%	97%	98%
电力电子变压器	85%	90%	93%	95%
电源充电机	95%	97%	98%	99%

e) SiC 器件在轨道交通车辆应用中，各种电力电子装置的对效率要求不断提升，功率密度提高和体积缩小的压力，牵引变流器、辅助变流器、主辅一体变流器、电力电子变压器、电源充电机等电力电子装置采用的电力电子器件能力不断提高，逐渐开始采用 SiC 器件。

**表 3.11 各种电力电子器件的预测**

类别	2018 年	2030 年	2040 年	2050 年
Si IGBT 器件	98%	70%	30%	10%
混合 SiC 器件	1%	17%	35%	30%
全 SiC 器件	0%	5%	20%	40%

SiC 分立器件	1%	8%	15%	20%
----------	----	----	-----	-----

f) SiC 器件在轨道交通车辆应用中，电力电子装置的散热形式主要有水冷、强制风冷、被动风冷等多种形式，随着电力电子装置效率的提升和体积的变化，对散热形式也有新的变化和要求。

**表 3.12 各种散热形式的预测**

类别	2018 年	2030 年	2040 年	2050 年
水冷	55%	40%	22%	10%
强制风冷	40%	45%	35%	30%
被动风冷	5%	15%	28%	50%
无散热器	0%	0%	5%	10%

g) SiC 器件在轨道交通车辆应用中，各终端用户对车辆中的电力电子器件寿命要求不断提升。

**表 3.13 各使用寿命类别的预测**

类别	2018 年	2030 年	2040 年	2050 年
8y	85%	36%	9%	0%
10y	15%	47%	31%	6%
15y	0%	16%	58%	88%
>20y	0%	1%	2%	6%

## 3.6 SiC 器件在电动汽车应用的技术路线

### 3.6.1 简介

电动汽车行业是未来市场空间巨大的新兴市场。全球范围内新能源车的普及趋势逐步清晰化。根据现有的技术方案，每辆电动汽车使用的功率半导体器件大约 700 美元到 1000 美元。随着电动汽车的发展，对功率半导体器件需求量日益增加，成为功率半导体器件新的经济增长点。

如图 3.1 所示，电动汽车系统架构中涉及到功率半导体应用的组件包括：电机驱动器、车载充电器（On board charger, OBC）、车载 DC/DC 及非车载充电桩。

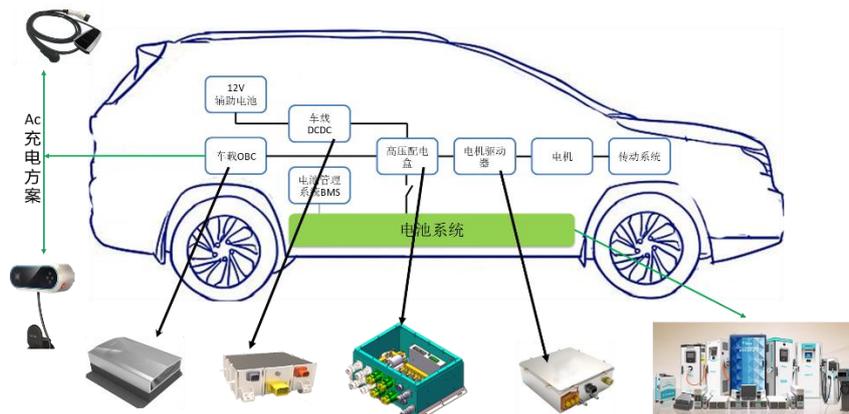


图 3.1 电动汽车电气系统架构

目前，在车载级的电机驱动器、OBC 及 DC/DC 部分，SiC 器件的使用已经比较普遍，主要得益于 SiC 器件的高可靠性及高效率特性；对于非车载充电桩产品，目前由于成本的原因，使用比例还很低。未来，通过充分发挥 SiC 器件高耐压和高频化的优势，系统级成本不但不会上升，而且会有下降的趋势。

### 3.6.2 技术/产品发展驱动力

电动汽车发展，要求电机控制器更高的动力、更低的损耗和更小体积，因此电机控制器的功率密度要求不断提升，从现有的不足 10kW/L 逐步提高到 30kW/L、60kW/L，甚至 100kW/L，功率密度和效率提升的一个最直接好处就是提高电动汽车的续航里程。同时电机和控制器一体化发展的趋势，也要求电机更高转速，控制器更高工作频率和更小体积。这些发展趋势都要求 SiC 器件在电机控制器发挥积极作用。具体来说，主要的驱动力来自于以下几个方面：

#### 3.6.2.1 大功率充电带来的高耐压半导体器件

非车载充电桩：目前充电功率已经提到了 350kW 的功率等级，未来随着电池技术的发展，会逐步有更大充电功率的需求。大功率一个方向就是提高电池充电电压，这将是第三代半导体高耐压特性的重要应用。

#### 3.6.2.2 充电运营企业对运营效益的追求带来的高效率要求

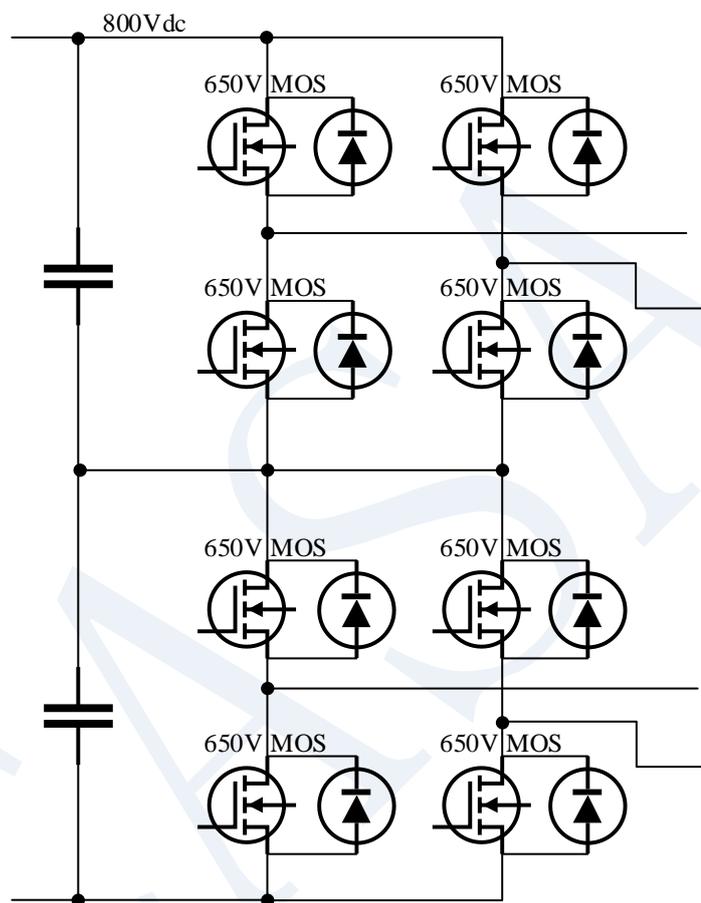
对于充电运营类企业，每天的充电量是巨大的，1%的效率提升将带来巨大的运营成本降低。目前对于非车载充电，基于 Si 基半导体器件的系统效率 96%左右，未来第三代半导体的低导通损耗和低开关损耗的优势，将使得系统效率有可能达到 97%~98%。

表 3.14 车载 OBC 和非车载充电桩的效率提升

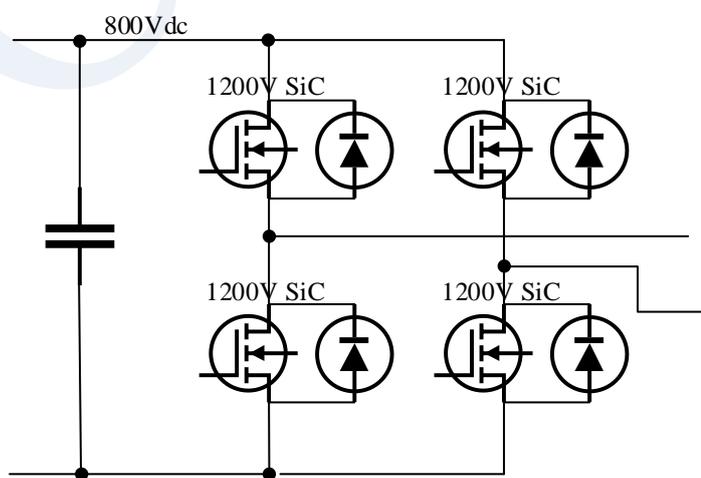
时间	车载 OBC	非车载充电桩（系统）
2018	95%	96%
2048	97%	97%~98%

### 3.6.2.3 车载产品对高可靠性要求带来高耐压及更简化拓扑结构要求。

对于高电压等级的充电电路拓扑，现有设计在 DC/DC 拓扑通常选用多电平方式，具体如图 3.2 所示，原边采用全桥三电平拓扑，单桥臂需要四个管子串联。而采用宽禁带半导体器件之后，电路拓扑可以简化为普通全桥拓扑，单桥臂两只管子即可，电路拓扑及驱动方式都大大简化。



a) 全桥串联拓扑



b) 普通全桥拓扑

图 3.2 电路拓扑

### 3.6.2.4 车载产品轻量化及非车载高功率密度要求带来的高频化需求

车载产品如电机控制器、OBC 等对于产品的重量和体积是一个持续的要求，也是这类产品的核心指标。开关频率的提升是降低产品重量，减小产品体积的关键手段。未来，第三代半导体与新能源车在高频化方面将找到完美的切合点。

表 3.15 车载和非车载的换流器开关频率

时间	车载		非车载	
	PFC	DCDC	PFC	DCDC
2018	25~50kHz	<200kHz	25~80kHz	80~300kHz
2048	150kHz	500kHz	150kHz	500kHz

### 3.6.2.5 电动汽车能效指标带来的对电机驱动器及 DC/DC 高效率要求

充电行业对电源模块的转换效率、待机功耗、功率密度都有较高的要求。SiC 器件开关速度快，开关损耗小，适合高频化应用。随着 SiC 器件技术成熟，成本进一步下降，SiC 器件在充电模块中的应用将是未来的一个趋势。

在电驱动领域，SiC 器件的应用驱动力主要来源于控制器效率提升、功率密度提升和开关频率的提升。如图 3.3 中所示，为额定功率 90 kW 的控制器，分别使用 1200V/400A Si IGBT 和 SiC MOSFET 模块驱动效率的对比。

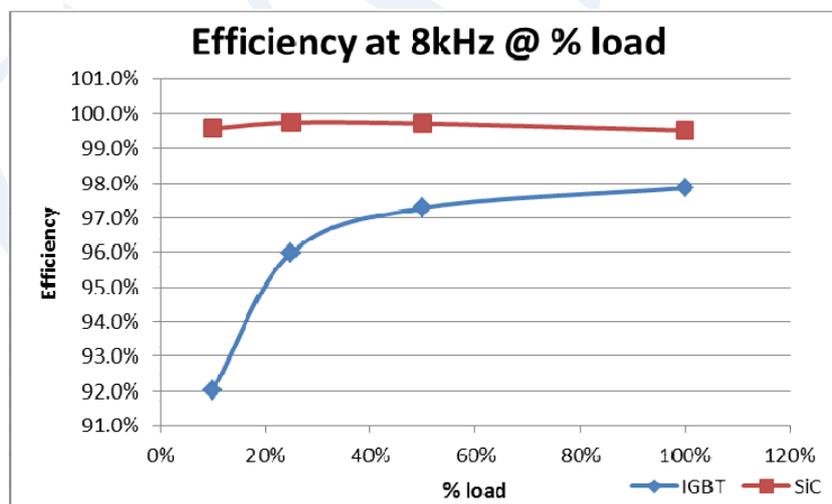


图 3.3 Si IGBT 和 SiC MOSFET 控制器效率对比

从图 3.3 可以看出，SiC MOSFET 的应用，使得控制器效率提升 2%到 8%。根据 NEDC 标准工况，对电动汽车能耗贡献占主要部分为低负载工况，此时，SiC MOSFET 的优势更加明显。初步测算，SiC MOSFET 的应用，综合工况下将带来约 5%效率提升。

电动汽车每百公里电耗减少 1kWh，电池成本可节约约 1500 元。对于续航里程较长的电动汽车，如使用 Si MOSFET，电池成本的降低完全可覆盖从 Si IGBT 到 SiC MOSFET 成本的增加。

第二方面，由于 SiC 器件的小体积、低散热要求、高工作结温等特性，可帮助将电驱动控制器体积减小 80% 以上，是控制器功率密度提升到 50kW/L 的必然选择。

最后，由于 SiC MOSFET 具有更低的开关损耗，开关频率可提升到 20 kHz 甚至更高，将有助于消除驱动系统的噪音，提升乘员舒适性。

### 3.6.3 对器件要求

车载充电器要求采用 1200V SiC 肖特基二极管和 MOSFET；

乘用车电机控制器，要求 SiC MOSFET 和二极管器件耐压能力为 750V；

商用车电机控制器，要求 SiC MOSFET 和二极管器件耐压能力为 1200V。

**表 3.16 对车载和非车载的器件要求**

应用领域		器件种类	电压	电流
OBC		SiC SBD、SiC MOSFET	650V~1200V	≥20A
DC/DC		SiC SBD、SiC MOSFET	650V~1200V	≥20A
电驱动	乘用车	SiC MOSFET	650V~1200V	≥100A
	商用车	SiC MOSFET	1200V~1700V	≥100A

### 3.6.4 关键指标/参数发展趋势

总体来说，新能源汽车在电力电子相关组件方面的发展趋势如下：

车载：轻量化、高效率、高可靠性、高电压、大电流、高集成度

非车载：高电压、大电流、大功率、高效率

#### 3.6.4.1 高电压及大电流

出于用户对充电速度和续航里程的诉求，电动汽车的电池容量越来越大，充电时间会越来越短，直接的要求就是充电功率越来越大。因此，为满足大功率充电的要求，电池充电电压会从现在的最低 300V 逐步向最高 1000V 等级发展，2048 年，为追求更快速度充电，更长续航里程，充电电压完全可能达到 1500V。最大电流将可能达到 800~1000A 左右，远超目前的 400A。

#### 3.6.4.2 变换效率

新能源汽车全普及之后，整个电动汽车的每年的电耗会是一个巨大的数字，汽车会成为高耗能行业，出于节约能源和环境保护的考虑，电动汽车的百公里电耗就和现

在传统汽车的百公里油耗一样，成为主机厂及用户关注的一个重点。当前车载 OBC，DC/DC 及非车载充电器的变换效率从 93%~97% 不等，到 2048 年，车载电源的变换效率将会超过 98%。

### 3.6.4.3 轻量化

轻量化设计是电动汽车实现能耗降低的一个重要手段，也是所有车载产品开发者最为关注的指标之一。而对于电力电子产品，最重要的实现小体积及轻量化的设计手段就是高频化设计，从而使得磁性器件及电容器件的体积和重量大幅降低。当前，车载产品的最高频率介于 100~200kHz，随着器件和技术的不断突破，到 2048 年，车载产品的软开关电路开关频率可能会超过 500kHz。

### 3.6.4.4 散热

散热方面，SiC 器件更小的损耗，会有更低的台面温升，对系统散热更有优势。另一方面，SiC 自身材料温度耐受能力强，需要进一步优化和提升封装材料的耐温能力，使得 SiC 器件的最高结温进一步提升到 200°C，甚至 250°C。

### 3.6.4.5 封装形式

为有效发挥 SiC 优势，新能源汽车用 SiC 器件的封装形式将有以下发展趋势：

- (1) OBC 和 DC/DC：普通 TO 系列封装（主要为 TO-247）→四引脚的 TO 系列封装→小尺寸 SiC 功率模块；
- (2) 电驱动：普通平板或者直接散热功率模块→双面散热功率模块；
- (3) 封装工艺：背面普通焊接工艺+正面绑线工艺→双面焊接工艺→双面纳米银烧结工艺。

### 3.6.4.6 需要改善的部分

针对新能源汽车本身，需要改善的是充电速度、续航里程和可靠性及经济型。具体到第三代半导体器件在新能源车中的改善方面，主要包含：

- 成本方面，通过良品率和工艺简化加快降低器件成本；通过使用 SiC 器件可以优化电路结构，达到优化系统性能，以降低系统成本。
- 可靠性方面，通过驱动和封装技术提高器件的应用可靠性；
- 充电速度方面通过继续提高器件耐压（大于 1500V）和载流能力实现更大功率设计方案。
- 随着充电功率的不断增加，分立器件的封装肯定无法满足行业的需求，所以适合更大功率的多管封装、全拓扑封装和复合封装需要尽快推出。



图 3.4 SiC 应用预测

- 在电驱动领域对 SiC MOSFET 的阈值电压有一定的要求，对应的阈值电压需要从现在的>2.0V 提高到>4.0V。

### 3.6.5 发展预测

根据 SiC 器件特点和电动汽车的发展趋势，SiC 器件是未来电动汽车的必然之选。通过解决成本、驱动、高频化带来的 EMI、二极管的抗浪涌保护等问题，可以使得 SiC 器件在电动汽车车载充电部分得到广泛而充分的发展。通过优化电路拓扑、提高系统工作频率等，使用 SiC 器件可是使得电机控制器的功率密度进一步提升，且能够形成电机和驱动器一体化的结构，推动电动汽车发展。

**表 3.17 电动汽车电机驱动采用 SiC 器件发展预测**

	2020	2025	2030	2035	2040	2048
电压等级 (DC)	500V	750V	900V	1.2 kV	1.5 kV	2 kV
容量 kW	60	100	150	200	250	300
采用器件	MOSFET	MOSFET/IGBT	MOSFET/IGBT	MOSFET/IGBT	MOSFET/IGBT	MOSFET/IGBT
芯片参数	1.2kV/30A	1.7kV/50A	2kV/50A	2.5kV/100A	3.3kV/100A	4.5kV/100A
效率	97	97.5	98	98.5	98.6	98.8
功率密度 (kW/L)	50	80	100	120	150	170

**表 3.18 电动汽车无线充电设施采用 SiC 器件发展预测**

	2020	2025	2030	2035	2040	2048
电压等级 (DC)	500V	750V	900V	1.2 kV	1.5 kV	2 kV
容量 kW	60	100	150	200	250	300
采用器件	MOSFET	MOSFET	MOSFET	MOSFET	MOSFET	MOSFET
器件参数	1.2kV/30A	1.7kV/50A	2kV/50A	2.5kV/100A	3.3kV/100A	4.5kV/100A
效率	95	96	96.5	97	97.5	98
功率密度 (kW/L)	50	80	100	120	150	170

## 3.7 SiC 器件在家用电器和消费类电子应用的技术路线

### 3.7.1 简介

目前，全球家电和消费类电子产业发展有两大趋势：一是绿色低碳，二是关注用户需求；其中，高效节能已经成为未来电子产品发展的一个重要方向，电源能耗标准已经在全球逐步实施，更多国家将分别实施绿色电源标准。

家用消费类电子产品主要可分为两大类，一类是静态开关电源产品，例如，LED 驱动电源、电源适配器、感应加热以及微型逆变器等；另一类是马达驱动电源，例如，空调、冰箱和洗衣机等；详细的分类如图 3.4 所示[11]：

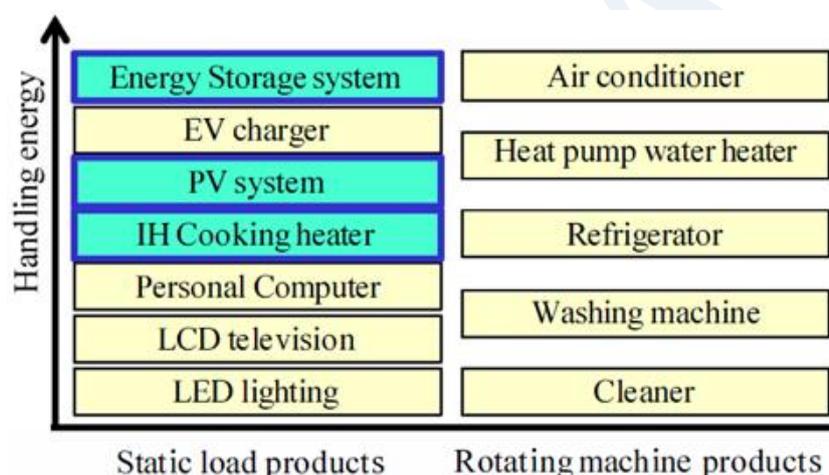


图 3.4 家用消费类电子产品的分类

### 3.7.2 家电消费类产品 SiC 应用驱动力综述

家电消费类产品中应用 SiC 器件（包括混合 SiC 器件）的驱动力为 3.3.2 中的(1)、(5)和(6)。

在国务院公布的《“十三五”节能减排综合性工作方案》中，推广节能家电成为了节能减排的一个重要方面；预计到“十三五”末，我国主要家电产品的节能环保水平接近国际先进水平，主要家电产品的能效水平平均提高 15%。《中国家用电器工业“十三五”发展规划的建议》也明确提出技术创新与节能环保将是家电产业升级的关键词；中国已经开始针对家用和消费电子产品提出能效要求，而且还对冰箱、空调、洗衣机之类的产品进行能效标识。

图 3.5 给出美国适配器电源产品的能效等级要求[12]。



图 3.5 适配器电源产品的能效等级要求

表 3.19 给出了欧美主要国家强制实施的最新能效等级要求[12]。美国能源部(DOE)于 2014 年颁布并于 2016 年 2 月实施了全新 VI 级能效要求：监管者进一步提高了外部电源适配器的能耗标准。自 2018 年起，欧洲将有更多的严格要求，从目前的义务性规定转变为强制实施的生态设计规则。此外，欧美发达国家对消费类电子产品有直接的能效要求，如果中国的产品要出口到欧美国家，就必须满足其能效要求。

从市场监管的角度看，世界各国已对家电与消费电子产品的待机功耗与效率开始实施越来越严格的省电要求；提高效率与减小待机功耗已成为消费电子与家电产品电源的两个非常关键的指标，这些提高能效的要求将会为功率器件市场提供更大的市场动力。

表 3.19 欧美主要国家强制实施的最新能效等级要求

Level	No-load Power Requirement	Average Efficiency Requirement
I	used if you do not meet any of the criteria	
II	no criteria was ever established	no criteria was ever established
III	$\leq 10$ Watts: $\leq 0.5$ W of No Load Power 10~250 Watts: $\leq 0.75$ W No Load Power	$\leq 1$ Watt: $\geq \text{Power} \times 0.49$ 1~49 Watts: $\geq [0.09 \times \ln(\text{Power})] + 0.49$ 49~250 Watts: $\geq 84\%$
IV	0~250 Watts: $\leq 0.5$ W No Load Power	$\leq 1$ Watt: $\geq \text{Power} \times 0.50$ 1~51 Watts: $\geq [0.09 \times \ln(\text{Power})] + 0.5$ 51~250 Watts: $\geq 85\%$
V	Standard Voltage AC-DC Models (>6 Vout)	
	0~49 Watts: $\leq 0.3$ W of No Load Power	$\leq 1$ Watt: $0.48 \times \text{Power} + 0.140$
	50~250 Watts: $\leq 0.5$ W of No Load	1~49

Power	Watts:[0.0626×Ln(Power)]+0.622
	50~250 Watts:≥87%
Low Voltage AC-DC Models (<6 Vout)	
0~49 Watts: ≤0.3W of No Load Power	≤1Watt:0.497×Power+0.067
50~250 Watts: ≤0.5W of No Load Power	1~49 Watts:[0.0750×Ln(Power)]+0.561
	50~250 Watts:≥86%

### 3.7.3 家电消费类产品 SiC 应用发展趋势

图3.7给出了不同家用电子产品耗电量分布图[13]。根据 Mitsubishi Electric 的统计，在目前各种家用消费类电器的耗电量排行榜中，空调的用电量最高，占整个家用电器产品总用电量的 53%，其次是冰箱，占整个电器产品总用电量的 23%，最后是电视、照明用电等领域，由此看出，空调和冰箱产品的耗电量占家用电器产品总用电量的 76%，因此，开发出针对空调、冰箱等传统家电的节能技术意义重大，而且市场潜力巨大；利用 SiC 和 GaN 等宽禁带半导体的材料特性优势，能够大大降低整个电能换流器的损耗，达到提高能效的目的。

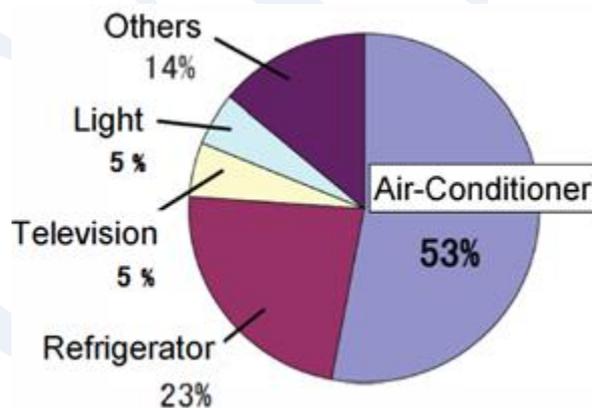


图 3.7 不同家用电子产品耗电量分布图

空调电控系统利用换流器将工频电源变换为电压、频率可控的电能，为压缩机提供可靠的供电；空调电气控制系统主要采用交-直-交方式，先把工频交流电源通过整流器转换成直流电源，然后再把直流电源转换成频率、电压均可控制的交流电源以供给电动机。整个控制电路一般由整流、中间直流环节、逆变和控制 4 个部分组成。空调电气系统的内部控制电路框图如图 3.8 中所示[13]。

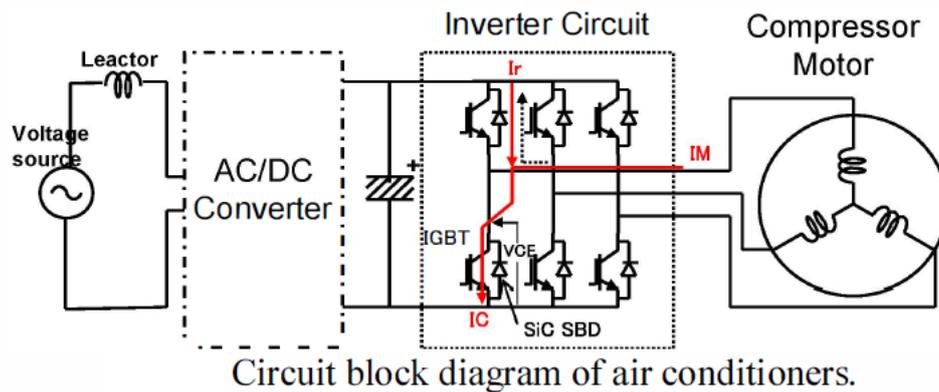


图 3.8 空调电气控制系统应用框图

虽然，SiC 器件具有非常明显的性能优势，但是由于 SiC 器件的价格相对于传统的 Si 器件高，客户基于对 SiC MOSFET 开关器件可靠性的考虑，以及家电产品自身的价格敏感性，综合以上各方面因素，SiIGBT+SiC 二极管的混合功率模块是目前家电产品采用的一种高性价比的应用解决方案。图 3.9 给出了 SiC 混合功率模块。

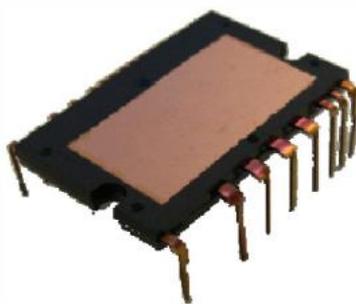


图 3.9 SiC 混合功率模块

由于 SiC 二极管良好的反向恢复特性，不仅能够极大降低二极管自身的开关损耗，同时也有助于极大降低 IGBT 的开通损耗，通过采用 SiC 混合功率模块，整个空调驱动系统的开关损耗降低了 60%，不仅提高了空调的能效，而且降低了空调系统的散热成本。图 3.10 给出了开通电压/电流波形对比，表 3.20 给出了 SiC 混合功率模块开关损耗对比 [13]。

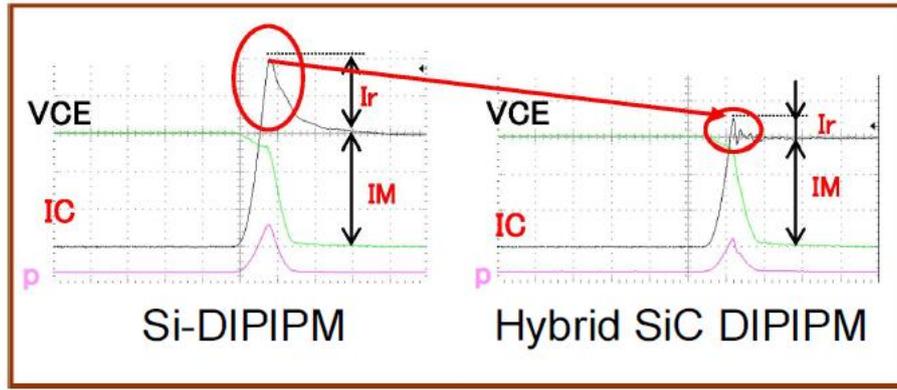


图 3.10 开通电压/电流波形对比

表 3.20 SiC 混合功率模块与 Si 功率模块开关损耗对比

	混合 SiC IPM/Si IPM	开关损耗下降率
	%	%
IGBT 开通损耗	43	57
FRD 开关损耗	25	75
开关损耗	40	60

随着 SiC MOSFET 生产工艺的成熟以及成本的下降，未来 SiC MOSFET 有望能够取代 Si IGBT，成为主流的开关功率器件；全 SiC 功率模块是混合功率模块的未来发展趋势，为将来家用消费电子产品的进一步小型化、高效化提供技术可行性。图 3.11 给出了功率模块未来发展趋势。

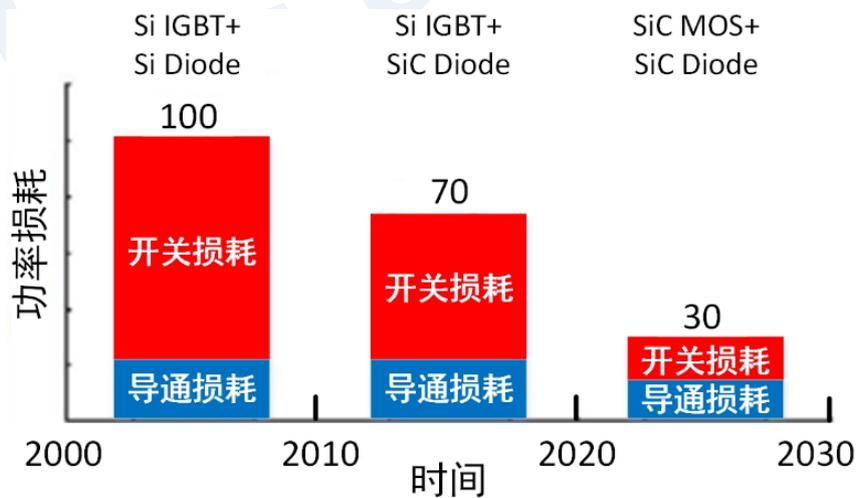


图 3.11 功率模块未来发展趋势

表 3.21 家用电器和消费类电子采用 SiC 功率模块发展预测

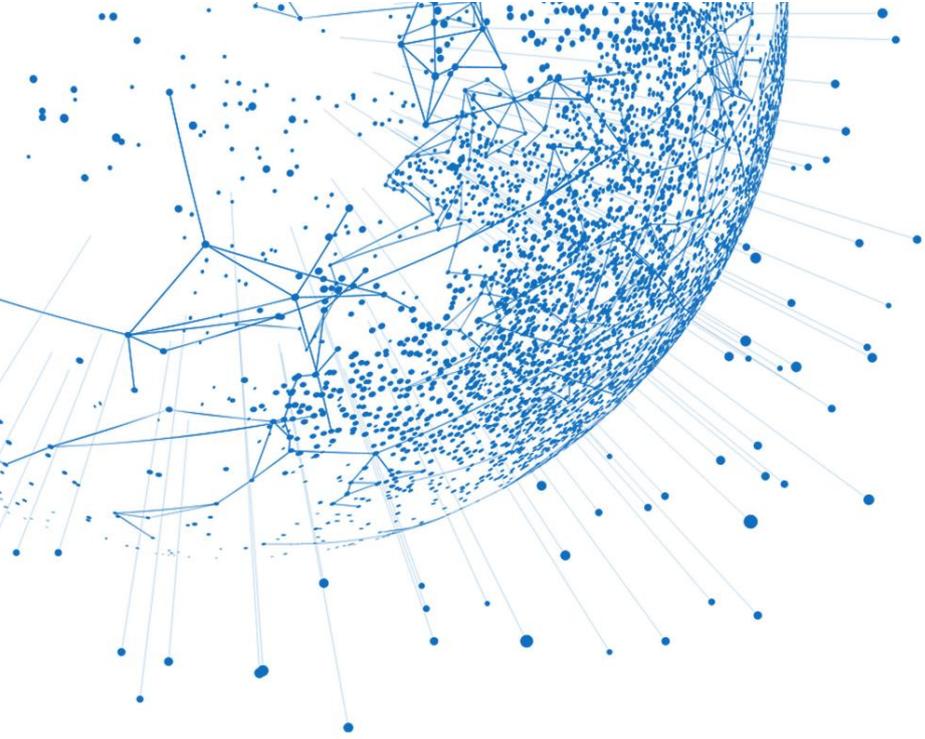
	2020	2025	2030	2035	2040	2048
采用的功率模块	混合型(Si IGBT+SiC Diode)	混合型(Si IGBT+SiC Diode)	全 SiC (SiC MOS)			
器件参数	650V/20A	650V/30A	650V/20A	650V/25A	650V/30A	650V/30A
效率	95.5%	96%	96.5%	97%	97.5%	98%
器件占比%	50%	50%	100%	100%	100%	100%

### 3.8 小结

环境保护、经济效益和实际应用的需求是促进节能技术发展的三大因素。随着节能需求逐步增加，SiC 技术在有效降低器件自身功耗的同时，还可以直接或间接地提高系统其他部件的能效，在能量的传递和使用过程中起到监测、调节、优化和控制的作用，达到更高效、更节能、更环保的利用能源。

SiC 器件的发展应用前景非常广阔，应用范围正从传统的工业控制领域(计算机、通信、消费类电子产品和汽车电子)逐步扩展到国民经济与国防建设的各个方面。未来，SiC 材料制作成的功率器件将支撑起当今节能技术的发展趋势，成为节能设备核心的部件，因此，SiC 功率器件也被业界誉为变流器的“CPU”、绿色经济的“核芯”。

随着 SiC 生产工艺的日趋成熟以及成本的不断下降，以 SiC 为主要功率器件的新型智能功率模块 (IPM) 在家电产品中的应用也越来越广泛，混合型 SiC 功率模块与普通 IGBT 模块相比，在系统性能和可靠性上均得到明显的提高，同时由于 SiC 混合功率模块自身的开关损耗低，使得散热器的尺寸变小，故整个系统的尺寸也减小，具有很好的经济性和发展前景，全 SiC 的功率模块可作为未来节能消费电子产品的核心模块来开发研究。



# GaN 应用技术路线图



## 4.1 简介

随着半导体技术的不断发展,硅(Silicon, Si)功率金属氧化物半导体场效应管(Metal Oxide Semiconductor Field Effect Transistor, MOSFET)的性能已达到 Si 材料的理论极限。尽管超结型(Super Junction, SJ) MOSFET 通过改进掺杂工艺,进一步提高了 Si MOSFET 的性能,但受限于 Si 材料的物理特性,其性能提升非常有限。近年来,基于氮化镓(Gallium Nitride, GaN)材料的器件发展迅速,作为近 20 年兴起的新一代半导体材料,具备很多性能的优势。GaN 材料的物理特性相比于 Si 材料具有禁带宽度宽、熔点高(耐高温、抗辐射)、击穿场强高耐高压、电子饱和漂移速度快(高频率工作)、热导率高等优点,使得 GaN 器件更适于工作在高温、高压和高频的应用场合。

由于 GaN 在材料性能上的优势,使基于 GaN 的器件在应用中具备很多优异的性能:

- 耐压程度高能够实现同等电压下器件材料尺寸的缩小,替代硅器件需要串联实现高耐压的应用;在高压应用中提供更好的性能。
- 在 GaN 中可以利用异质结构,实现二维电子气,提高载流子迁移率并调整其浓度,从而降低导通电阻和寄生电容,提高工作频率;
- 禁带宽度大,材料稳定,有利于实现高温工作。

目前市场上 GaN 晶体管可分为耗尽型和增强型两种。早期的 GaN 晶体管大多为耗尽型。这种类型的 GaN 晶体管表现为常通特性,需要在栅源间加负压才能将其关断。由于其驱动电压的电平与常规驱动芯片的电平不兼容,造成其应用不便。增强型 GaN 晶体管表现为常关特性,当栅源间为高电平时,开关管开通;当栅源间为低电平时,开关管关断。其驱动电压的电平与常规驱动芯片的电平相兼容。考虑到关断安全以及在实际应用中与目前各类系统相兼容等问题,常关器件是实际应用中所需要的。

### 4.1.1 Cascode GaN 晶体管

2013 年,美国 Transphrom 公司推出了首款 Cascode GaN 晶体管。如图 4.1 所示,它是将一个高压耗尽型 GaN 晶体管与一个低压 Si MOSFET 相级联,通过控制低压 Si MOSFET 的开通和关断来控制整个器件的开通和关断,实现器件的常关功能。Transphrom 公司的 Cascode GaN 晶体管产品均为高压系列,主要包括 600V 与 650V 两种电压等级。在中高压场合,主流产品为 Cascode 结构的 GaN 晶体管,该晶体管可保证较快的开关速度,且驱动电平与常规 MOSFET 一致。然而,由于级联了低压 Si MOSFET,在开关管关断时存在反向恢复损耗,限制了开关频率的进一步提高。目前,Cascode 结构的 GaN 晶体管应用的开关频率约为 300k-1MHz。

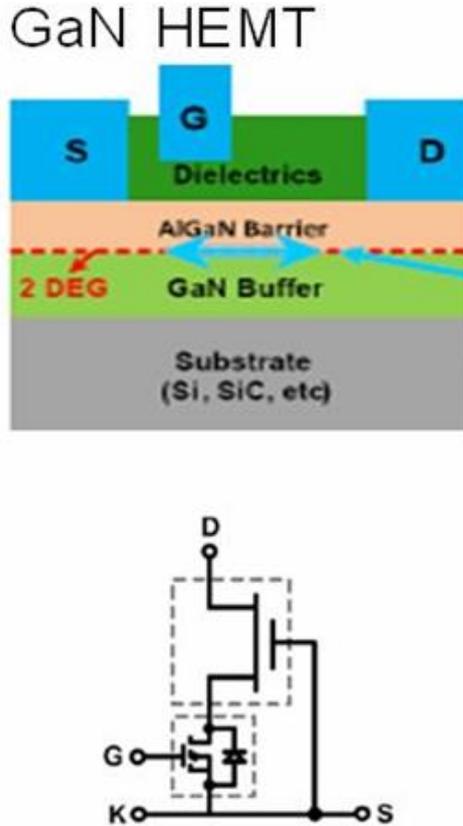


图 4.1 Cascode GaN 晶体管

#### 4.1.2p 型栅 GaN 晶体管

目前市场上有几个公司可以提供 p 型栅常关型 GaN 晶体管, 比如 EPC, GaN system, Panasonic, 以色列的 Visic 等。其中, EPC 公司最早实现了 p 型栅结构的商业化产品。EPC 的产品为低压系列, 有 15V、40V、80, 100V、200V 等多个电压等级。封装形式主要包括 LGA 和 BGA 两种, 该封装形式有利于减小开关管寄生参数, 进一步实现器件的高频化。目前, EPC 的 GaN 产品经过多次更新换代, 已在业界领先。以 EPC2016 为例, 表 4.1 给出了其电气参数[14]。单体 GaN 晶体管具有如下优点: 1) 晶体管的栅极电荷  $Q_g$  极低, 有利于减小驱动损耗; 2) 晶体管不存在体二极管, 其反向恢复电荷  $Q_{rr}$  为零, 不存在反向恢复问题; 3) 晶体管采用触点阵列型(Land Grid Array, LGA)封装, 如图 4.2 所示[14], 其漏源极交错布置, 有利于减小引线的寄生电感。值得注意的是, 单体 GaN 晶体管的驱动电压范围较窄, 且阈值电压较低。在高频中低压应用场合, 驱动回路中的寄生电感与栅源极结电容谐振, 会导致驱动电压上存在高频振荡, 可能造成晶体管的误触发, 甚至击穿晶体管的栅源极。这将对驱动回路的设计提出严峻的挑战。

表 4.1 EPC2016 的电气参数

型号	vds/ V	Id/A	Qg/n C	Qrr/n C	Vth/ V	vgs/V	封装
EPC2016	100	11	3.8	0	1.4	-5 ~ 6	LGA

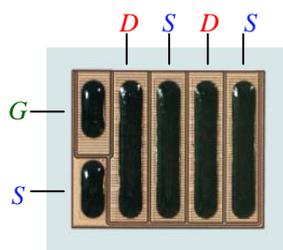


图 4.2 LGA 封装示意图

### 4.1.3 绝缘栅结构 GaN 晶体管

目前绝缘栅法使用最普遍的就是凹槽栅结构，如图 4.3 所示[14]，凹槽绝缘栅结构的工作原理是通过凹槽切断栅极下方的 2DEG，使得器件在零栅压下为关断状态。当正栅压增大时将在介质层与半导体界面处逐渐形成电子积累层作为器件的导电沟道，使器件呈导通状态。目前国内外使用凹槽绝缘栅技术制备常关型器件已有大量研究工作报道。绝缘栅具有抑制栅极泄漏，增强栅极摆幅的优点。然而，绝缘栅介质/半导体界面通常存在高密度（ $10^{12}$ - $10^{14}\text{cm}^{-2} \cdot \text{eV}^{-1}$ ）浅能级和深能级的陷阱态，这些陷阱态动态充/放电行为的不同步性可能导致阈值电压不稳定，绝缘栅器件实现产业化面临的可靠性问题目前仍未得到有效解决。综合来看，业界更加期待凹槽绝缘栅结构常关型器件，该结构可以解决 P 型栅结构和 Cascode 结构所带来的诸多问题，只是目前绝缘栅结构器件阈值电压的稳定性问题尚无确定的解决方案，还没有商业化的产品。

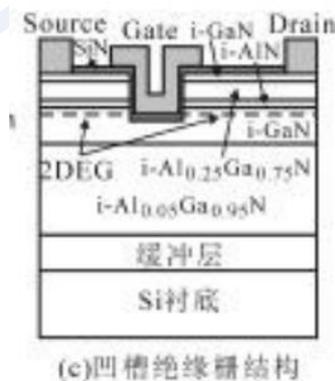


图 4.3 凹槽栅结构 GaN FET

近两年，集成化的器件也逐渐出现，例如 Navitas、Dialog 等。总体而言，GaN 器件代表着电力电子器件发展新方向，其优异的特性不断推动着电力电子变换器的发展，并将与硅基电力电子器件形成有力的竞争态势。

## 4.2 应用领域

### 4.2.1 GaN 应用概述

高频、高效率、高耐压使 GaN 器件在很多领域有广泛的潜在应用。GaN 横向器件目前的电压范围都在 650V 以下。在 0-650V 这个电压等级领域，Si 基功率器件仍具备很强的竞争力，无论从行业接受度，系统成熟度，外围器件配套，器件和系统成本角度，GaN 目前还很难与 Si 器件开展直接竞争。

现阶段，GaN 切入市场的方式通常在能够充分发挥 GaN 器件性能优势而 Si 器件性能达不到的领域，或者是性能带来的额外价值能够被客户所接受的一些领域逐渐展开。截止目前（2018 年中），GaN 的应用产业规模还比较小。相较于传统的 Si MOSFET，GaN 开关器件，在理论上有至少 10 倍于 Si 器件的开关速度，在一些高频领域具备很好的性能优势。第三代半导体芯片可以消除整流器在进行交直流转换时 90% 的能量损失，还可以使笔记本电源适配器体积缩小 80%。

与硅基超结 MOSFET 器件相比，GaN 器件在硬开关状态下的优势并不明显，但是，其在软开关状态下的性能得到了明显改善。究其原因在于 GaN 器件的开关延时很短，导通损耗和开关损耗低，工作频率高。主要在低压（0-400V）、高频应用，以及一些要求高效率或者小型化的领域，具备优势，如 ITC 电源，笔记本电脑适配器，以及高频应用，如激光雷达驱动，高频无线充电，包络跟踪等。

- 1) D 类音频功放。开关过程中上升时间和下降时间的缩短，有利于改善音频放大器的模拟带宽，从而减小声音信号的畸变，对原声保持最大的保证度。
- 2) 谐振式无线充电适配器。以 E 类开关模式放大器技术路线为例。它不仅要求功率开关器件的开关频率高达 6.78MHz，而且要求器件的耐压高达 200V。
- 3) 通信与数据中心电源。电费在数据中心运行成本中排名在前五位。无反向电荷恢复效应、开关损耗小等材料特性使得 GaN 器件可以将电源效率提高 1%。
- 4) 消费电子产品。消费电子产品对小型化和低发热量有强烈需求。GaN 器件的工作开关频率至少是同参数硅基超结 MOSFET 器件的 3 倍。采用图腾柱 PFC 和 LLC 谐振软开关技术后，基于 GaN 器件的开关电源的功率密度可提高 2 倍。
- 5) 航空航天电源。GaN 器件的抗辐照剂量远远高于硅基器件。此外，航空航天电源对小型化和轻型化也有强烈需求。

另外其他一些应用也在开发当中，比如高效轻量化车载充电器（on-board-charger，

OBC)。图 4.4 是市场咨询公司 IHS 对 GaN-on-silicon 功率器件未来可能的主要应用领域的预测。

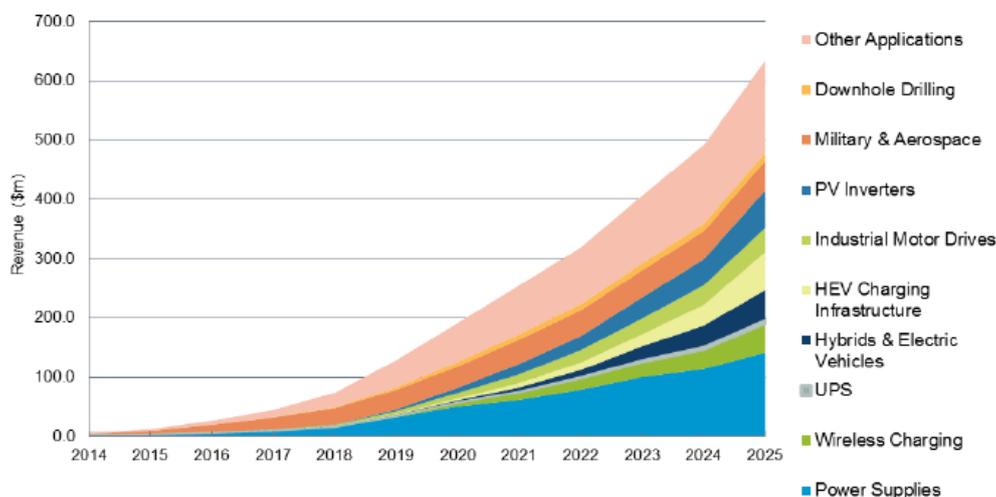


图 4.4 GaN 功率器件应用领域与市场份额 (来源: IHS)

## 4.2.1 服务器电源应用

随着全球信息化的快速发展，计算机数据处理量迅速增加，各网络运营商的数据中心容量日益扩大。作为数据中心的关键设备，服务器的需求量逐年增加，带来的能耗问题日益突出。如何提高服务器系统的电能利用率变得越来越重要。

服务器一般采用直流供电，图 4.5 给出了分布式服务器电源系统结构图[15]，该系统由功率因数校正(Power Factor Correction, PFC)变换器，中间母线变换器和若干负载点变换器(Point of Load, PoL)组成。其中，PFC 变换器将市电变换为稳定的高压直流母线电压，并同时实现功率因数校正；中间母线变换器将高压直流母线电压变换为低压直流母线电压，并同时实现电气隔离；不同的 PoL 将低压直流母线电压变换为所需要的直流电压，供给相应的直流负载。中间母线变换器是分布式电源系统的重要组成部分。为提高服务器电源的变换效率，并减小电源体积，需要研制高效率、高功率密度的中间母线变换器。



图 4.5 分布式服务器电源系统结构图

图 4.6 给出了中间母线变换器的主电路结构图[15]，作为应用案例。其开关频率设

置为 500kHz。变换器采用 LLC 谐振变换器实现，原边采用全桥电路；由于输出功率较大且开关频率较高，将主变压器拆分为两个，并以原边串联、副边并联的方式连接，可自动实现原边绕组的均压和副边绕组的均流；变换器的副边采用全桥整流电路，这样每个变压器模块的副边均只需要一个绕组，简化了绕组结构，有利于原副边的耦合，减小漏感；考虑到变换器的输出电流较大，为减小整流电路的导通损耗，采用了同步整流技术。原理样机主要技术指标如下：

- 输入电压： $V_{in}=380V$ ；
- 输出电压： $V_o=54.5V$ ；
- 输出功率： $P_o=2kW$ ；
- 开关频率： $f_s=500kHz$ ；
- 体积尺寸： $220mm\times 75mm\times 20mm$ (长 $\times$ 宽 $\times$ 高)。

其中，变换器原边开关管采用某公司的 GaN 器件 Cascode ，其额定电压为 600V，额定电流为  $12A@100^\circ C$ ，封装为 TO-220。样机照片如图 4.7 所示[15]。样机整机高度仅为 20mm，为现有同等级主流产品高度的二分之一，提高了变换器的功率密度。图 4.8 给出了变换器的效率曲线[15]。在 500kHz 的开关频率下，该 LLC 变换器的最高效率约为 97.4%。

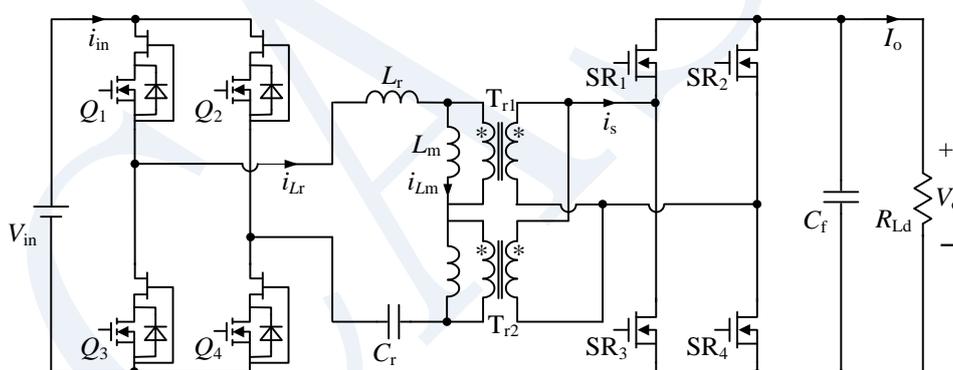


图 4.6 实验样机主电路结构

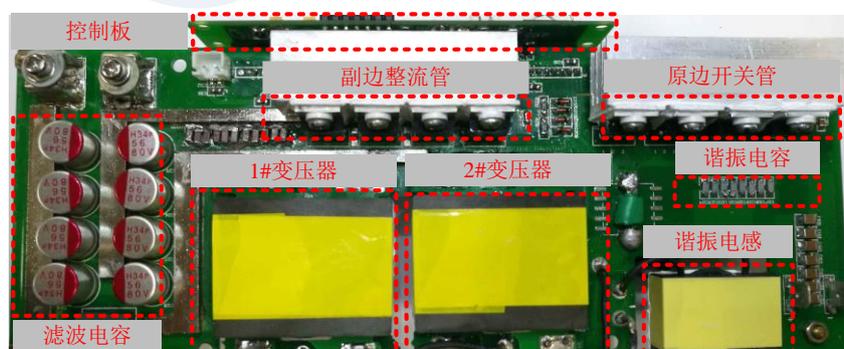


图 4.7 实验样机照片

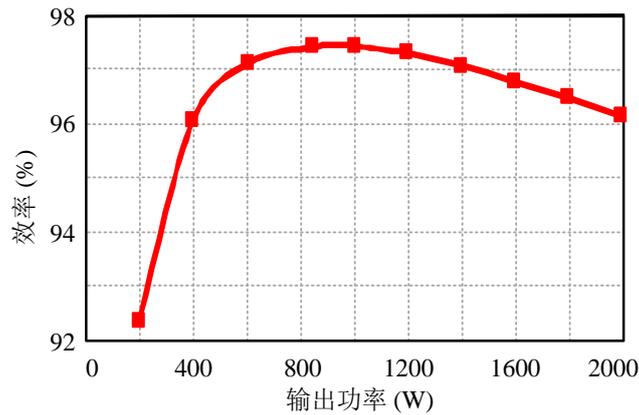


图 4.8 随负载变化的效率曲线

与传统硅基器件相比，GaN 器件的应用有利于提高变换器频率并降低损耗。开关频率提高不仅有利于电源系统的小型化，而且还可以加快闭环调节系统的动态响应速度，这对于负载点开关电源具有重大意义。原因是 POL 电源的负载率变化非常频繁，经常在待机-满功率-部分功率几种工况下快速切换。为了进一步提高电源系统的转换效率，急需开发具有软开关特性的非隔离型变换器。

采用 GaN 器件制作的 48 转 12V 隔离型中间母线转换器，其输出功率 400W，开关频率 1.2MHz，重载效率达到 96% 以上，其损耗相较于使用 Si MOSFET 时减小了 25%；48 转 12V 半桥电流模式谐振变换器，其最大输出功率 120W，开关频率为 5MHz，满载效率达到 90%；使用 E 公司 GaN 功率器件制作的 19-16V，50W 的 Buck 变换器，开关频率达到 8MHz，效率可达 89%。采用 T 公司耐压 600V 的 GaN 器件制作的一台服务器电源(LLC+Buck)，其工作频率为 500kHz，输出 50V/4A，变换效率相比于使用 SiMOSFET 时提升 15% 上。

## 4.2.2 电源适配器

小型便携式电子设备及电子电器的供电电压变换设备，常见于手机、液晶显示器和笔记本电脑等小型电子产品上。它的作用是将 220 伏市电压转换成这些电子产品 5 伏至 20 伏左右稳定的工作电压。现实中我们接触到的电源适配器大多是开关电源。目前全球每年共生产约 18 亿部手机，1.5 亿-1.7 亿台便携式笔记本型电脑，这些电子设备都需要小体积轻量化的便携式适配器。普通手机充电器功率集中在 10-15 瓦，笔记本电脑充电器功率集中在 65-80 瓦。对适配器小型化的需求是 GaN 器件在这个应用中的一个主要驱动力。

GaN 电子器件的性能优势使其很适于制作小型化高效率的适配器电源。传统笔记本电源适配器多采用基于硬开关模式反激变换器电路拓扑。这种变换器工作在硬开关状

态，不仅功率器件的开关损耗很大，而且变压器漏感能量得不到回收，造成了系统转换效率较低，从而制约了电源适配器的小型化和高频化。后来，有人提出了准谐振模式的软开关变换器。这种变换器可以实现漏感能量的有效回收，提高了电源系统的转换效率，但是，仍然需要缓冲吸收电路。由于缓冲电路的损耗正比于开关频率，因此，变换器的实际开关频率不高于 125kHz。

为了进一步提高反激变换器的工作频率和转换效率，有人提出了有源钳位反激变换器（ACF）拓扑（图 4.9[16]）。这种电路拓扑不仅可以实现漏感能量回收，而且无需缓冲电路。在临界工作模式下，这种变换器还可以实现同步整流电路的零电流关断。

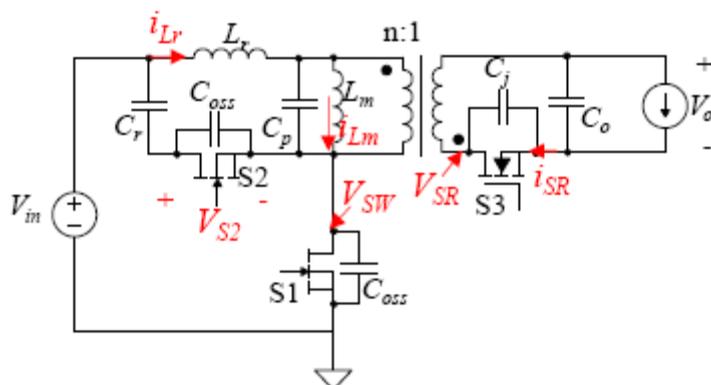


图 4.9 有源钳位反激变换器电路

目前，Navitas 和 TI 公司利用 GaN 功率器件联合开发了 65W 系列充电器。这种电源系统的最大开关频率为 446kHz，最大转换效率高于 94%，4 点（25%、50%、75% 和 100%）平均效率大于 92%，可以获得 39.3W/in<sup>3</sup> 的高功率密度。未来小型化的发展方向是半桥+Driver 集成，甚至有可能采用 SIP 系统级封装技术。

### 4.2.3 电源 PFC 应用

除了手机充电器，一些小功率家用电器电源，照明与显示电源对小型化、高效率也有很强的需求。功率因数（power factor）是用来衡量用电设备用电效率的参数，低功率因数代表低电力效能。电源和用电设备中包含容性和感性器件，造成电流和电压之间的相位差，从而造成交换功率的损失。按照规定，75W 以上的电源都要求添加 PFC 功能，我们国家自 2002 年 5 月起，规范凡政府机关采购电子设备，将功率因数校正(PFC)视为电子设备的标准配备功能。

自 2007 年生效以来，Energy Star（能源之星）80 PLUS 效率评价技术规范将针对 AC/DC 整流器的效率等级从黄金级增加到更高的白金级，并且不断提高到钛金级。然而，由于 MOSFET 的性能限制，以及与钛金级效率要求有关的重大设计挑战，效率的

改进与提升正在变慢。为了达到 96% 的钛金级峰值效率，对于高压线路来说，功率因数校正 (PFC) 电路效率的预算效率应该达到 98.5% 及以上，对于低压电路，这个值应该不低于 96.4%。

GaN FET 具备低  $R_{DS(on)}$ 、低的寄生电容，快速的开关能力，使其能够用于开发高效的 PFC 电路。另外，利用 GaN 器件的特点，能够用比 Si 器件更少的器件，采用图腾柱无桥拓扑实现大于 98% 的效率。

图 4.10 是美国 TI 公司利用 GaN 器件开发的 PFC 电路。图 4.11 显示其在功率 1kW 的情况下达到了 99% 的效率。

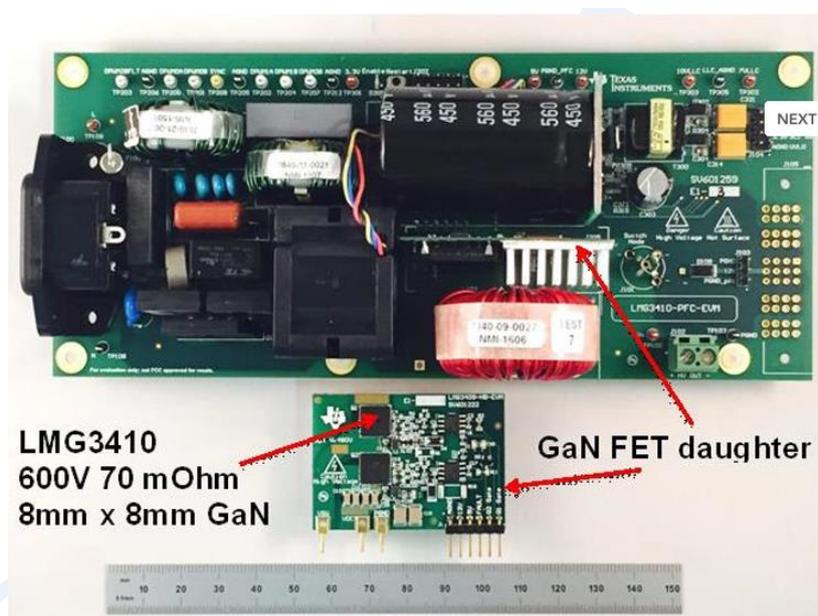


图 4.10 TI 公司基于 GaN 器件 PFC 的电源母版 (来源:TI 公司网站)

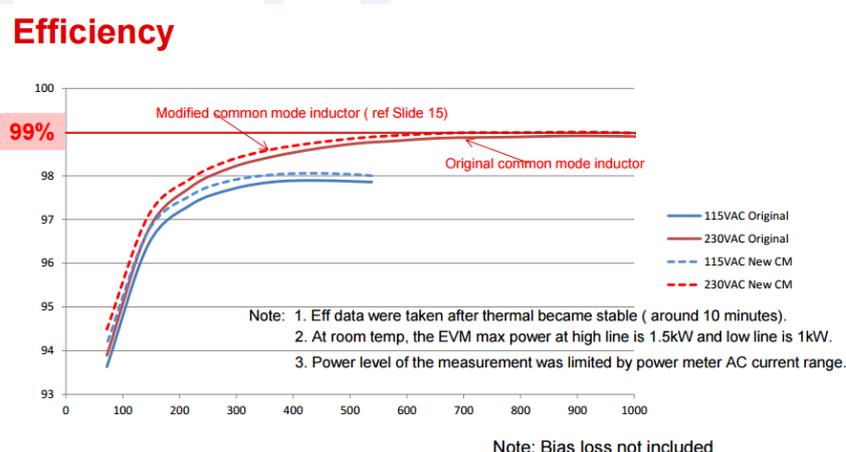


图 4.11 TI 公司基于 GaN 器件 PFC 效率随功率的变化 (来源:TI 公司网站)

## 4.2.4 高频激光雷达应用

近年来，由于无驾驶工具的兴起和普及，对激光雷达的需求增长很快。最初，激光雷达用于测距，测量风速，空气扰动等等。随着无人交通工具的需求推动，对于 3D 成像的需求增长快速增加。

激光雷达通过发射高频激光脉冲，收集反射的激光信号，与参考信号对比，得到激光脉冲扫描点的许多信息，比如表面材料，距离、运动等等。高频功率器件作为激光器驱动的核心器件，应该具备快速，低寄生电容，大脉冲功率等特点。

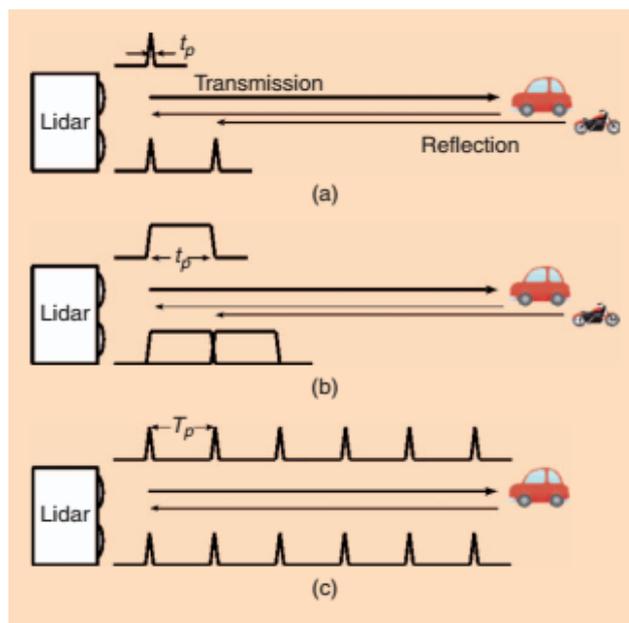


图 4.12 激光雷达脉冲宽度对距离测量分辨率的影响

图 4.12 中 A) 更短脉冲有利于分辨两个连续的反射脉冲，提高分辨率。B) 宽脉冲更可能发生叠加而使目标难以分辨。c) 窄脉冲使高频脉冲信号序列中的不同脉冲更易于分辨，从而提高分辨率。

基于氮化镓器件的驱动能够有效的提高品质因数，大大提高驱动的开关速度。氮化镓器件更短的脉冲上升沿和下降沿，能够允许发射更短的脉冲，更高的扫描频率，进而实现更高清晰度的 3D 成像和更快的测量速度。

利用激光雷达能够大大提高分辨率，下图是对比基于 Si MOSFET 和 GaN 晶体管驱动激光雷达扫描得到的结果。明显看到，激光雷达的扫描分辨率更高。

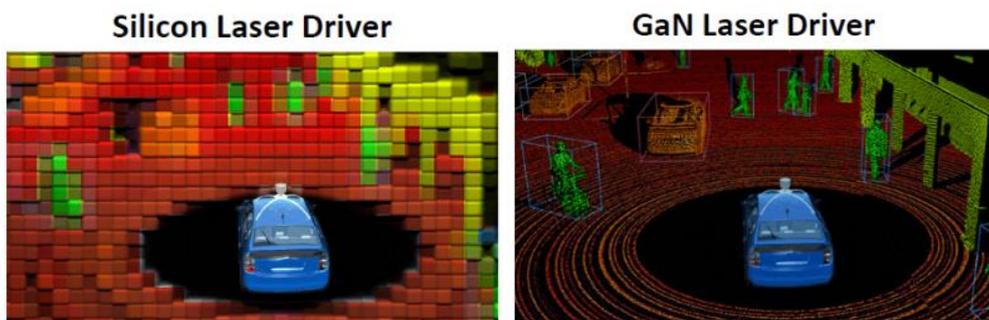


图 4.13 Si 和 GaN 器件驱动的激光雷达成像分辨率对比图（来源：美国 EPC 公司）。

美国 EPC 公司在激光雷达 GaN 驱动市场占据优势。其推出的 15-100V 器件在新一代多线激光雷达上，脉冲宽度小于 5 纳秒。Velodyne 与 EPC 公司合作在 64 线雷达上已经开始采用 GaN 器件来驱动高分辨激光雷达。

随着汽车自动和辅助驾驶的逐步开发和未来应用，高分辨激光雷达将获得越来越广阔的市场份额。逐步会有更多主流激光雷达公司采用 GaN 作为激光器的驱动，提高激光雷达的分辨率。

#### 4.2.5 信号包络跟踪

在现代移动通信系统中，为了提高数据传输速率和更加有效的利用频谱资源，通常采用频谱利用率较高的调制方式，如正交相移键控和正交幅值调制等。此类调制方式会使射频(Radio Frequency, RF)输入信号的包络时变且具有较大的峰均功率比(Peak-to-Average Power Ratio, PAPR)，如图 4.14 所示[17]。此时，为了保证 RF 输出信号的线性度，需采用线性功率放大器(Linear Power Amplifier, LPA)，如 A 类及 AB 类线性放大器，对 RF 输入信号进行功率放大。但是采用恒压供电方式的 LPA 在放大 PAPR 较大的 RF 信号时，其效率较低，造成巨大的能源浪费。例如，当 RF 信号的 PAPR 为 5dB 时，A 类放大器的效率仅为 10%。因此，提升 LPA 的效率刻不容缓。

采用包络线跟踪(Envelope tracking, ET)技术可以大幅提升 LPA 的效率。其基本思想为：根据 RF 输入信号的包络幅值动态的调节 LPA 的供电电压，使 LPA 始终保持较高的效率，如图 4.15 所示[17]。

图 4.16 给出了 ET 技术的原理框图[17]。RF 输入信号的包络由包络检波器检出，进而作为 DC/DC 变换器的基准信号，DC/DC 变换器的输出电压作为 LPA 的供电电压。延时环节用于匹配包络通路和 RF 通路的延时。其中的 DC/DC 变换器即为 ET 电源，其是 ET 系统的核心。为了取得较高的系统效率，ET 电源自身需具有较高的效率，其次 ET 电源需具有较高的跟踪带宽以保证对 RF 输入信号包络的跟踪，进而使 LPA 取得较高的效率。而随着移动通信的发展，RF 输入信号的包络带宽逐渐增加，在 4G 移动通

信系统中，包络带宽已达到 20MHz，如何高效率的跟踪大摆幅且高速变化的包络信号，对 ET 电源的设计提出了极大的挑战。

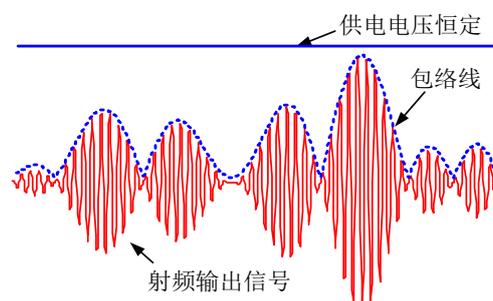


图 4.14 恒定电压供电方式的典型波形

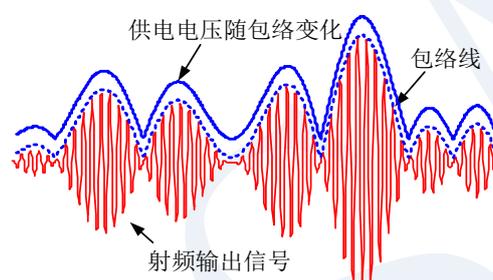


图 4.15 包络线跟随供电方式的典型波形

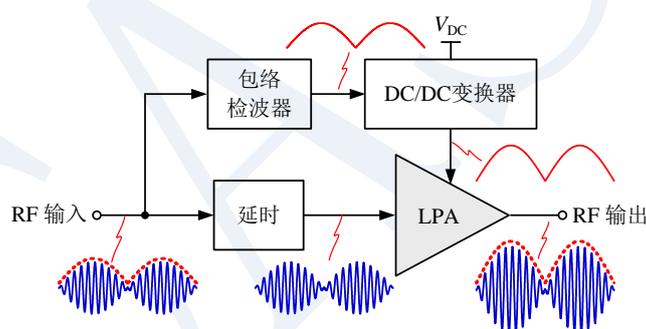


图 4.16 ET 技术的原理框图

由于开关变换器具有高效率的特点，因此，ET 电源通常包含开关变换器。而开关变换器的跟踪带宽通常远低于其开关频率，因此，为了实现如此高的跟踪带宽，其所需的开关频率将非常高，传统的硅器件所带来的巨大的开关损耗将严重降低开关变换器的效率。与 Si MOSFET 相比，GaN FET 具有高载流子迁移率，其导通电阻和寄生电容较低，适合应用在工作频率较高的场合。因此，利用 GaN FET 可以大大改善 ET 电源中开关变换器的工作性能。

目前，GaN 在信号包络跟踪中的应用相对较为成熟。

## 4.2.6 无线充电

近两年，随着苹果 iPhone 手机的推广，小功率无线充电逐渐被民众接受，成为一个日常的应用。关于无线充电的标准和方案，逐渐演变出 Wireless Power Consortium (WPC)、the AirFuel Alliance 两大联盟和充电标准。目前 iPhone 所用的无线充电是 WPC 联盟的 Qi 标准，采用 100-205kHz 的充电频率，采用磁感应技术。随着距离的增加，效率会急剧下降。

另外，无线充电联盟 A4WP（现属于 Airfuel 联盟）发布了 rezence，采用电磁谐振充电技术，能够实现较远距离（cm-m 范围）无线充电。其中包含高频 6.78MHz 的充电方案。目前 6.78MHz 的无线充电方案，对于高频 GaN 器件的应用是一个很好的提升。GaN 器件高频、大功率的特性使其非常适于 6.78MHz 无线充电的应用。

传统硅功率器件的工作频率一般在几百 kHz，达不到使用要求。例如，基于 Class E 技术的无线充电电源不仅要求功率器件的开关频率为 6.78MHz，而且要求耐压高达 200V。未来发展方向仍然是不断提高系统工作频率。以中小功率 6.78MHz 无线充电系统为例。工作频率越高，电源模块的体积越小。

未来随着各类用电设施包括大功率电动汽车无线充电的兴起，无线充电将逐渐迎来一个快速增长。

## 4.2.7 车载充电

随着电动汽车的发展，功率电子器件在汽车领域的应用越来越广泛。目前插电式电动汽车增长很快。在车载充电器领域，目前有公司在做开发的工作。

利用 GaN 器件做车载充电器，能够有效减少功率器件的使用数量，简化电路。

如果使用 GaN 功率器件，预计 OBC 系统中功率器件数量由硅器件的 76 颗（包含晶体管和二极管）减少到 24 颗。工作频率由硅器件的 100KHz 以下提高到 GaN 情况下的 300K-1MHz。这样能够减小系统体积 20%-30%。效率预计由 93%提高到 95%。

## 4.3 应用实现的一些必要条件讨论与对策

### 4.3.1 新应用对于 GaN 器件的新要求

随着对 GaN 器件研究的深入，将 GaN 器件应用于工业产品的条件逐渐接近成熟。现阶段，将 GaN 器件的特性优势引入工业产品已成为新器件发展的重要趋势标，而这将对 GaN 器件提出一些新的要求。

前面提到，常关型器件是电源应用工程师的需求，容易满足失效安全的标准。常关型 GaN 器件目前一种方案是通过 Cascode 的方式，GaN 常开型器件级联一个 Si MOSFET 来实现。但是这种方式没有能够发挥 GaN 高频的优势。另外目前市场上常用是结型栅

结构的常关型 GaNFET。绝缘栅结构的 GaN MISFET 也在开发之中。未来市场上需要易用、标准化的 GaN 常关型器件。这需要在器件开发中不断完善和成熟。

在大规模的工业应用中，首先需要确保功率器件的稳定性和一致性，这需要半导体材料和器件商拥有成熟的生产条件和设备作为保障。其次，工业应用对器件可靠性提出了更高的要求。可靠性的研究需要大量的实验数据支撑，且需要较高的时间成本。当下对新器件可靠性的测试与研究正在进行，但目前并不完善。针对 GaN 器件的可靠性测试标准缺失。我们了解到，JEDEC 组织正在就 GaN 器件的可靠性制定测试标准，预计在 2018 年内完成。当 GaN 器件的可靠性得到更多验证并被客户所接受之后，那么距离大规模的工业应用则指日可待。另一方面，在实际应用中，产品装配的便捷性同样十分重要，这就需要寻求合适的封装形式，在发挥 GaN 器件优异特性的同时，提高其使用的便捷性。

- 器件可靠性测试标准与检测，从技术上来说可靠性的问题应该包括下面：
  - a) 失效机理的基础研究
  - b) 加速试验方法
  - c) 系统可靠性预测和故障诊断预估软件
  - d) 多物理场复合负载检测设备
  - e) 基于大数据和云的可靠性数据库
  - f) 标准的制定
- 封装形式及标准化，目前可以考虑到的主要技术点
  - a) 焊接与烧结
  - b) 双面散热
  - c) 液冷结构

针对高功率封装，目前常用的形式可分为两种：一种为传统的芯片+覆铜陶瓷基板（DBC）+基板形式的。这种封装类型，工艺相对成熟简单，成本较低。但却存在两大缺点：一是由于 DBC 与基板之间的热膨胀系数（CTE）的差异，导致连接二者的焊点在高温循环下产生疲劳裂纹，最终导致失效；二是由于该类型封装是单向散热，效率较低，做封装设计时热管理时，面临很大的挑战。另外一种是全压接式模块，即：在模块内部设置多个芯片定位装置，再将钼片（具有与芯片极为相似的热膨胀系数）和芯片依次放进定位装置，然后压接而成。这种压接式方式可以实现双面散热，同时芯片和钼片之间的连接通常会选用高熔点的纳米银膏或银膜，因而具有优良的散热效果和高可靠性，尤其是在高功率的应用上，优势更为明显。

## 4.3.2 配套元器件的问题

### 4.3.2.1 磁性元件面临的问题

伴随着工作频率的提高，磁性变压器和电源滤波器技术需要相应改进。此外，分布电容引起的传导性 EMI 电磁干扰问题越来越严重。

- 磁芯工作频率低

绝大部分磁性材料的工作频率在 500kHz 以下。如果开关频率太高，不仅会造成磁芯损耗急剧增加，而且电感量会表现出较强的不稳定性和非线性。

- 平面变压器绕线工艺有待提高

在高频情况下，线圈的肌肤效应和邻近效应十分明显，因此绕制导线的排列和屏蔽需要特别考虑。

- 磁集成需求迫切

磁性元件在 GaN 电源系统中的体积占比更大。因此，为了减小电源模块体积，需要考虑磁集成。目前这方面的研究开发正在进行中。

### 4.3.2.2 栅极驱动器与专用模拟控制芯片的挑战

在实际应用中，为了配套 GaN 器件的高频工作和驱动电压，需要重新设计专用的 GaN 栅极驱动芯片。目前在这个领域，美国 TI 公司推出了很多产品。目前主要存在的问题有：

- 集成驱动芯片少

GaN 器件的栅极耐压只有 7V，远低于其它 Si 器件；最大开关频率可达 2MHz 以上，上升/下降时间小于 1ns。目前市面上仅有少数几款可用栅极驱动器。

- 高边驱动器应用难度大

在半桥/全桥电路拓扑中，高边器件的驱动脉冲能量需要自举电容供给。高频开关应用中，自举电容的取能及其可靠性会出现很大的不确定性。

- 散热问题

工作频率提高后，栅极驱动器的发热量急剧增加。

图腾柱 PFC 技术须采用 GaN 功率器件才能达到 99%的工作效率，满足美国能源之星标准要求。但是，由于缺少专用模拟集成控制芯片，大大限制了该技术在中小功率电源系统中的应用。未来期待有更多适合 GaN 器件的专用模拟集成控制芯片，大大推进 GaN 应用的发展。

### 4.3.2.3 EMI 电磁干扰

由于 GaN 器件工作频率高，GaN 器件的开关速度更快，其在开通和关断瞬间产生的  $di/dt$  和  $dv/dt$  更大，这将导致电源系统中出现频谱范围更宽的 EMI 电磁干扰脉冲。此外，GaN 器件的阈值电压远低于 Si 器件。这就决定了该器件的电 EMS 磁干扰敏感度更大。在应用设计中，对于 EMI 的衡量需要更多考虑。

### 4.3.3 热管理

虽然 GaN 器件的电源效率有所提高，但由于采用 GaN 的电源功率密度的提高，系统的散热能力和热管理需要进一步的研究。

在封装层面，目前 DBC 方式的硅基器件的热阻发展趋势（图 4.17[18]），从热学上来说，GaN 与 SiC 的发展趋势应该基本相同。

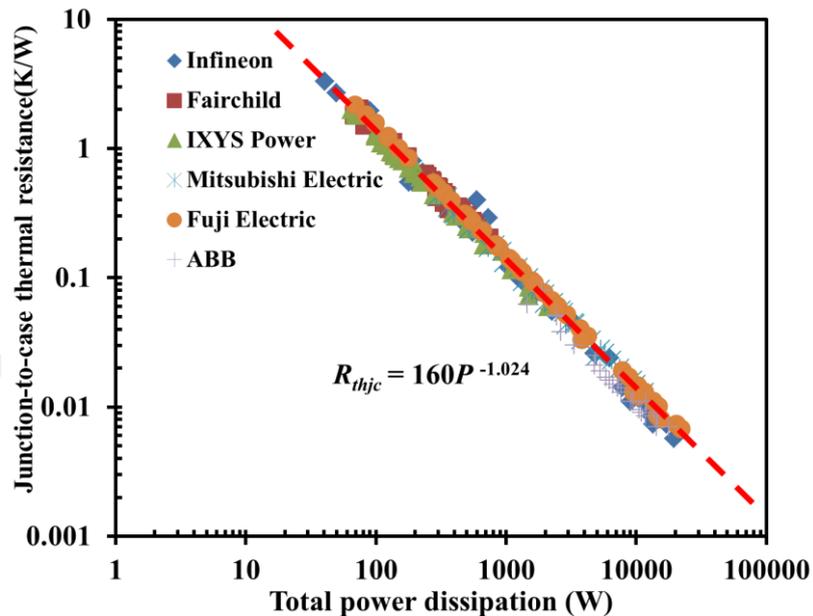


图 4.17 DBC 方式的硅基器件的热阻发展趋势

采用双面散热的方式，热阻会降低一半。但是相应的散热结构以及应用中的组装方式会发生改变。在实际应用中，由于 GaN 器件本身的功率密度不断增大，相较于传统的硅基器件，相同功率等级的 GaN 器件体积越来越小，其热阻也相应增大，这对工业产品的散热系统提出了更高的要求。目前解决这一问题的主要思路有双面散热和液冷散热。采用双面散热的方式，热阻会降低一半。但是相应的散热结构以及应用中的组装方式会发生改变，这对工业产品的结构设计提出了新的要求。液冷散热利用冷却液循环对系统进行散热，其散热特性更好。但是其维护和装配成本较高。全液冷是散热技术方式发展的一个趋势。

### 4.3.4 拓扑结构演变

GaN 的应用拓扑结构目前还是沿用 Si 器件的形式，变动不大。事实上，与硅基超结 MOSFET 器件相比，GaN 器件在硬开关状态下的优势并不十分明显。但是，其在软开关状态下的性能优势非常突出。基于此，能够实现软开关的谐振型电路拓扑更能够显示出 GaN 器件的优势。同时，由于开关频率的不断推高，器件的开关损耗逐渐增大，而软开关技术则可以大幅减小开关损耗，提高变换效率。然而，目前常规的电路拓扑仍多是基于传统的 PWM 硬开关的形式。随着 GaN 器件的发展与应用愈发成熟，相应的拓扑结构的演变也将成为未来一个新的研究热点。

## 4.4 主要性能参数演变的预测

### 4.4.1 效率

#### 4.4.1.1 关键点

- 实现高效稳定的 GaN 基电源系统主要由以下几个挑战：
  1. 高开关频率：GaN 可以在更高频率工作，进而减小体积，提高功率密度。然而，这也带来更高的开关损耗，对磁性元件提出更高的要求，增加了电磁干扰（EMI）。
  2. 栅极驱动。由于高 dead time, 低阈值电压以及 floating recommended driving voltage 的需求，GaN HFET 需要专用的栅极驱动器。
  3. 寄生电感。GaN 封装和 PCB 电路在高频下带来很强的寄生电感效应，影响电源效率。
- 减少损耗，提高效率有以下几个路径：
  - 1、电路拓扑结构。通常用耦合或半耦合（quasi-resonant）的拓扑结构。
  - 2、软开关。高频软开关和同步整流技术。
  3. 精确的 dead time 控制，在高频工作下能够减少导通损耗提高效率
  - 4、无源器件优化。需要在合适的无源器件选择和 PCB 板设计优化上做工作。

目前由于在这几个方面开发完善还不成熟，GaN 还没有充分发挥它的优势。

#### 4.4.1.2 效率预测

以 48V DC-DC 应用为例。目前此类系统的效率为 91%（48V-3.3V），应用第三代半导体器件，未来效率逐步提高到 95% 以上，预测如图 4.18 所示。

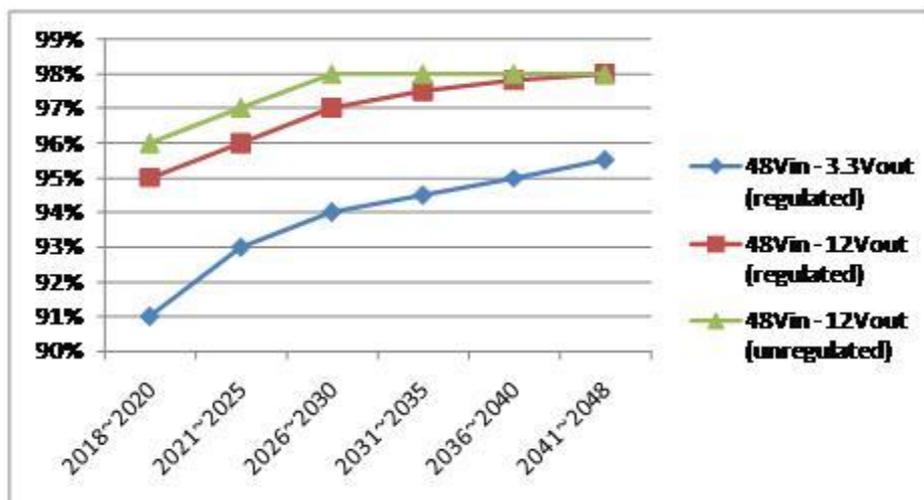


图 4.18 DC-DC 转换器转换效率的趋势发展

## 4.4.2 电源尺寸与功率密度演变

未来各种电力电源系统诸如充电器、汽车充电桩、光伏逆变器等等需要小型化、高效率、轻量化的电源系统。轻量化、小型化是很多应用中的一个重要考量。GaN 器件高速开关频率和低损耗能够有效降低使用的电感电容的体积。同时由于 GaN 器件的低损耗，高效率，耐高温进一步使散热要求和体积占用进一步缩小。综合起来，基于 GaN 器件的电源系统能够提供更高的功率密度。

尺寸减小带来的挑战来自于以下几点：

1. 散热问题；
2. EMI;
3. 电感尺寸；

这三个问题可以通过合适的封装和优化的拓扑结构来解决。

### 4.4.2.1.减小尺寸的方法：

1. 利用 3D 封装和其他封装方法减小器件尺寸
2. 小型化的无源器件。特别是通过下一代 ferrite and planer current transformer 有效减小电感的尺寸。
3. 优化拓扑结构，譬如 LCLC developed from optimized LLC;
4. 引入同步整流和软开关技术减轻散热的压力。

### 4.4.2.2 技术难点

- 封装技术

对于 GaN 应用，未来在封装上有极大的需求。主要针对低成本、高集成度、低寄生参数、出色的散热能力的封装结构有极大的需求。目前常见的 TO 系列封装结构、QFN 封装都无法充分发挥 GaN 器件的性能优势。3D 封装，内埋式以及更高集成度的封装是未来几个可能的发展方向。

#### ➤ 优化的拓扑结构

GaN 的应用需要新的拓扑结构减少电磁干扰的影响，进一步提高电路工作频率，进而减小电源体积。

#### ➤ 无源器件尺寸减小

电源系统的体积更多的由电感、电容等无源器件及散热部分所决定选择合适的电容，新型的电感核心材料将有利于减少无源器件的体积。目前来说，500KHz-1MHz 以上工作频率情况下，好的磁性材料还需要进一步开发。

### 4.4.2.3 对未来功率密度的预测。

基于以上判断我们也给出了 GaN 功率器件应用装置的功率密度未来的演变。

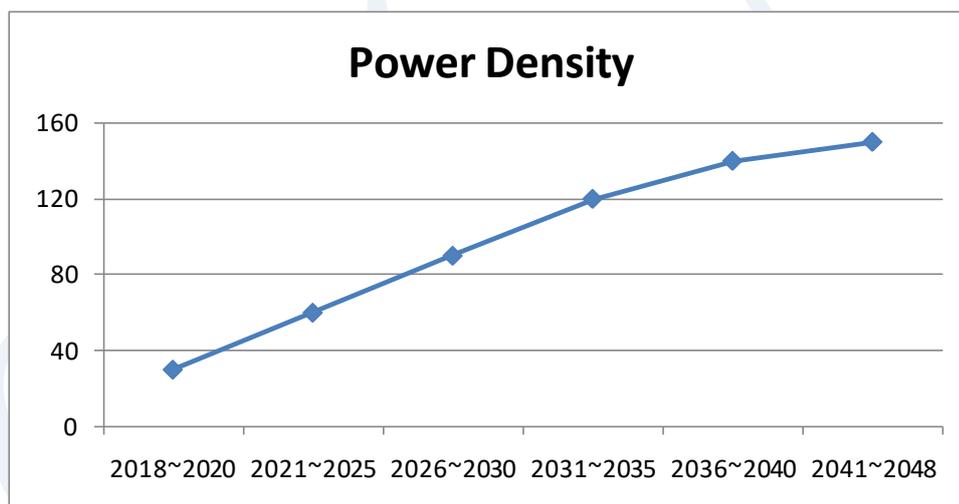


图 4.19 DC-DC 转换器功率密度的趋势发展 (W/cm³)

### 4.4.3 成本

目前，GaN 器件的售价还比较高，是同电压等级的 Si 器件的 4-5 倍，这严重限制了 GaN 在应用中的推广。以 65W 电脑适配器为例(无 PFC 功能)，在 BOM(Bill of Material) 成本中，GaN 器件占据了总 BOM 成本的 70%。

目前，GaN 器件的成本主要来源于外延部分。按照 6 寸硅上 GaN 晶园来估算原材料和能源成本，6 寸硅片的价格在 30-35 美元，外延成本每片大约在 300 美元，器件工艺成本接近 150 美元。由此原材料和能源和工艺成本在 500 美元左右，其中外延占据接近 2/3 的成本。

2017 年底每片 6 寸器件晶园的售价接近 1500 美元。包含人工成本，营销费用，研

发投入等因素，价格仍有比较大的下降空间。

表 4.2 价格预估（折合目前货币价格）

时间	外延成本（美金）	器件晶圆成本（美金）	器件价格（美元） （650V，20A）
2018	300	500	4
2023	200	380	2
2028	150	310	1
2033	130	280	0.8
2038	110	260	0.6
2043	100	240	0.5

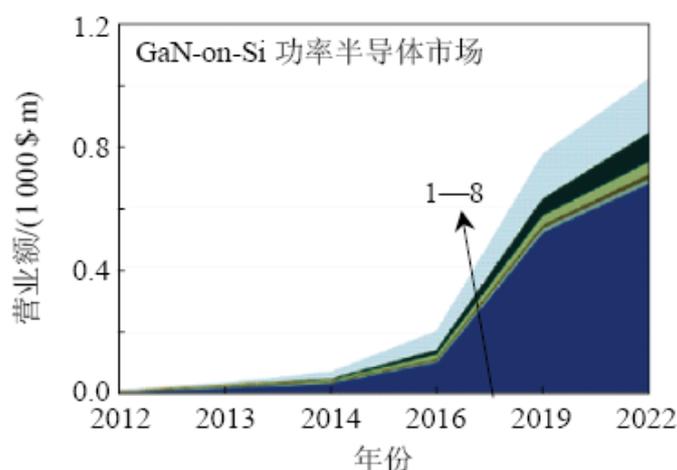
从成本角度来分析，未来在外延部分仍有很大潜力可以挖掘，从而降低 GaN 器件的总成本。

## 4.5 风险与相关课题

### 4.5.1 市场与价格

与硅材料相比具有许多优良特性。由于 GaN 最初必须用蓝宝石或 SiC 晶片作衬底材料制备，限制了其快速发展。后来，它在 LED 照明应用市场的有力推动下，GaN 异质结外延工艺技术的发展产生了质的飞跃，为 GaN 材料及器件大幅度降低成本开辟了广阔的道路，随之 GaN 电力电子器件也得到业界热捧。

硅基氮化镓功率器件市场规模预测曲线如图 5-1 所示。2016 年之后，随着 GaN-on-Si 技术的逐渐成熟，GaN 功率电子器件需求正在进入快速增长期。



- 1—开关电源；2—不间断电源；3—混合与电动汽车；4—工业电机驱动；  
5—光伏逆变器；6—风力涡轮机；7—牵引；8—其他应用。

图 4.20 GaN-on-Si 电力电子器件市场预测（来源：IHS）

目前, GaN 器件的售价还很高, 价格相当于同电压和电流等级 Si 器件的 4-5 倍左右。但 IHS 对 GaN 器件前景给与了积极预测。原因是氮化镓器件的生产成本在快速下降。预计到 2019 年氮化镓产品的价格基本上会与传统硅器件相当。这有利于氮化镓产品的推广。

不过, 著名机构 Yole 仍看好硅基器件。GaN 器件逐步应用于 100~200V 中低电压范围的高频开关应用, 不过市场份额仍很小。GaN 器件将逐渐渗透 600V 左右的高频市场, 不过大多仅限于一些特定市场, 如电动汽车板载充电器和数据中心电力供应单元等。得益于硅功率 MOSFET 久经市场验证的可靠性和性价比等因素, 一定时期内, 主要市场仍将采用硅功率 MOSFET。

总的来看, GaN 器件代表着电力电子器件发展新方向。目前 GaN 器件主要在异质结材料上制造、制作横向结构的器件, 耐压很难超过 1kV, 因此在低压应用要求较苛刻的场合会与硅基电力电子器件形成竞争态势。由于它们的优异特性, 可能主要用于 900V 以下的消费电子、计算机/服务器电源等应用领域。

## 4.5.2 面临的难题

在过去 5 年内, GaN 功率器件一直处于快速发展期, 也涌现出了多家创业公司。尽管如此, GaN 技术还需要进一步成熟, 积累还不够完备。还有很多技术难题亟待解决。

### 4.5.2.1 GaN 器件技术难题

GaN 功率器件大规模应用还有很长的路要走。主要面临的技术难题如下:

- **可靠性问题。**相对于硅功率器件技术, GaN 功率器件的可靠性和稳定性研究还相对滞后, 器件退化规律、失效机制与模式、增强可靠性方法等虽有一些研究报告, 但远不能满足器件走向大规模实际应用阶段的需要。
- **外延生长技术。**在大直径硅衬底上生长 GaN 外延技术仍然面临诸多难题, 如硅衬底与 GaN 材料之间热与晶格失配问题、Si 原子在 GaN 中的扩散问题。
- **器件击穿电压问题。**理论上在相同击穿电压下, GaN 功率器件比 Si 和 SiC 功率器件的导通电阻更低, 但是目前其性能远未达到理论值。研究发现主要原因是器件源漏间通过纵向贯通 GaN 缓冲层, 沿 Si 衬底与 GaN 缓冲层界面形成了漏电。
- **增强型器件实现方法。**基于 AlGaIn/GaN 结构的器件是耗尽型(常开型)器件, 而具有正阈值电压的增强型(常关型)功率器件能够确保功率电子系统的安全性、降低系统成本和复杂性等, 是功率系统中的首选器件。

- **电流崩塌抑制技术。**抑制电流崩塌的方法主要有表面钝化、场板、生长冒层和势垒层掺杂 4 种方法。四种方法各有利弊，尚未形成标准化工艺。
- **低成本工艺技术。**开发与现有 Si 制造工艺兼容的 GaN 功率器件制造工艺的关键在于开发无金工艺，这是降低成本以实现大批量生产和大规模商业化应用的重要途径。
- **功率集成技术。**形成独立且完整的包括 GaN 功率核心器件、器件驱动、保护电路和周边无源器件在内的直接面对终端应用的功能性模块，是目前 GaN 功率器件的发展方向。这将有助于 GaN 器件实现传统 Si 功率芯片技术所达不到的高性能、高工作安全性、高速和高温承受能力。

#### 4.5.2.2 GaN 应用和电源技术瓶颈

- **高精度的宽禁带开关器件的建模方法：**宽禁带开关器件的固有开关和输出特性将会受到外界因素的影响，因此推导高温、高频和恶劣的工作环境下宽禁带开关器件输出特性的精确数学模型是主要技术瓶颈。
- **多目标优化的新型拓扑结构：**简单的通过器件替换的方法远远不能充分发挥宽禁带开关器件的性能，在新型拓扑结构研发过程中，需要兼顾控制和调制策略复杂性、整机效率、功率密度、电能质量等多个目标，需要折衷考虑多个目标提出最优的拓扑结构方案是主要技术瓶颈。
- **电力电子装置紧凑化设计方法：**为了实现紧凑化设计可以提升开关频率，减小无源器件、滤波器和变压器的体积，另一方面当开关工频很高时，将会对磁性元器件提出较高的要求，因此在紧凑化设计时需要考虑开关频率、电力电子装置体积和磁性元器件之间关系，实现协调和优化设计。
- **电力电子装置优化控制方法：**新型电力电子拓扑结构将会导致开关器件和二极管位置和数量不同、并且加入了分裂电感和分裂电容滤波器以及高频变压器，为了保证系统高性能运行，新型装置的控制和调制策略是主要技术瓶颈。
- **应用宽禁带器件的交直流微网变流设备集成：**为了开发和研制小型化、轻量化、高功率密度电力电子装置，在充分考虑散热、抗电磁干扰，减小寄生参数影响等技术基础上实现电气元器件高精度、高可靠集成技术是主要技术瓶颈。
- **探索新型拓扑和集成化：**众所周知，每一次功率变换器的拓扑结构变革都与器件的更新换代息息相关，新一代半导体器件的出现可能促使新一代拓扑结构的诞生。例如，新能源汽车中经常使用升压变压器和逆变器来控制电机和电池间的能量流动，相对系统成本高、体积大，近年来研究者不断尝试应用矩阵变换器、Z 源变频器、非常规电流源等拓扑降低硬件需求。而第三代半导体器件的优秀特性能够在一定程度上发挥新拓扑的优势，降低无源器件的体积和重量，

使控制器总体成本降低。

- **满足高温工作的封装：**GaN 器件本身支持 200°C 以上高温工作。功率模块还包括基板、焊锡、绝缘凝胶等部分，现阶段这些部分仅适用于硅芯片 125~150°C 运行，不能支持芯片高温运行。有必要开发适于各种场合的 200°C 及更高温度的电源模块。
- **电磁兼容和高频磁元件设计：**GaN 高开关频率会加剧设备的电磁干扰。对第三代半导体器件引起的电磁干扰的产生机理和抑制方法上进行深入研究，才能有效提高设施的电磁兼容性能。另外，高频化下的磁性元件有许多基本问题要研究。提高开关频率后，电抗器的磁性材料的铁损会增大，导致电力变换器效率降低，必须使用新的磁性材料和绕制工艺。

### 4.5.3 风险控制建议

GaN 功率器件厂商可以提前布局功率模块技术。据权威机构 IHS 预测，GaN 功率模块的销售额预计可以占到总体销售额的 25% 左右。目前，器件厂商还可以在无线充电、航空航天、军事等 GaN 器件应用市场深入布局，帮助系统开发公司解决器件应用和测试中碰到的技术难题。

起步期，建议 GaN 功率器件应重点关注 650V 以下中低压、中小功率电源应用领域。从具有技术优势的应用入手，积累对于器件性能的理解、改善和应用的经验。找到若干杀手级的应用，拓展 GaN 器件的应用。未来，逐步在其他领域展开。

参考文献:

- [1] Tsunenobu Kimoto and James A. Cooper. "Fundamentals of Silicon Carbide Technology: Growth, Characterization, Devices and Applications." Wiley-IEEE Press.
- [2] Yole Development Report. "Power SiC 2016: Materials, Devices, and Applications." Jul. 2016.
- [3] Yole Development Report. "Power MOSFET 2017: Market and Technology Trends." Apr. 2017.
- [4] Yole Development Report. "Power SiC 2016: Materials, Devices, and Applications." Jul. 2016.
- [5] Yole Development Report. "Power SiC 2017: Materials, Devices, Modules, And Applications." Apr. 2017.
- [6] Cai Chen, Fang Luo, and Yong Kang. "A Review of SiC Power Module Packaging Layout,Material System and Integration." CPSS Transactions on Power Electronics and Applications. Sep. 2017
- [7] Cai Chen, Fang Luo, and Yong Kang. "A Review of SiC Power Module Packaging Layout,Material System and Integration." CPSS Transactions on Power Electronics and Applications. Sep. 2017
- [8] Cai Chen, Fang Luo, and Yong Kang. "A Review of SiC Power Module Packaging Layout,Material System and Integration." CPSS Transactions on Power Electronics and Applications. Sep. 2017
- [9] Cai Chen, Fang Luo, and Yong Kang. "A Review of SiC Power Module Packaging Layout,Material System and Integration." CPSS Transactions on Power Electronics and Applications. Sep. 2017
- [10] a/b/c 分别来自如下文献:
  - [a] I. Ben-Yaacov, Y. K. Seck, U. K. Mishra, and S. P. DenBaars, "AlGaIn/GaN current aperture vertical electron transistors with regrown channels," J. Appl. Phys., vol. 95, no. 4, pp. 2073-2078, 2004.
  - [b] D. Shibata et al., "1.7 kV / 1.0 mΩ·cm<sup>2</sup> normally-off vertical GaN transistor on GaN substrate with regrown p-GaN/AlGaIn/GaN semipolar gate structure," in Tech. Dig. IEDM, pp. 10.1.1-10.1.4, 2016.
  - [c] H. Otake, K. Chikamatsu, A. Yamaguchi, T. Fujishima, and H. Ohta, "Vertical GaN-based trench gate metal oxide semiconductor field-effect transistors on GaN bulk substrates," Appl. Phys. Express, vol. 1, no. 0111051, pp. 155-162, 2008.
- [11] Akihiko Kanouda, Hiroyuki Shoji, Takae Shimada, Toshikazu Okubo. Expectations of

Next-Generation Power Devices for Home and Consumer Appliances[C]. The 2014 International Power Electronics Conference,2014:2058-2063.

[12] Efficiency Standards for External Power Supplies.

<https://www.cui.com/catalog/resource/efficiency-standards-for-external-power-supplies.pdf>.

[13] Mamoru Kamikura, Yuichiro Murata, Tomohiro Kutsuki, Katsuhiko Saito. Application trend and foresight of SiC power devices to air conditioners[C]. The 2014 International Power Electronics Conference, 2014:2064-2067.

[14] 何亮, 刘扬. 第三代半导体 GaN 功率开关器件的发展现状及面临的挑战[J]. 电源学报, 2016, 14(4):1-13.

[15]钟轶.基于 GaN 器件的中间母线变换器[D].南京:南京航空航天大学, 2017

[16] Active clamp flyback using GaN power IC for power adapter applications[C]// Applied Power Electronics Conference and Exposition,IEEE,2017:2441-2448.

[17]金茜.高效率高跟踪带宽包络线跟踪电源的架构与控制策略研究[D].南京:南京航空航天大学, 2017

**特别鸣谢单位：**

**协会：**

电气和电子工程师协会(IEEE)

**高校（按笔画排序）：**

山东大学

天津工业大学

天津大学

中山大学

东南大学

北京大学

代尔夫特理工大学

西安电子科技大学

西安交通大学

成都电子科技大学

华中科技大学

武汉大学

英国莱斯特大学

南京大学

南京航空航天大学

重庆大学

浙江大学

清华大学

**研究院所（按笔画排序）：**

中国电子科技集团第 13 所

中国电子科技集团第 43 所

中国电子科技集团第 54 所

中国电子科技集团第 55 所

中国科学院电工研究所

中国科学院半导体研究所

中国科学院苏州纳米技术与纳米仿生研究所

中国科学院微电子研究所

深圳第三代半导体研究院

**企业（按笔画排序）：**

大连芯冠科技有限公司

上汽集团上海捷能汽车技术有限公司  
广州海格通信集团股份有限公司  
比亚迪股份有限公司  
中兴通讯股份有限公司  
东莞市天域半导体科技有限公司  
北京代尔夫特智能科技研究院有限公司  
北京新能源汽车股份有限公司  
西安特锐德智能充电科技有限公司  
全球能源互联网研究院有限公司  
江苏华功半导体有限公司  
苏州捷芯威有限公司  
苏州晶湛半导体有限公司  
杭州士兰微电子股份有限公司  
河北同光晶体有限公司  
河北新华北集成电路有限公司  
香港应用科技研究院有限公司  
香港汽车零部件研究及发展中心  
美的集团  
泰科天润半导体科技(北京)有限公司  
株洲中车时代电气股份有限公司  
特变电工西安电气科技有限公司  
深圳市禾望电气股份有限公司  
厦门芯光润泽科技有限公司  
德国贺利氏集团



## 关于我们 / About us

第三代半导体产业技术创新战略联盟（以下简称“联盟”）是在国家科技部、工信部、北京市政府等的支持下，由第三代半导体相关科研机构、院校、优势企业等自愿发起并在民政部门正式注册成立的社团法人，是为第三代半导体及相关新兴产业提供全方位创新服务的新型组织。

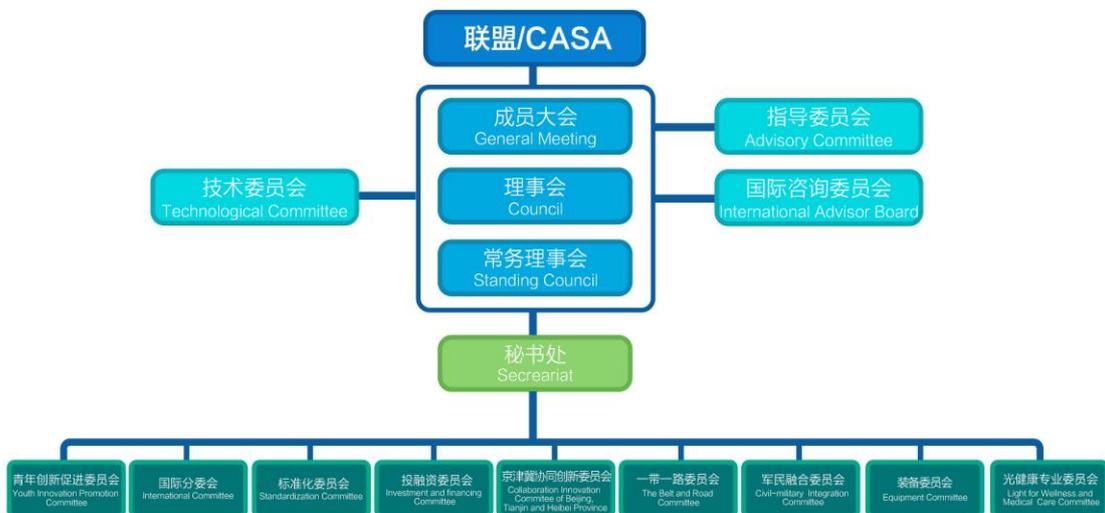
联盟通过在全球范围内集成和共享创新资源，构建以市场为牵引，研发、产业、资本深度融合的产业创新体系，引领第三代半导体的跨区域、跨学科、跨行业的协同发展。

China Advanced Semiconductor Industry Innovation Alliance(hereinafter referred to as CASA) was initiated by research institutes, Universities and leading enterprises which related to wide band gap semiconductors with the support of the Ministry of Science and Technology, Ministry of Industry and Information Technology and the Beijing Municipal Government. It has been formally registered in the Civil Affairs Department as a corporation. It is a new organization providing comprehensive innovation services for wide band gap semiconductors and related emerging industries.

By integrating and sharing innovative resources around the world, CASA is dedicated to building an market oriented industrial innovation system which deeply integrats R&D, industry and capital to lead the cross-regional, interdisciplinary, cross-industrial and coordinated development of wide band gap semiconductors.



## 联盟组织架构 / CASA Organizational Structure



## 联盟成员 / CASA Members

### 大学、科研院所 / Universities & Institutes



### 企业 (全产业链) / Enterprises (Whole Industry Chain)



## 联盟工作 / CASA Work

### 推进七大行动计划

1. **联合创新行动计划**——建设开放的北方、南方联合创新基地，促进国家公共研发平台建设
2. **标准推进行动计划**——以自主研发支撑引领标准的制定
3. **“引领者”行动计划**——牵头成立国际第三代半导体技术路线图委员会
4. **人才培养行动计划**——培育第三代半导体青年领军人才，组织“卓越创新青年”评选
5. **知识产权战略行动计划**——开展知识产权分析与战略布局，构建知识产权发展机制
6. **市场培育行动计划**——积极培育光电子、电力电子和微波射频等应用市场，组织实施示范工程
7. **政策推进行动计划**——围绕国家重大需求开展战略研究，支撑政府项目组织

### Promoting the Seven Action Plans

1. **Joint Innovation Action Plan:** Building open north and south joint innovation bases to promote the construction of the national public R&D and service platform.
2. **Standard Promotion Action Plan:** Supporting standard Establishment by independent technology R&D.
3. **“Leader” Action Plan:** Leading the establishment of International Wide Band Gap Semiconductors Roadmap Committee.
4. **Talent Cultivation Action Plan:** Cultivating young leaders of the wide band gap semiconductors, organizing the selection of “Excellent Innovative Young Talent”.
5. **Intellectual Property Strategic Action Plan:** Carrying out intellectual property analysis and strategic layout, constructing the development mechanisms of intellectual property.
6. **Market Cultivation Action Plan:** Actively cultivating optoelectronics, power electronics and other markets, organizing the implementation of charging piles pilot application projects.
7. **Policy Promotion Action Plan:** Carrying out strategic researches around the national major needs, supporting the organization and implementation of the national major projects.



第三代半导体产业技术创新战略联盟

CHINA ADVANCED SEMICONDUCTOR INDUSTRY INNOVATION ALLIANCE

中国·北京市海淀区清华东路甲35号中科院半导体研究所院内5号楼5层(100083)

No.A35, QingHua East Road, Haidian District, Beijing P R China(100083)

TEL:86-10-82388680    [www.casa-china.cn](http://www.casa-china.cn)